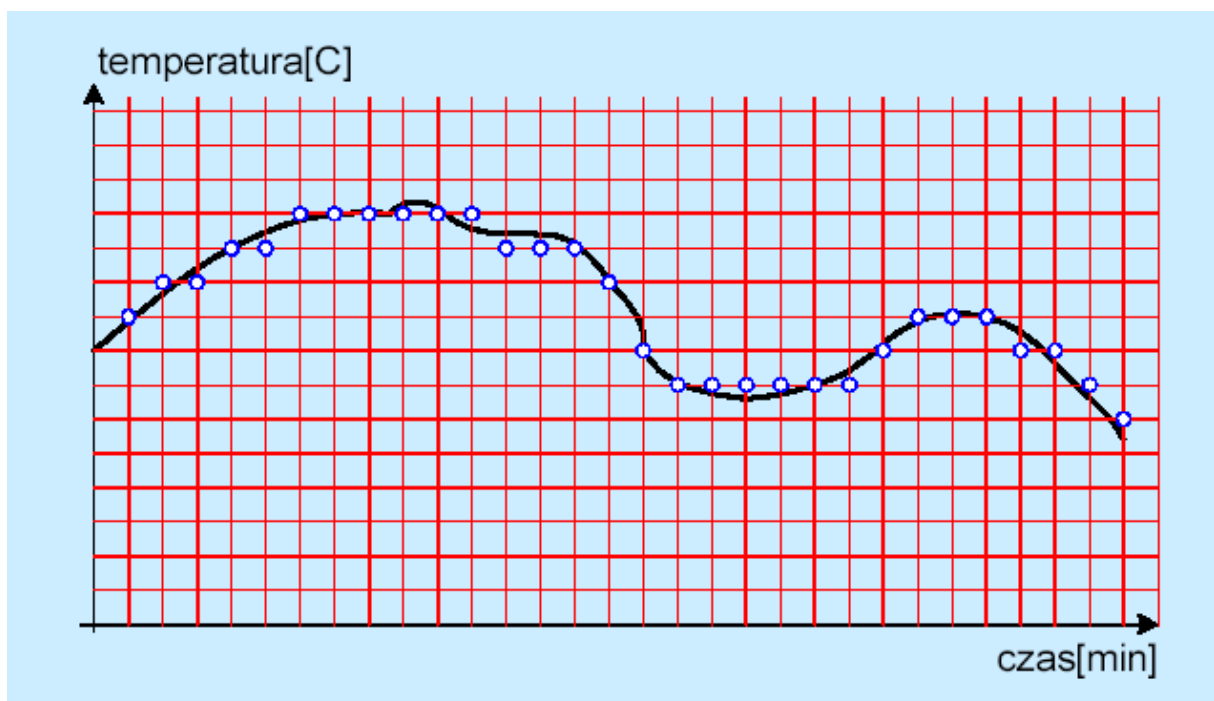


## TMiSW8 Przetworniki C/A i A/C

Większość urządzeń pomiarowych lub rejestratorów sygnałów w systemach pomiarowych kontaktujących się bezpośrednio z obiektami badań reaguje na oddziaływania fizyczne (np. temperatura, napięcie elektryczne itp.) zmieniające się w sposób ciągły (nazywane sygnałami analogowymi). Aby te informacje mogły być przetworzone przez system komputerowy muszą być przetworzone w kodowane sygnały cyfrowe. Rolę tę spełniają przetworniki analogowo-cyfrowe (A/C) umieszczone na styku części analogowej i cyfrowej systemu. Wiele urządzeń pomiarowych wyposażonych jest obecnie w przetworniki A/C.

Z punktu widzenia projektanta i użytkownika skomputeryzowanego systemu pomiarowego istotny jest wybór przetworników w taki sposób, aby ich parametry odpowiadały przewidywanej dla nich klasie zastosowań. Jedną z takich cech charakterystycznych przetwornika A/C jest rodzaj stosowanego kodu. Pozostałymi parametrami są: fizyczny charakter sygnału analogowego (uni- bądź bipolarny) i dopuszczalny zakres jego zmian na wejściu przetwornika. Do najważniejszych parametrów charakteryzujących możemy zaliczyć: rzeczywisty zakres przetwarzania, całkowity błąd przetwarzania, współczynnik różniczkowej nieliniowości przetwornika i częstotliwość przetwarzania.

Przetwarzanie ciągłego sygnału analogowego na sygnał cyfrowy polega na dyskretyzacji sygnału w czasie czyli jego próbkowaniu, dyskretyzacji wartości sygnału czyli kwantowaniu oraz na kodowaniu uzyskanego sygnału dyskretnego. Próbkowanie następuje przez kolejne pobieranie próbek wartości sygnału w pewnych odstępach czasu, w taki sposób, aby ciąg próbek umożliwiał jak najwierniejsze odtworzenie całego przebiegu funkcji. Kwantowanie przebiegu analogowego polega na przyporządkowaniu każdej próbce skończonej liczby poziomów amplitudy, odpowiadającym dyskretnym wartościom od zera do pełnego zakresu.



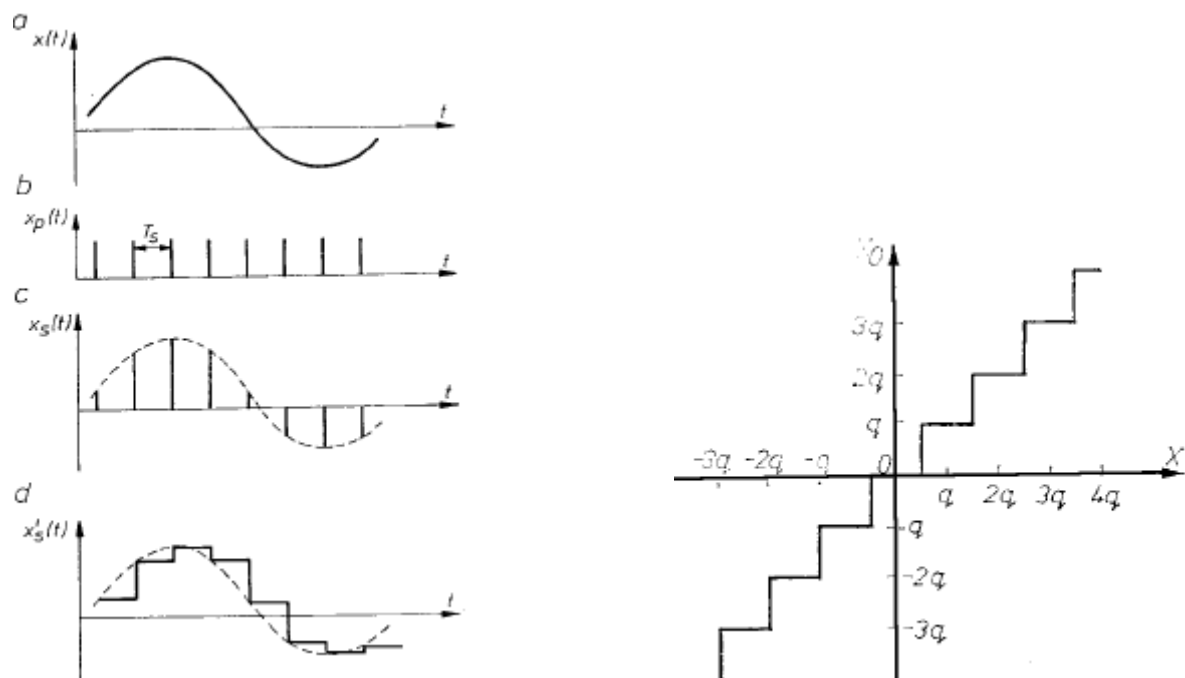
**Próbkowanie** czyli dyskretyzacja argumentów funkcji  $x(t)$  polega na kolejnym pobieraniu próbek wartości sygnału w pewnych odstępach czasu.

**Kwantowanie** czyli dyskretyzacja wartości sygnału analogowego polega na przyporządkowaniu każdej wartości sygnału pewnej skwantowanej wartości dyskretnej. Najczęściej stosowane jest kwantowanie równomierne.

Ważnym zagadnieniem jest określenie minimalnej częstotliwości próbkowania, zapewniającej pełne odtworzenie sygnału analogowego po przetworzeniu go w postać cyfrową. Prawo próbkowania mówi, że cała informacja zawarta w sygnale ciągłym zmieniającym się w czasie może być wyrażona za pomocą kolejnych próbek cyfrowych jego wartości, jeśli częstotliwość próbkowania jest co najmniej dwukrotnie większa od maksymalnej częstotliwości występującej w widmie sygnału.

**Prawo próbkowania Shannona - Kotelnikowa**, mówi, że przebieg ściśle dolnopasmowy jest całkowicie określony przez próbki pobierane z częstotliwością co najmniej dwukrotnie większą od maksymalnej częstotliwości występującej w widmie próbkowanego sygnału.

### Próbkowanie i kwantowanie sygnału analogowego



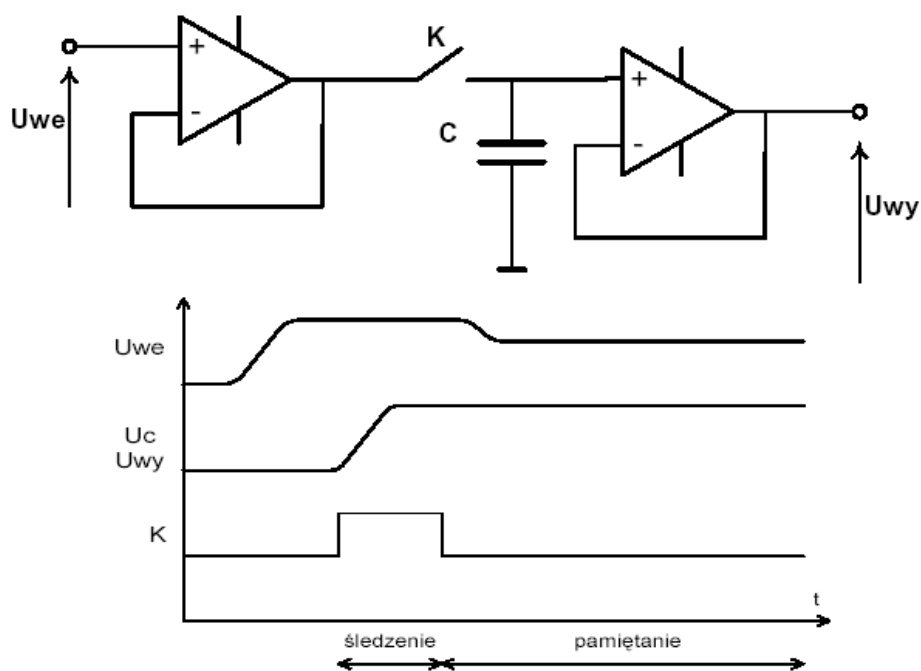
### Sposoby konwersji analogowo-cyfrowej

Istnieje wiele metod przetwarzania analogowo-cyfrowego, jak również wiele sposobów klasyfikacji tych metod. Metody przetwarzania możemy podzielić na metody bezpośrednie i pośrednie. W układach opartych na metodach bezpośrednich następuje od razu porównanie wielkości przetwarzanej z wielkością odniesienia. Do tej grupy zaliczają się

przetworniki z bezpośrednim porównaniem oraz przetworniki kompensacyjne. Przy metodach pośrednich najpierw odbywa się zamiana wielkości przetwarzanej na pewną wielkość pomocniczą (np. czas lub częstotliwość), porównywaną następnie z wielkością odniesienia. W zależności od rodzaju wielkości pomocniczej wyróżnia się metodę częstotliwościową i metodę czasową (prostą lub z podwójnym całkowaniem).

Powyższy podział metod jest oparty na kryterium zasady przetwarzania. Drugim ważnym kryterium jest kryterium czasu, w którym odbywa się przetwarzanie. Pod tym względem metody przetwarzania można podzielić na metody chwilowe oraz metody integracyjne. W metodach chwilowych wynik przetwarzania odpowiada wartości sygnału w pewnej chwili znacznie krótszej od okresu, w którym zachodzi przetwarzanie. Do metod chwilowych należy np. metoda bezpośredniego porównania, metoda kompensacyjna oraz metoda czasowo prosta. W metodach integracyjnych natomiast wynik przetwarzania odpowiada średniej wartości sygnału w okresie integracji, zajmującym na ogół znaczną część okresu przetwarzania. Do metod integracyjnych zalicza się między innymi metodę czasową z podwójnym całkowaniem oraz metodę częstotliwościową.

Przetworniki a/c stosowane są nie tylko do przetwarzania napięć stałych, lecz także do przetwarzania napięć zmieniających się w czasie. W tym przypadku pobieranie i przetwarzanie próbek napięcia następuje w wybranych chwilach czasu, na ogół periodycznie z pewną częstotliwością, zwaną częstotliwością próbkowania. Podczas trwania konwersji w przetworniku wartość sygnału wejściowego może ulec zmianom, co powoduje powstawanie pewnego błędu, zależnego od wzajemnej relacji szybkości zmian sygnału wejściowego i szybkości przetwarzania. W celu uniknięcia tego błędu, szczególnie przy przetwarzaniu napięć szybkozmiennych, stosuje się układ próbkujący z pamięcią, który umieszczony przed przetwornikiem utrzymuje stałą wartość sygnału podczas przetwarzania.



**Układ próbkujący z pamięcią**

Konwersji napięcia na kod cyfrowy można dokonać na wiele różnych sposobów. Wśród metod konwersji stosowanych w przetwornikach scalonych wyróżnić można trzy grupy:

- metoda konwersji bezpośredniej:
  - metoda bezpośredniego porównania
    - z porównaniem równoległym (flash-jej zaletą jest szybkość, wadą konieczność wytworzenia układów zawierających dużą liczbę jednakowych komparatorów),
    - z porównaniem szeregowym,
    - z porównaniem szeregowo-równoległym,
    - metoda wielokrotnego składania sygnałów,
  - metoda kompensacyjna:
    - z kompensacją równomierną,
    - z kompensacją wagową,
- metody pośrednie (wejściowy sygnał analogowy jest zamieniany na proporcjonalną do niego wielkość pomocniczą - w metodach czasowych jest to czas ładowania kondensatora, w częstotliwościowych jest to częstotliwość impulsów);
  - metoda czasowa:
    - prosta,
    - z podwójnym całkowaniem,
    - z potrójnym, poczwórnym całkowaniem,
  - metoda częstotliwościowa:
    - prosta,
    - z równoważeniem ładunków,
    - metoda delta-sigma,
- inne metody.

### Parametry charakterystyczne przetwornika

**Rozdzielczość** - oznacza długość słowa wyjściowego w bitach, wyraża najmniejszą wielkość sygnału wejściowego rozróżnialną przez przetwornik.

**Błąd kwantyzacji** – wynika z istoty procesu kwantowania. Zbiór dopuszczalnych wartości jest podzielony na  $N$  przedziałów  $q$ . Powoduje to niejednoznaczność pomiędzy  $N$  a napięciem mierzonym  $U_1$ , gdyż pewnej liczbie  $N$  na wyjściu przetwornika odpowiada wiele rzeczywistych wartości  $U_1$  z przedziału  $U_1 \pm q/2$ .

**Napięcie referencyjne** (np. 5,0 V)

#### Przetwornik 8-bitowy

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
2,5000	1,2500	0,6250	0,3125	0,1563	0,0781	0,0391	0,0195

$$11111111 = 4,98V$$

#### Przetwornik 12-bitowy

Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
2,5000	1,2500	0,6250	0,3125	0,1563	0,0781	0,0391	0,0195	0,0098	0,0049	0,0024	0,001221

$$010101110010 = 1,70166V$$

Przetwornik 16 bitowy jest w stanie zmierzyć różnicę napięcia wynoszącą 0,07629 mV

**Zdolność rozdzielczą przetwornika** ( $q$ ) - czyli jak wielkie są zakresy napięcia, które przetwornik będzie widział jako jedną wartość logiczną (wielkość podzakresu przetwornika). Oblicza się ją z wzoru na zakres przetwarzania, ale gdy już go znamy, czy to z pomiarów, czy z obliczeń.

**Nominalny pełny zakres przetwarzania** ( $U_{FS\ nom} = q \cdot 2^n$ ) jest to maksymalny zakres przetwarzania przetwornika jeżeli zdolność rozdzielcza przetwornika  $q$  jest taka jak w katalogu (odpowiada maksymalnej wartości słowa wyjściowego).

**Rzeczywisty zakres przetwarzania** jest to wartość napięcia wejściowego, której odpowiada maksymalna wartość zakodowana na wyjściu przetwornika (przy założeniu, że najniższej wartości zakodowanej odpowiada punkt początkowy zakresu przetwarzania). Jeśli  $q$  oznacza skok kwantowania (zdolność rozdzielczą przetwornika) zakładając, że jest on stały w całym zakresie przetwarzania, a symbolem  $n$  – liczbę znaków w wyrazie kodowym, to dla przetwornika o idealnej (równomiernej) charakterystyce rzeczywisty zakres przetwarzania dany jest wzorem:

$$U_{\max} = q \cdot (2^n - 1)$$

**Częstotliwość przetwarzania**  $f_{prz}$  określa się jako maksymalną liczbę przetworzeń napięcia wejściowego w wartości zakodowane w jednostce czasu.

**Czas przetwarzania**  $T_{prz}$  jest to czas upływający pomiędzy momentem podania na wejściu przetwornika sygnału inicjującego odczyt napięcia a momentem ustalenia się na wyjściu zakodowanej wartości napięcia ( czas w którym zachodzi pełny cykl przetwarzania ).

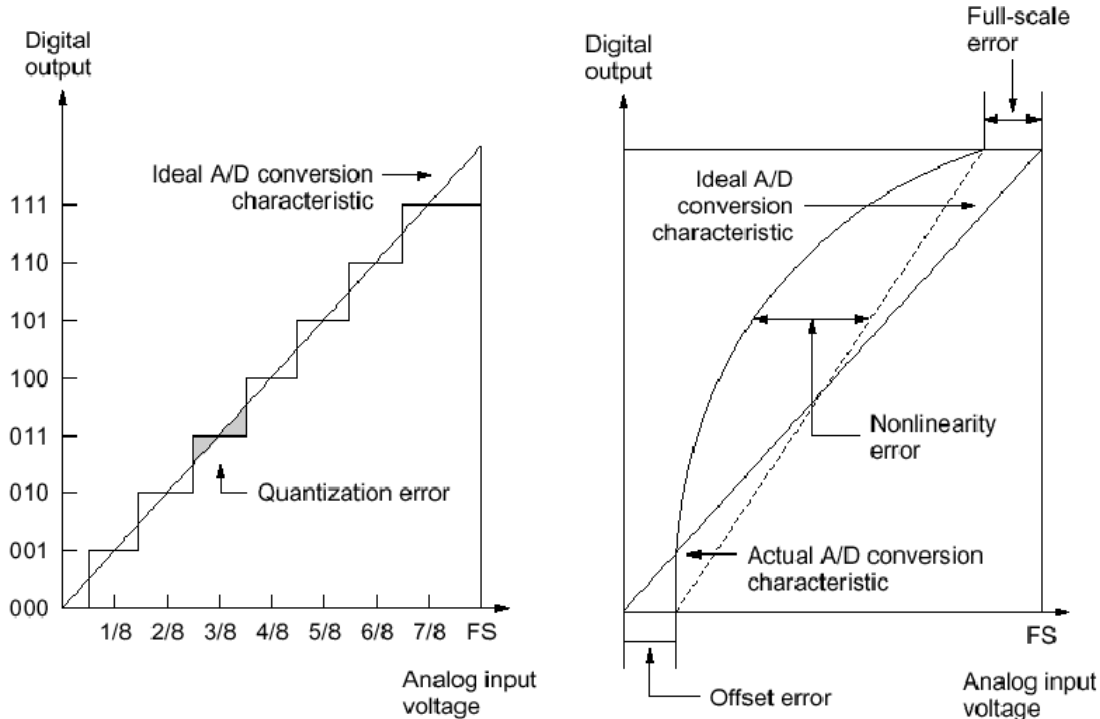
Ze względu na to, że każdy akt przetworzenia napięcia w kod cyfrowy powoduje powstanie krótkotrwałego procesu przejściowego, zachodzi nierówność:

$$f_{prz} < \frac{1}{T_{prz}}$$

Praca przetwornika z częstotliwością porównywalną z  $f_{prz}$  wprowadza dodatkowe błędy przetwarzania, których przyczyną są właśnie procesy przejściowe.

**Szybkość bitowa**, określona przez liczbę bitów wyniku przetwarzania, uzyskanych w jednostce czasu

### Błędy przetwarzania:



**Błąd skalowania** (wzmocnienia). Wynika ze zmiany nachylenia charakterystyki przetwarzania  $N=f(U_i)$  w stosunku do charakterystyki idealnej.

**Błąd przesunięcia zera** jest określany przez wartość napięcia wejściowego potrzebną do przejścia od zerowej wartości słowa wyjściowego do następnej większej

**Błędy nieliniowości** charakterystyki przetwarzania występuje wówczas, gdy środki schodków nie da się połączyć jedną linią, gdyż są one według niej przesunięte w różne strony, co bardziej odpowiadałoby krzywej, w wyniku czego następuje pominięcie w początku skali kilku wartości binarnych np. 4 (100b) i 12 (1100b).

**nieliniowość całkowita** jest to maksymalne względne odchylenie  $(\Delta U_i)_{\max}$  charakterystyki rzeczywistej przetwarzania  $N=f(U_i)$  od charakterystyki idealnej. Nieliniowość całkowita  $\epsilon_C$  jest wyrażona w procentach w stosunku do pełnego zakresu przetwarzania

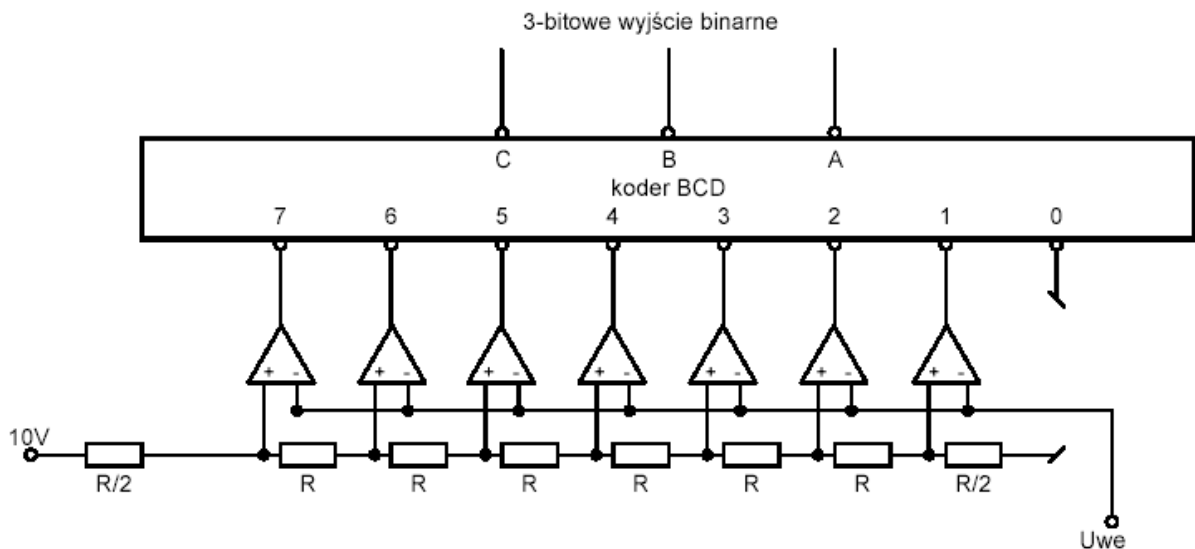
$$\epsilon_C = ((\Delta U_i)_{\max} / U_{i\max}) 100 \%$$

**nieliniowość różniczkowa**, wyznacza się różnice między sąsiednimi wartościami napięcia wejściowego, powodującymi zmianę słowa wyjściowego o wartość najmniej znaczącego bitu. Nieliniowość różniczkowa jest podawana w procentach jako maksymalne względne odchylenie tej różnicy od jej wartości średniej w całym zakresie przetwarzania. Błąd nieliniowości różniczkowej może w tym przypadku powodować zniekształcenia uzyskanego widma, utrudniające jego obróbkę i interpretację

**Współczynnik zmian cieplnych** nachylenia charakterystyki przetwarzania wyrażony w  $\%/^{\circ}\text{C}$ . Zmiany te powstają pod wpływem zmian temperatury i są wyrażane przez współczynniki cieplne zmian napięcia przesunięcia zera.

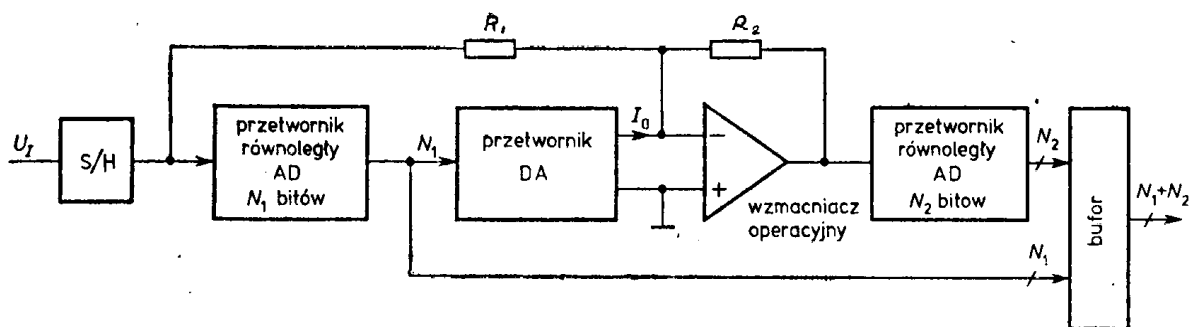
## Metody przetwarzania A/C:

### Przetwornik oparty na metodzie bezpośredniego porównania z napięciem odniesienia

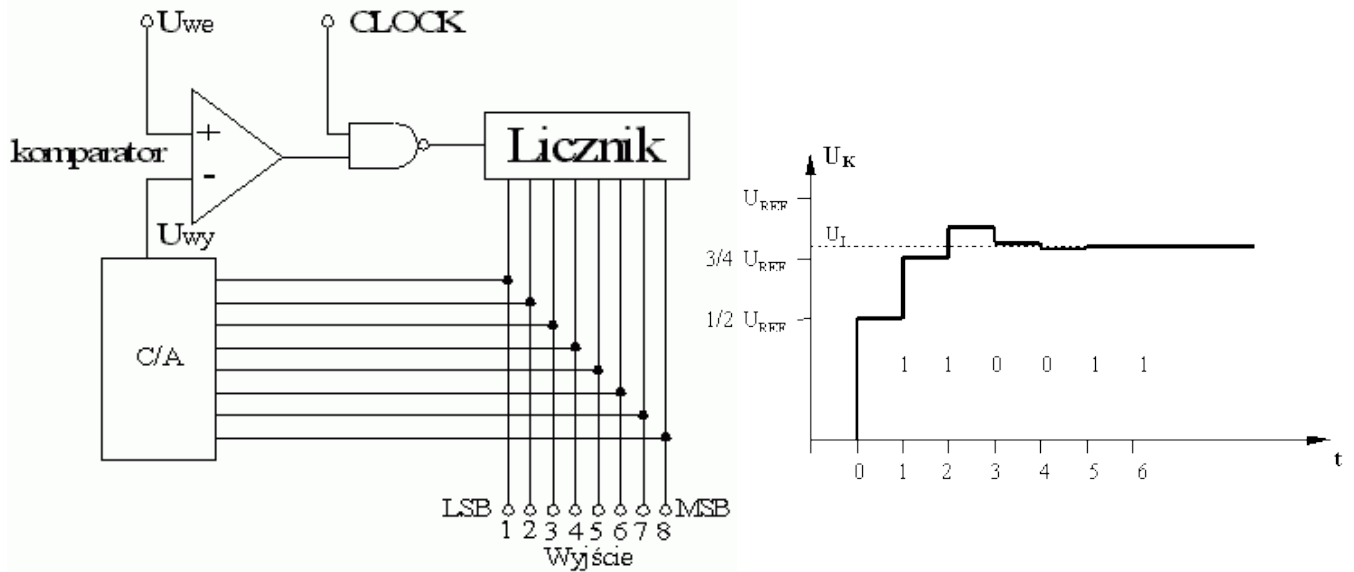


Napięcie wejściowe w przetworniku  $n$ -bitowym jest jednocześnie porównywane z  $2^n - 1$  poziomami odniesienia przy użyciu  $2^n - 1$  komparatorów napięcia. Cyfrowe stany wyjściowe komparatorów, po odpowiednim zakodowaniu, dają cyfrową informację wyjściową w kodzie dwójkowym.

Zaletą to duża szybkość przetwarzania (suma czasu odpowiedzi jednego komparatora i czas kodowania). Wadą jest konieczność stosowania bardzo dużej liczby komparatorów w przetwornikach wielobitowych. Są produkowane monolityczne przetworniki o rozdzielczości 6 do 8 bitów i czasach przetwarzania 10 - 20 ns.



## Przetwornik A/C oparty na metodzie kompensacji równomiernej lub wagowej



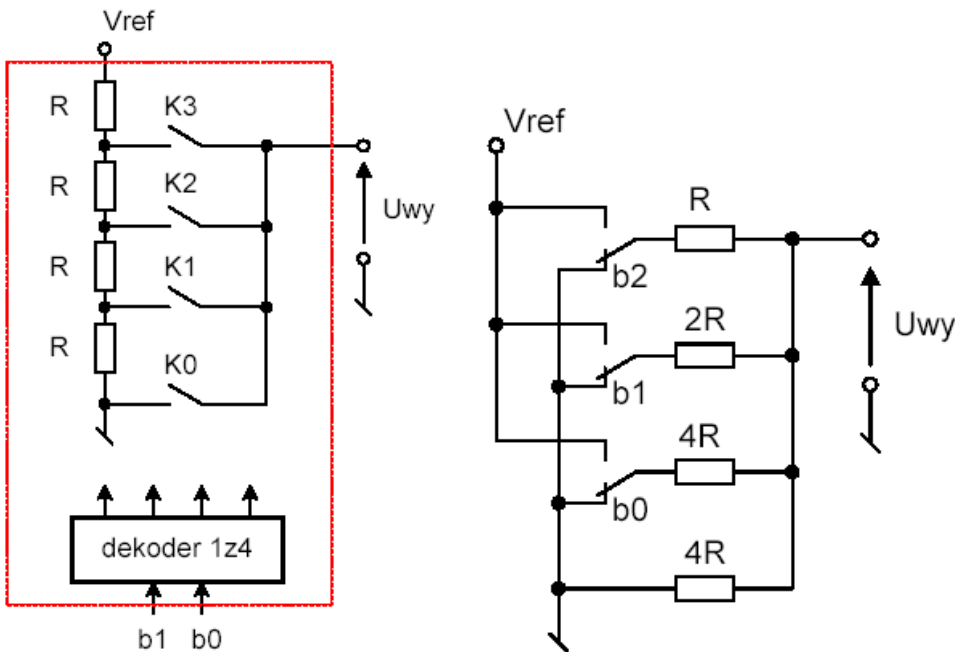
Na wejście komparatora podajemy napięcie mierzone. Napięcie to jest porównywane z napięciem kompensującym wytworzonym przez przetwornik C/A (cyfrowo analogowy). Zliczanie impulsów zegarowych rozpoczyna się po skasowaniu licznika sygnałem zewnętrznym i trwa aż do chwili, gdy napięcie kompensujące przekroczy wartość napięcia mierzonego. Wówczas następuje zmiana stanu komparatora na 0, zamknięcie bramki i zakończenie przetwarzania. Przebieg napięcia kompensującego w funkcji czasu ma kształt schodkowy o wartości napięcia schodka odpowiadającej wartości napięciowej najmłodszego bitu  $\Delta U_k = U_R / 2^n$  i czasie trwania schodka równym okresowi generatora zegarowego.

Wadą tej metody jest długi czas przetwarzania. Wykorzystywana jest w układach z licznikami rewersyjnymi do realizacji nadążnych przetworników AC.

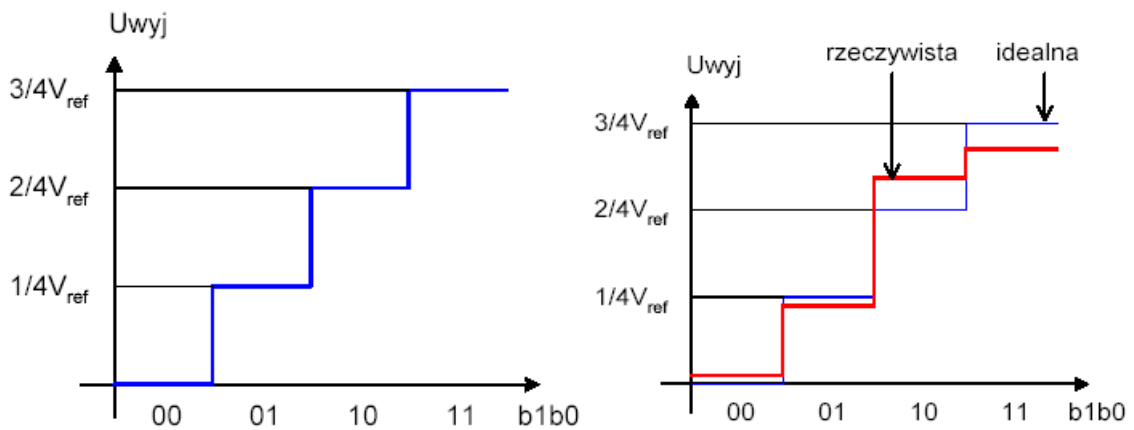
Znacznie szybsze są przetworniki kompensacyjne z kompensacją wagową. Przetwarzanie polega na kolejnym porównywaniu napięcia przetwarzanego  $U_i$  z napięciem odniesienia  $U_r$  wytwarzanym w przetworniku C/A. W pierwszej kolejności następuje porównanie napięcia wejściowego z połową napięcia pełnego zakresu przetwarzania. Wynik tego porównania ustala w rejestrze wartość cyfrową najstarszego bitu słowa wyjściowego oraz wartość najstarszego bitu wejścia przetwornika C/A. W przypadku przetwornika  $n$ -bitowego pełny cykl przetwarzania obejmuje  $n$  porównań. Zaletą jest możliwość budowania przetworników wielobitowych o dużej szybkości przetwarzania, gdyż czas przetwarzania jest równy  $nT$ , gdzie  $T$  jest czasem jednego cyklu porównania.



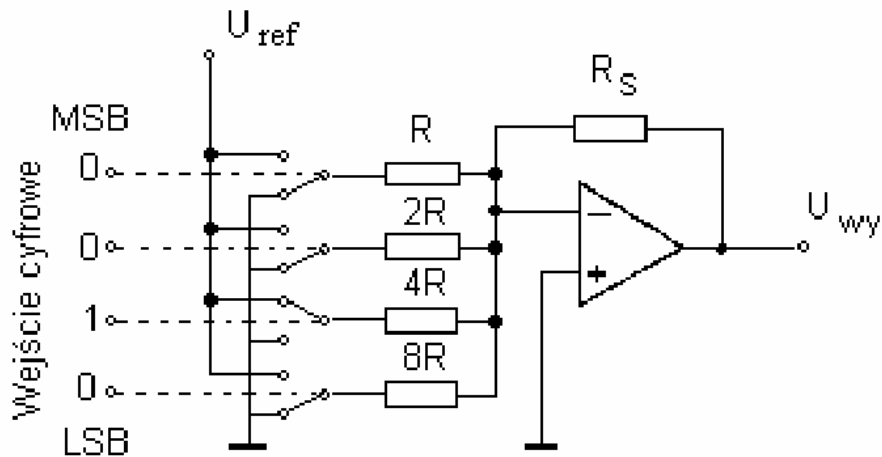
**Przetwornik cyfrowo-analogowy** (ang. *Digital-to-Analog Converter*) jest to układ przetwarzający dyskretny sygnał cyfrowy na równoważny mu sygnał analogowy. Przetwornik ma  $n$  wejść i jedno wyjście. Liczba wejść zależy od liczby bitów słowa podawanego na wejście przetwornika (np. dla słowa trzybitowego – trzy wejścia  $a_1, a_2, a_3$ ). Natomiast na jego wyjściu pojawia się informacja analogowa (np. w postaci napięcia). Napięcie na wyjściu przetwornika jest proporcjonalne do napięcia odniesienia oraz do liczby zapisanej w kodzie dwójkowym.



Zasada działania przetwornika C/A



Charakterystyki przetworników C/A



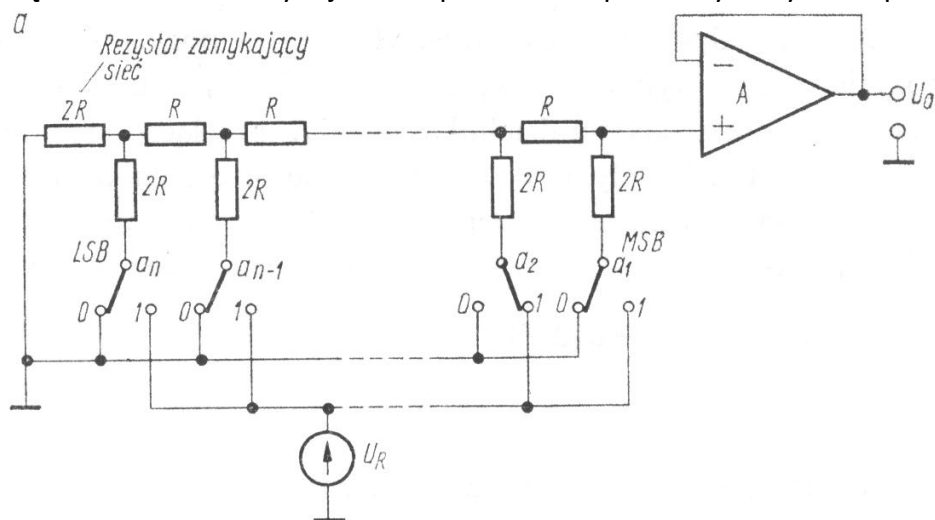
**Przetwornik cyfrowo-analogowy**

$U_{ref}$  – napięcie odniesienia,  $U_{wy}$  – analogowy sygnał wyjściowy,  $R$ ,  $R_S$  – oporniki, MSB – najbardziej znaczący bit słowa kodowego, LSB – najmniej znaczący bit słowa kodowego.

Najprostszą konstrukcją przetwornika C/A jest układ wzmacniacza sumującego zbudowanego z użyciem wzmacniacza operacyjnego.

Napięcie wyjściowe układu jest równe co do modułu spadkowi napięcia na rezystorze łączącym wyjście układu z wejściem odwracającym wzmacniacza operacyjnego. Wartość napięcia wyjściowego zależy od wartości prądu płynącego przez ten rezystor, regulowanej położeniem przełączników (kluczy). Pozycja dolna przełącznika odpowiada wartości 0 danego bitu wejściowego, natomiast pozycja górna odpowiada wartości 1. Jeżeli przełącznik jest ustawiony w pozycji górnej, to prąd płynący w tej gałęzi dodaje się do prądu płynącego przez rezystor w pętli sprzężenia, powodując zwiększenie spadku napięcia na nim, a tym samym zwiększenie (co do modułu) wartości napięcia wyjściowego.

Wadą tego typu przetworników jest konieczność stosowania rezystorów o znacznie różniących się wartościach. Wady tej nie ma przetwornik pokazany na rysunku poniżej.

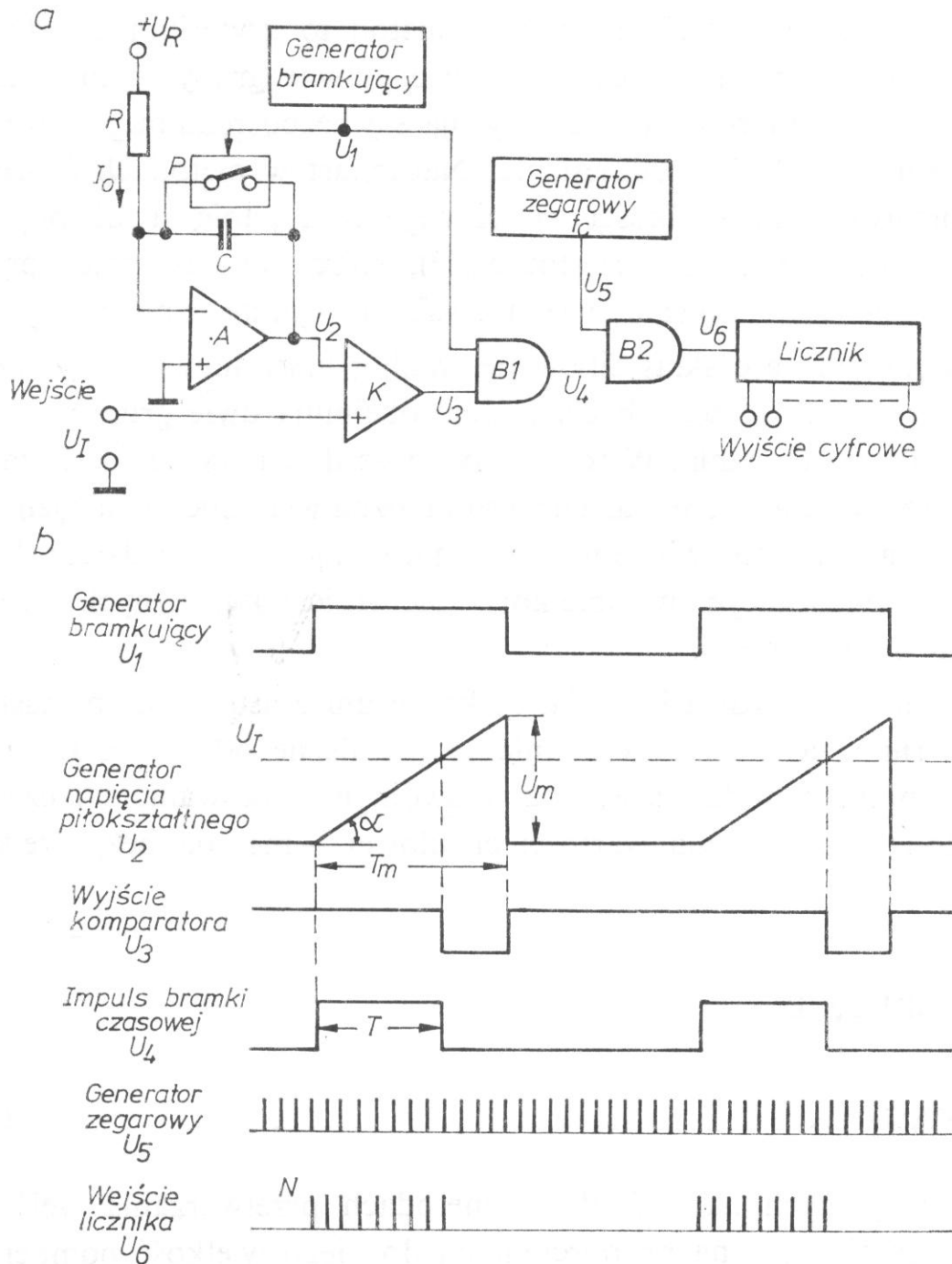


**Przetwornik C/A z drabinką R-2R:**

## Metoda czasowa prosta

Jest jedną z najprostszych i najdawniej używanych metod. Polega na generowaniu przebiegu napięcia liniowo narastającego i porównywaniu go z przetwarzanym napięciem wejściowym  $U_I$ . W ten sposób uzyskuje się impuls bramki czasowej o czasie trwania  $T$ , proporcjonalnym do  $U_I$ . Impuls ten otwiera wejście zliczające licznika, którego zawartość po zakończeniu zliczania jest proporcjonalna do napięcia  $U_I$

$$N = \frac{C}{I_0} f_c \cdot U_I$$



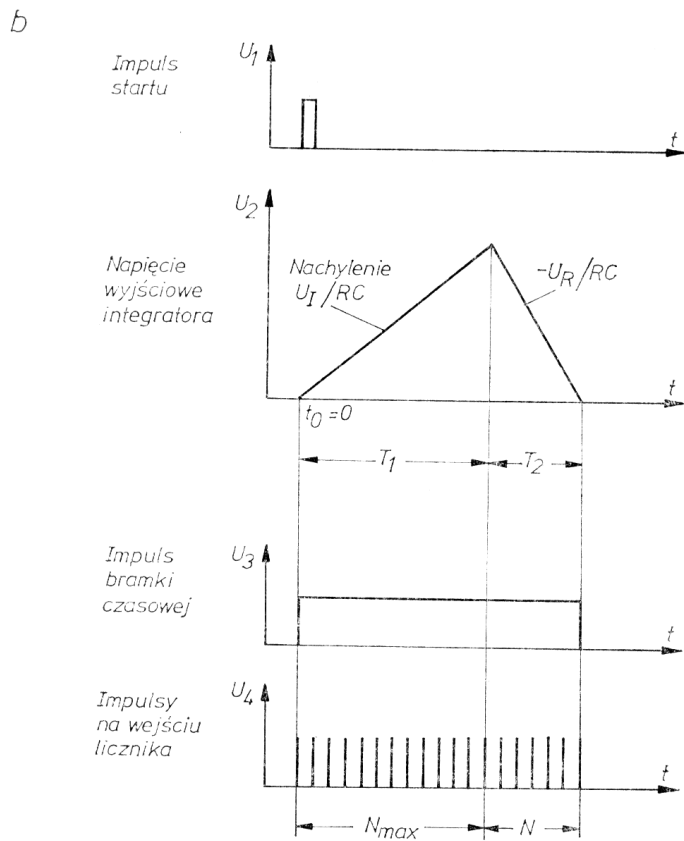
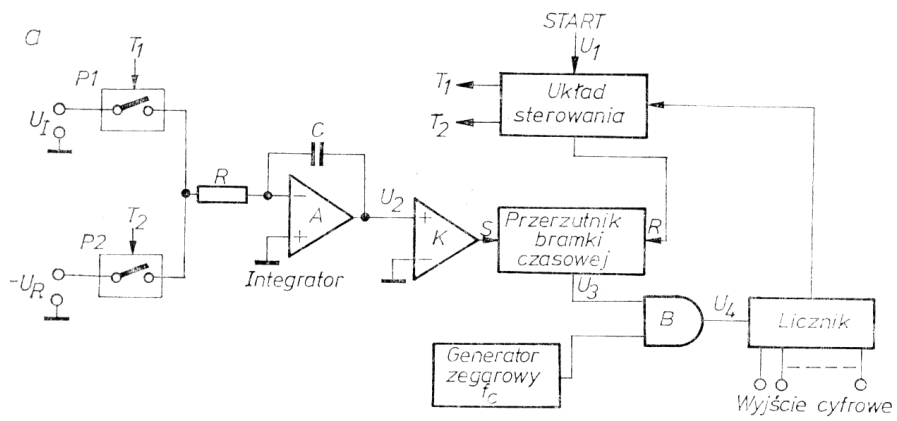
**Rys. 6.2.** Przetwarzanie a/c metodą czasową prostą

a — schemat blokowy przetwornika, b — przebiegi czasowe napięć

### **Przetwornik oparty na metodzie czasowej z podwójnym całkowaniem:**

Metoda jednokrotnego całkowanie nie jest dokładna, gdyż dokładność zależy od jakości kondensatora i dokładności komparatora. Wśród metod czasowych przetwarzania szczególnego znaczenia nabrała metoda dwukrotnego całkowania, która należy do najdokładniejszych technik przetwarzania A/C. Jest to jednak metoda wolna.

Przetwarzanie napięcia na kod binarny metodą dwukrotnego całkowania, polega na tym, że kondensator jest ładowany przez ustalony czas prądem o natężeniu proporcjonalnym do amplitudy sygnału wejściowego, a następnie rozładowywany prądem o stałej wartości, aż do momentu osiągnięcia zera. Czas rozładowywania jest proporcjonalny do wartości sygnału wejściowego. Podczas rozładowywania cały czas działa licznik, który zlicza impulsy z generatora wzorcowego o stałej częstotliwości. Liczba jaką otrzymamy jest wynikiem zliczania i jest ona proporcjonalna do wartości sygnału wejściowego. Metoda ta jest wysoce dokładna, gdyż jakość pomiaru nie zależy od jakości wykonania kondensatora i dokładności komparatora (reagują tak samo dla wartości wejściowych jak i wzorcowych), lecz tylko od stałości i dokładności przebiegu generatora wzorcowego.



**Rys. 6.6.** Przetwarzanie a/c metodą podwójnego całkowania  
 a — schemat blokowy przetwornika, b — przebiegi czasowe napięć

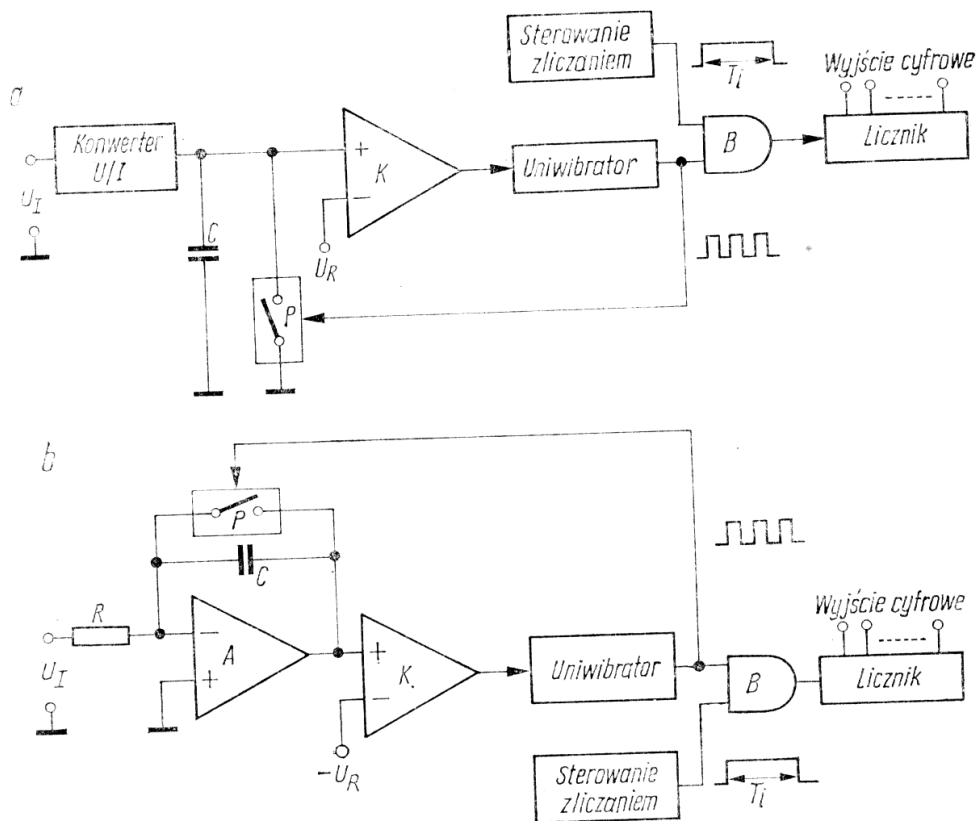
## Przetwarzanie napięcia na częstotliwość.

Metoda ta polega na tym, że napięcie wejściowe jest zamieniane na ciąg impulsów o częstotliwości proporcjonalnej do wartości tego napięcia

Przetwornik U/f przetwarza sygnał analogowy w ciąg impulsów szpilkowych lub symetrycznych sygnałów prostokątnych o poziomach wartości kompatybilnych z poziomem logiki TTL, częstotliwość których jest proporcjonalna do wartości unipolarnego sygnału analogowego doprowadzonego do wejścia konwertera. Sygnał wejściowy konwertera nadąża za zmianami sygnału doprowadzonego do jego wejścia i nie wymaga zewnętrznego sygnału zegarowego

Jedna z najprostszych metod polega na ładowaniu kondensatora C prądem o napięciu proporcjonalnym do sygnału  $U_{we}$ . Napięcie na C porównywane jest z napięciem odniesienia  $U_R$ . Zrównanie się napięć powoduje zmianę stanu komparatora K i wygenerowanie w połączonym z nim układzie formującym (np. uniwibratorze) impulsu, który zamyka przełącznik P, wywołując rozładowanie kondensatora. Następują kolejne, powtarzające się procesy ładowania i rozładowywania kondensatora. Średnia częstotliwość impulsów z układu formującego zależy od napięcia  $U_{ref}$ , więc zliczając te impulsy w pewnym okresie integracji  $T_i$  uzyskuje się w liczniku wartość cyfrową proporcjonalną do wartości sygnału wejściowego.

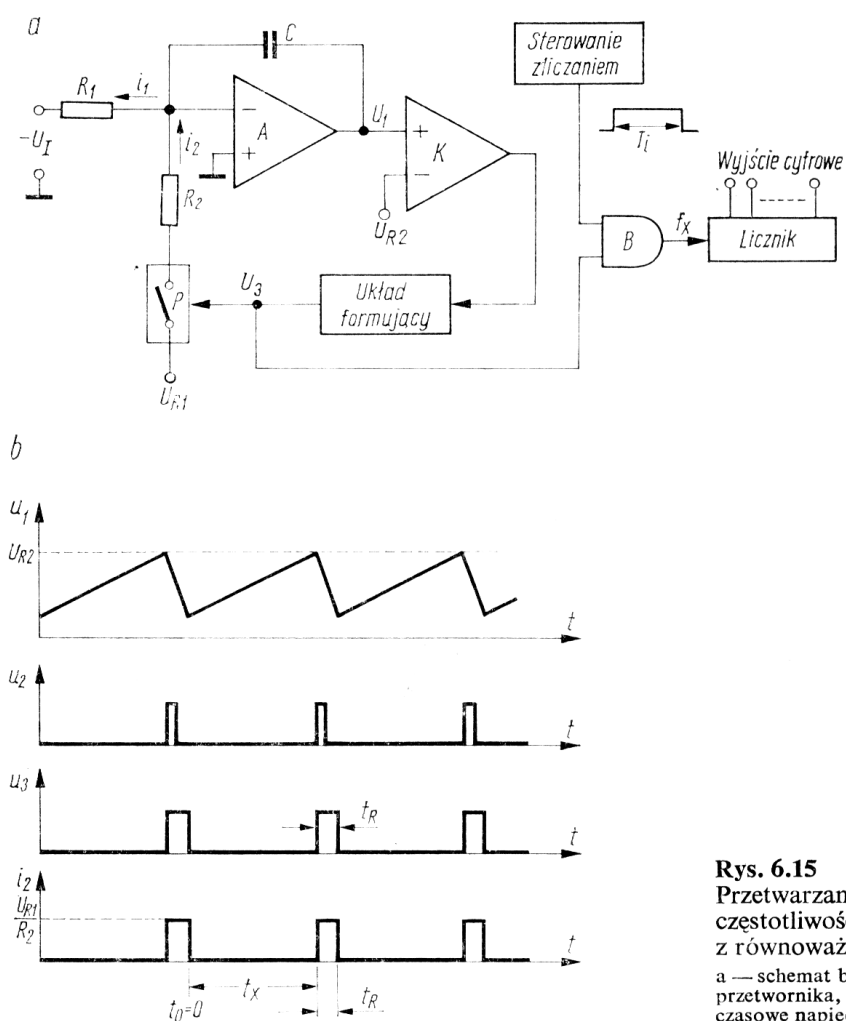
Układy wykorzystujące tę metodę są rzadko stosowane ponieważ mają małą dokładność, na ogół nie przekraczającej 1%.



Rys. 6.14. Proste układy przetworników a/c z przetwarzaniem napięcia na częstotliwość  
a — układ z konwerterem U/I, b — układ z integratorem

## Przetwornik A/C z równoważeniem ładunku

Działa za pomocą kondensatora, u którego kompensuje się ładunek wejściowy prądem stałym lub ładunkiem stałym w czasie. Na wejściu przetwornika znajduje się układ całkujący, którego wyjście jest podłączone do komparatora, który porównuje potencjały integratora z ustalonym poziomem, np. zera. Stan na wyjściu komparatora steruje doładowywaniem kondensatora impulsami prądu o stałym czasie trwania (stały ładunek w czasie). W zależności od stanu wyjścia komparatora impulsy te, pojawiające się w momentach wyznaczanych zboczami zegara, płyną do masy lub węzła sumującego w integratorze, co powoduje wyzerowanie średniego prądu przeładowującego kondensator. W ten sposób uzyskuje się równowagę dynamiczną między średnim prądem  $i_1$  doprowadzonym ze źródła napięcia  $U_1$  a prądem  $i_2$  pochodzącym ze źródła  $U_{R1}$ . Licznik zlicza ilość impulsów doładowywania kondensatora w stałym ustalonym czasie  $T_i$ . Liczba otrzymana w wyniku zliczania jest odpowiednikiem uśrednionej wartości napięcia. 
$$N = \frac{R_2 \cdot T_i}{R_1 \cdot U_{R1} \cdot t_R} \cdot U_1$$



**Rys. 6.15**  
Przetwarzanie a/c metodą  
częstotliwościową  
z równoważeniem ładunku  
a — schemat blokowy  
przetwornika, b — przebiegi  
czasowe napięć i prądów

## Kodowanie informacji w przetwornikach.

Sygnał wyjściowy przetwornika A/C ma postać cyfrową. Formą zapisu cyfrowego są kody cyfrowe, które reprezentują wartość liczbową sygnałów w zapisie dwójkowym.

Zwykle stosowane są: naturalny kod dwójkowy, kod dziesiętny o zapisie dwójkowym- BCD lub też ich odpowiedniki komplementarne, utworzone przez inwersję stanów wszystkich bitów kodu, oraz rzadziej kody refleksyjne zwane również cyklicznymi ( np. Gray'a ). W kodach cyklicznych dowolne dwie kolejne liczby różnią się stanem tylko jednego bitu i stosowane są najczęściej przy przetwarzaniu takich wielkości, jak przesunięcie liniowe lub kąt obrotu, aby wyeliminować błędy powstające wskutek niejednoczesności zmian bitów na różnych pozycjach kodu wyjściowego.

liczba w kodzie dziesiętnym	liczba w kodzie binarnym	liczba w kodzie BCD
128	10000000	0001 0010 1000
kod dziesiętny	kod binarny	kod Gray'a
0	0000	0000
1	0001	0001
2	0010	0011
3	0011	0010

Do zapisu liczb obu znaków największe znaczenie praktyczne mają: zapis dwójkowy przesunięty, zapis uzupełnień do dwóch i zapis znak-modułu.

Przesunięty kod dwójkowy jest uzyskany przez takie przesunięcie naturalnego kodu dwójkowego, aby kod (10..0) odpowiadający połowie zakresu przetwarzania reprezentował napięcie o wartości równej zero. Kod ten jest niewygodny dlatego, że może dawać mylące wyniki podczas działań arytmetycznych.

W zapisie uzupełnień do dwóch liczbę ujemną otrzymuje się z liczby dodatniej przez negację bitu znaku i wszystkich bitów modułu oraz dodanie jedynki do modułu na pozycji najmniej znaczącego bitu.

Zapis znak-modułu umożliwia najbardziej naturalne przedstawienie liczb dodatnich i ujemnych. Moduły tych liczb są identyczne i mogą być reprezentowane za pomocą np. naturalnego kodu dwójkowego lub kodu BCD, a rozróżniane są jedynie dodatkowym bitem znaku  $a_0$ . Niedogodnością w zapisie znak-modułu jest istnienie dwóch kodów dla zera (00..0, 10..0). Powszechnie stosowanym sposobem zapisu jest kod uzupełnień do dwóch, który zapewnia jednoznaczną reprezentację liczby równej zero i jest łatwy do wykonywania działań arytmetycznych.



## PODSTAWOWE CZŁONY PRZETWORNIKÓW

**Źródła napięcia odniesienia.** Stabilność napięcia odniesienia decyduje o dokładności i stabilności przetwarzania. Są to źródła zawierające diody Zenera lub tranzystory o temperaturowej kompensacji napięcia baza-emiter.

**Klucze analogowe.** Ich liczba zależy od rozdzielczości przetwornika, tzn. od liczby bitów słowa przetwarzanego (przetworniki C/A) lub od liczby bitów słowa wyjściowego (przetworniki A/C). Od parametrów przełączników (rezystancja w stanie włączenia i wyłączenia, czas włączenia) zależy szybkość i dokładność działania układu. Istnieje wiele rozwiązań przełączników.

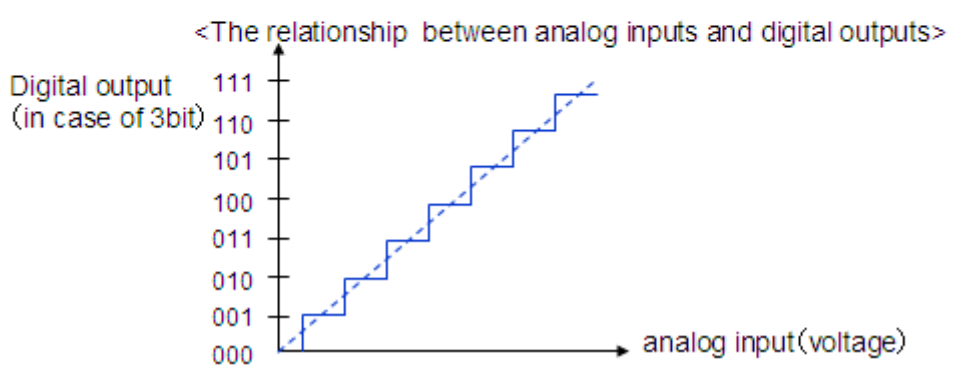
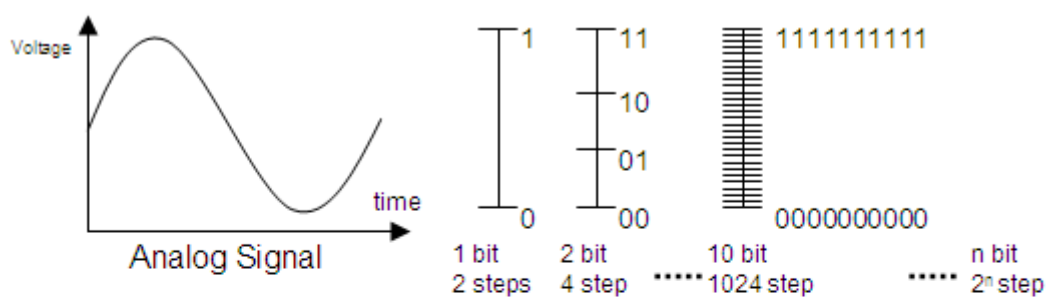
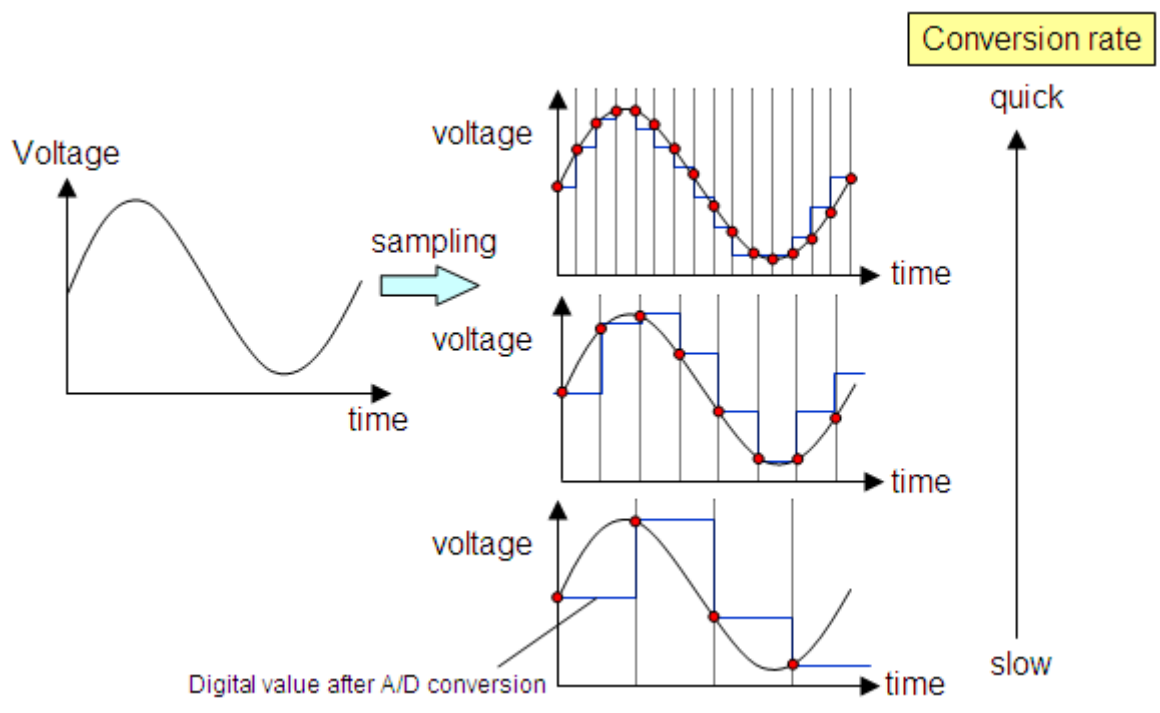
**Wzmacniacze operacyjne.** W przetwornikach są one stosowane jako stopnie separujące, wzmacniające, człony dodające i odejmujące, integratory, konwertery prąd-napięcie.

**Komparatory** (w przetwornikach A/C). Decydują one o szybkości i dokładności przetwarzania. Graniczną liczbę poziomów porównania w danym zakresie napięć wejściowych determinuje zakres wzmocnienia komparatora ( $\Delta U$ ).

**Układy cyfrowe** (bramki logiczne, przerzutniki, liczniki, rejestry, pamięci).

**Układy próbkująco-pamiętające** (głównie w przetwornikach A/C).

Ich zadaniem jest pamiętanie wartości chwilowej napięcia wejściowego przez czas potrzebny do pomiaru tego napięcia w przetworniku A/C.



Rozdzielczość kwantowania poziomów wielkości wejściowej



Dla lepszego zabezpieczenia przed szumami z zewnątrz, możliwe jest zasilanie przetwornika z filtra dolnoprzepustowego LC.

ADC wyposażony jest także w zintegrowane źródło napięcia referencyjnego o wartości 1,1V, 2,56V lub AVCC. Dodatkowo można podłączyć do pinu AREF kondensator filtrujący. Przez pin AREF można także podłączyć zewnętrzne napięcie referencyjne.

## Działanie

ADC konwertuje analogowy sygnał wejściowy do 10-bitowej wartości wyjściowej metodą sukcesywnej aproksymacji. Minimalna wartość wejścia odpowiada poziomowi masy, wartość maksymalna jest równa napięciu na wyprowadzeniu AREF minus 1 LSB. Opcjonalnie AVCC lub wewnętrzne napięcie odniesienia 1,1V albo 2,56V może być połączone z wyprowadzeniem AREF po ustawieniu bitów REFSn w rejestrze ADMUX. Podłączenie zewnętrznego kondensatora do końcówki AREF zwiększa odporność na zakłócenia i szumy.

Analogowe wejście jest wybierane przez wpisanie odpowiednich wartości bitów MUX do rejestru ADMUX i ADCSRB. Wszystkie wyprowadzenia wejściowe ADC (w tym masa) mogą być wybrane jako niesymetryczne wejścia konwertera. Wyprowadzenie wejściowe może być wybrane jako dodatnie lub ujemne wejście wzmacniacza różnicowego.

Jeśli są wybrane kanały różnicowe, napięcie między tą wybraną parą wejść zostaje wzmocniona i przekazana na analogowe wejście ADC. Jeśli wybrane są wejścia niesymetryczne wzmacniacz różnicowy jest pomijany.

Przetwornik analogowo-cyfrowy jest włączany przez ustawienie bitu ADEN = 1 w rejestrze ADCSRA. Napięcie odniesienia i wybór wejścia kanału nie mają znaczenia dopóki ten bit nie będzie ustawiony. Przetwornik nie pobiera energii jeśli ADEN = 0 dlatego zalecane jest wyłączenie ADC przed przejściem do trybu uśpienia.

ADC generuje 10-bitowy wynik, który zostaje umieszczony w rejestrach danych ADC: ADCH i ADCL. Domyślnie wynik jest wyrównany do prawej jednak może być wyrównany do lewej przez ustawienie na 1 bitu ADLAR w ADMUX.

ADC normalnie pracuje w trybie 10-bitowym, może też pracować w trybie 8-bitowym. Wynik konwersji przechowywany jest w rejestrach danych przetwornika ADCH i ADCL.

Postać 10-bitowa jest reprezentowana w postaci „right adjusted” (wyrównanej do prawej) i odczytuje się dwuetapowo, najpierw z ADCL po czym ADCH. Odczytanie samego ADCL zablokuje aktualizowanie wyniku konwersji aż do odczytania ADCH. Jeśli wynik nie zostanie odczytany, to może zostać utracony poprzez nadpisanie wynikiem z kolejnej konwersji. Tryb „left adjusted” jest 8-bitowy, a do odczytania wyniku wystarczy odczytać rejestr ADCH.

Zakończona konwersja może być zdarzeniem generującym przerwanie

ADC posiada własne przerwanie, które może być wywołane po ukończeniu konwersji. W czasie kiedy ADC nie ma dostępu do rejestrów danych (między odczytem ADCH i ADCL) przerwanie zostanie wywołane nawet jeśli wynik konwersji zostanie utracony. Zaraz po odczytaniu ADCL dostęp konwertera do rejestrów danych jest blokowany. Oznacza to, że jeśli zawartość ADCL została odczytana i konwersja została ukończona przed odczytem ADCH zawartość żadnego z rejestrów się nie zostanie zaktualizowana i wyniki konwersji zostaną utracone. Po odczytaniu ADCH konwerter odzyskuje dostęp do rejestrów danych (ADCH i ADCL).

## **Konwersja pojedyncza**

Pojedyncza konwersja rozpoczyna się wpisaniem logicznej jedynki do bitu ADSC, a po jej zakończeniu bit jest automatycznie kasowany.

## **Konwersja wyzwalana automatycznie**

Konwersja automatyczna może być wyzwalana przez różne źródła. Automatyczne wyzwalanie włączane jest przez ustawienie bitu ADATE w ADCSRA. Źródło wybierane jest za pomocą bitów ADTS w rejestrze SFIOR. Pojawienie się zdarzenia wyzwalającego powoduje zresetowanie preskalera i rozpoczęcie konwersji. Pozwala to na wyzwalanie konwersji w stałych odstępach czasu (np. gdy do wyzwalania zostanie skonfigurowany timer).

Flaga przerwania będzie ustawiana bez względu na to czy globalne przerwanie w rejestrze statusu SREG są włączone czy nie. Automatyczne wyzwalanie nie musi generować przerwania, ale wówczas flaga przerwania i tak musi być wyzerowana przed kolejnym wyzwalającym zdarzeniem.

## **Preskaler**

Wbudowany przetwornik z sukcesywną aproksymacją wymaga aby zegar taktujący mieścił się w granicach 50-200kHz (ustawiane w ADCSRA). Gdy rozdzielczość przetwornika może być mniejsza, to można zwiększyć szybkość zegara i tym samym szybkość próbkowania.

Moduł przetwornika ADC posiada układ preskalera, który może podzielić zegar CPU, gdy jest szybszy niż 100kHz. Preskaler ustawia się bitami ADPS2:0 w rejestrze ADCSRA. Rozpoczyna on pracę od momentu włączenia ADC bitem ADEN w ADCSRA, a konwersja może się rozpocząć od kolejnego narastającego zbocza zegara ADC (nie mylić włączenia przetwornika z rozpoczęciem konwersji).

Normalna konwersja w trybie ciągłym trwa 13 cykli zegara ADC. Pierwsza konwersja po ustawieniu ADRN wymaga natomiast 25 cykli, z których część potrzebna jest na zainicjowanie analogowej części przetwornika.

Po zakończeniu konwersji wynik zapisywany jest w rejestrach ADCL ADCH oraz ustawiany jest bit ADIF. W trybie wyzwalania pojedynczego bit ADSC za każdym razem jest kasowany. Kolejne programowe ustawienie tego bitu rozpoczyna kolejną konwersję.

W czasie pracy z wyzwalaniem automatycznym (auto triggered conversion) preskaler jest resetowany kiedy pojawia się zdarzenie. Zapewnia to stałe opóźnienie czasowe od zdarzenia wyzwalającego do rozpoczęcia konwersji.

## **Wybór kanału i źródła referencyjnego**

W rejestrze ADMUX znajdują się bity MUX4:0 oraz REFS1:0 odpowiedzialne za wybór kanału i źródła referencyjnego.

W trybie wyzwalania pojedynczego, kanał zawsze należy wybierać przed rozpoczęciem konwersji. Zmianę najłatwiej jest wykonywać po zakończeniu konwersji poprzedniej. Zmiana kanału czy źródła referencyjnego w czasie trwającej konwersji zostanie zapamiętana a multiplexer uaktualniony przed rozpoczęciem kolejnej konwersji.

Przy pracy z wyzwalaniem automatycznym należy zwrócić uwagę na przełączanie kanału czy źródła, gdyż moment wyzwolenia może być nieprzewidywalny.

Jeśli podłączone jest zewnętrzne źródło napięcia ref. do pinu AREF to nie można wybierać innego wewnętrznego, gdyż nastąpi zwarcie z tym podłączonym do zewnętrznego pinu. Jeśli natomiast zewnętrzne źródło nie jest podłączone, to można wybrać jako referencyjne AVCC, albo wewnętrzny wzorzec 2,56V. Pierwsza konwersja po zmianie źródła może być niedokładna i powinna być pominięta.

## Rejestr ADMUX

### Rejestr konfiguracji multipleksera ADC

Rejestrem zarządzającym analogową częścią modułu ADC jest ADMUX (ang. ADC MULTipleXer selection register)

### Rejestr ADMUX

Bit	7	6	5	4	3	2	1	0
	REFS1	REFS0	ADLAR	MUX4	MUX3	MUX2	MUX1	MUX0
Dostęp	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Wartość początkowa	0	0	0	0	0	0	0	0

**REFS1:0** - Bity wyboru źródła referencyjnego.

Jeśli te bity zostaną zmienione podczas trwającej konwersji, to zmiana będzie uwzględniona dopiero przy kolejnej konwersji (ustawiony ADIF w rejestrze ADCSRA). Nie można używać wewnętrznych źródeł, jeśli podłączone jest napięcie do pinu AREF.

REFS1	REFS0	Wybrane źródło referencyjne
0	0	pin AREF, wewnętrzne AREF wyłączone
0	1	AVCC z zewnętrznym kondensatorem podłączonym do AREF
1	0	Wewnętrzne 1,1V z zewnętrznym kondensatorem przy pinie AREF
1	1	Wewnętrzne 2,56V z zewnętrznym kondensatorem przy pinie AREF

**ADLAR** - Wyrównanie wyniku konwersji do lewej.

Ustawienie bitu ADLAR wpływa na reprezentację wyniku w rejestrach danych przetwornika. Wpisanie 1 powoduje wyrównanie do lewej (tryb 8-bitowy), natomiast 0 do prawej (tryb 10bit) (zobacz opis rejestrów ADCL i ADCH).

**MUX4:0** - Wybór kanału (oraz wzmocnienia).

Za pomocą kombinacji bitów MUX dokonuje się wyboru pinu, który będzie podłączony przez multipleksler do przetwornika ADC. Wzmocnienie ustala się dla trybu różnicowego.

## Rejestr ADCSRA i ADCSRB

### Rejestr kontrolny i statusowy przetwornika ADC

Jest to rejestr sterujący cyfrową częścią przetwornika ADC

### Rejestr ADCSRA

Bit	7	6	5	4	3	2	1	0
x	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0
Dostęp	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Wartość początkowa	0	0	0	0	0	0	0	0

**ADEN** - Odblokowanie przetwornika, wpisanie 1 włącza przetwornik, 0 wyłącza.

**ADSC** - Bit rozpoczęcia konwersji.

W trybie pojedynczego wyzwalania, wpisanie 1 powoduje rozpoczęcie każdej konwersji. W trybie automatycznego wyzwalania, wpisanie jedynki uruchamia ten proces. Tryb automatyczny może być rozpoczęty równocześnie z włączeniem przetwornika, przez wpisanie odpowiedniej wartości do ADCSRA.

**ADATE** - Tryb automatycznego wyzwalania.

Ustawienie bitu na 1 powoduje włączenie trybu automatycznego wyzwalania konwersji. ADC rozpoczyna konwersję od narastającego zbocza wybranego sygnału wyzwalającego. Źródło wybiera się ustawieniem bitów ADTS w rejestrze SFIOR.

**ADIF** - Flaga przerwania ADC.

Ten bit jest ustawiony na 1 gdy ADC zakończy konwersję i zaktualizuje rejestr danych konwersji ostatnim wynikiem. Przerwanie związane z zakończeniem jest wykonywane, gdy ustawione są bity ADIE oraz bit I w rejestrze SREG. Flaga jest sprzętowo kasowana przez wykonywanie kodu obsługi przerwania, lub należy kasować programowo przez wpisanie 1.

**ADIE** - Włączenie przerwania ADC.

Kiedy bit zostanie ustawiony na 1 i ustawiona jest też flaga I w SREG, to zakończenie konwersji ADC wywoła przerwanie.

**ADPS2:0** - Bity wyboru preskalera.

Przez odpowiednie ustawienie bitów aktywuje się dzielnik częstotliwości kwarcu aby dobrać odpowiedni zegar dla ADC. Dopuszczalny zakres z jakim może pracować to 50-200kHz (więc dla kwarcu 8Mhz będzie to 64 lub 128).

ADPS2	ADPS2	ADPS2	Dzielnik częstotliwości
0	0	0	2
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

## Rejestr ADCSRB ADC Control and Status Register B

### Rejestr ADCSRB

Bit	7	6	5	4	3	2	1	0
	-	ACME	-	-	MUX5	ADTS2	ADTS1	ADTS0
Dostęp	R	R/W	R	R	R/W	R/W	R/W	R/W
Wartość początkowa	0	0	0	0	0	0	0	0

**ADTS2:0** - Źródło automatycznego wyzwalania ADC.

Jeśli bit ADATE w rejestrze ADCSRA jest ustawiony, to wartość bitów ADT wskazuje na źródło automatycznego wyzwalania startu przetwarzania ADC.

Wyzwalanie następuje na zboczu narastającym źródła.

ADTS2	ADTS1	ADTS0	Źródło wyzwalania
0	0	0	Tryb Free Running (automatyczne wyzwalanie po zakończonej konwersji)
0	0	1	Komparator analogowy
0	1	0	Zewnętrzne żądanie przerwania
0	1	1	Licznik 0, przy zrównaniu
1	0	0	Licznik 0, przepełnienie
1	0	1	Licznik 1, przy zrównaniu B
1	1	0	Licznik 1, przepełnienie
1	1	1	Licznik 1, zdarzenie przechwycenia

## Rejestry ADCL i ADCH

### Rejestry danych przetwornika ADC

*ADLAR = 0*

Bit	15	14	13	12	11	10	9	8
<b>ADCH</b>	-	-	-	-	-	-	ADC9	ADC8
<b>ADCL</b>	ADC7	ADC6	ADC5	ADC4	ADC3	ADC2	ADC1	ADC0

*ADLAR = 1*

Bit	15	14	13	12	11	10	9	8
<b>ADCH</b>	ADC9	ADC8	ADC7	ADC6	ADC5	ADC4	ADC3	ADC2
<b>ADCL</b>	ADC1	ADC0	-	-	-	-	-	-

Kiedy konwersja przez przetwornik ADC dobiegnie końca, te dwa rejestry zostają uaktualnione o wynik konwersji. Jeśli nastąpiło odczytanie ADCL rejestry nie są uaktualniane aż do odczytania ADCH. Jeśli wystarczy wynik 8 bitowy (ADLAR=1), to należy odczytać tylko ADCH. Bit ADLAR ustawia się w rejestrze ADMUX.

### Kroki konieczne do obsługi przetwornika ADC

1. Dobór częstotliwości pracy przetwornika poprzez nastawę bitów ADPS2..0 w rejestrze ADCSRA; pełny cykl konwersji obejmuje 13 taktów zegara.
2. Włączenie przetwornika ustawieniem znacznika ADEN w rejestrze ADCSRA,
3. uaktywnić obsługę przerwań generowanych przy zakończeniu przetwarzania przez ustawienie bitu ADIE,
4. ustawić tryb pracy przetwornika – wyzwalanie manualne lub automatyczne (ADATE)
5. ustalić źródło sygnału wejściowego (MUX4..0) i napięcia odniesienia (REFS1..0), wybraną końcówkę ustawić w stan wejściowy,
6. ustawić bit wyzwalający konwersję ADSC (tryb manualny);
7. zakończenie przetwarzania sygnalizowane ustawieniem bitu ADIF o odczytanie przez procesor wyniku.



## **Wejścia analogowe Arduino**

Układ Arduino Mega posiada 16 wejść analogowych A0-A15, które mogą służyć do odczytu wartości podawanego na nie napięcia. Wykorzystywany jest w tym celu przetwornik analogowo-cyfrowy 10 bitowy.

Do odczytu wartości napięcia służy funkcja **analogRead( numer pinu );**

Wartość mierzonych napięć standardowo wynosi 0 – 5V lecz może być zmieniony za pomocą funkcji:

**analogReference( typ );**

gdzie parametr typ może przyjmować wartości:

INTERNAL – wewnętrzne źródło 1,1 V

EXTERNAL – wartość podawana na końcówkę AREF np. 3,3 V

DEFAULT - napięcie +5 V