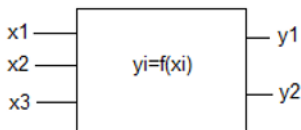


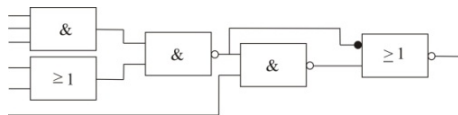
Schaltnetze und Schaltwerke (sequenzielle Schaltungen)

Schaltnetze

Schaltnetze sind statische, d. h. ungetaktete Schaltungen logischer Funktionen, die Ausgangssignale erzeugen, die nur von den Belegungen der Eingangssignale abhängig sind.



Sie weisen keine Rückkopplung auf und haben deswegen die sog. „Baumstruktur“.



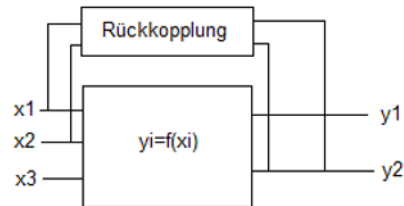
Die Schaltnetze werden durch

- Wahrheitstabellen
- Funktionsdiagramme (KV-Diagramme)
- Funktionsgleichungen $y_i = f(x_i)$

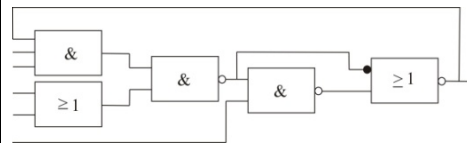
beschrieben.

Schaltwerke

Schaltwerke sind Schaltungen die logisch aufgebaut sind und Speicherverhalten aufweisen (Speichern einer binären Variablen). Anders als bei den Schaltnetzen, erzeugen die Schaltwerke Ausgangssignale, die von den Belegungen der Eingangssignale und vom jeweiligen Zustand des Netzwerkes (Vorgeschichte) abhängig sind. Sie kennzeichnen sich dadurch, dass sie Rückkopplungen aufweisen.



Durch die Rückkopplung weisen sie eine Schleifenstruktur auf.



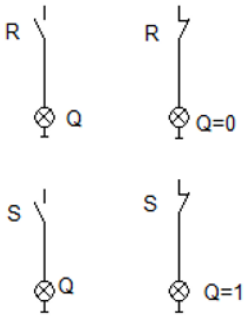
Die Schaltwerke werden durch

- Übergangstabellen, entsprechend der Wahrheitstabelle, allerdings unter Berücksichtigung der Vorgeschichte (vorangehenden Zustand)

	<ul style="list-style-type: none"> ■ Funktionsdiagramme (KV-Diagramme) ■ Impulsdiagramme (stellt den zeitlichen Verlauf der Eingangs- und Ausgangssignale dar) ■ Übergangsfunktionen $y_i^t = f(x_i, y_i)$. Das hochgestellte t charakterisiert den Zustand des Schaltwerkes, nach dem durch x_i bewirkten Übergang ■ Zustandsfunktionen $y_i = f(x_i, z_i)$ mit z_i als Zustandsvariable beschrieben.
--	--

Bei den bisher behandelten logischen Verknüpfungen hängt der Ausgangssignalwert einer Funktionsschaltung ausschließlich von der momentanen Belegungskombination der Eingangssignale ab (Schaltnetze). Das Speichern einer binären Variablen ist hier nicht möglich. Bei Schaltwerken ist der Signalzustandwert des Ausganges noch zusätzlich von dem inneren Zustand, d. h. von der Vorgeschichte abhängig. Schaltwerke verfügen über Speicherverhalten. Der Beweis hierfür soll anhand eines Beispiels erläutert werden.

Die Garagenleuchte Q soll durch kurzzeitiges Betätigen des S-Tasters ein- und durch kurzzeitiges Betätigen des R-Tasters ausgeschaltet werden. Der Ausgangssignalwert Q kann nicht mehr allein durch die Kombination der beiden Taster angegeben werden.

Ein (S)	Aus (R)	Garagenleuchte (Q)
0	0	0, wenn R vorher betätigt wurde 1, wenn S vorher betätigt wurde  <div style="margin-left: 200px;"> <p>Zitat: Q ist von der Vorgeschichte des Schaltwerkes abhängig</p> </div>
0	1	0
1	0	1
1	1	0, wenn Ausschalten dominant (erst S dann R) 1, wenn Einschalten dominant (erst R dann S)

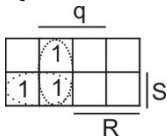
Es ist einleuchtend, dass man nur dann eine vollständig ausgefüllte Wahrheitstabelle angeben kann, wenn man für die Vorgeschichte des Schaltwerkes eine zusätzliche neue Variable, die Zustandsvariable q einführt. Es ist zu beachten, dass diese Zustandsvariable q den inneren Signalzustand des Schaltwerkes beschreibt. Das ist der Zustand, den das Schaltwerk vor dem Anlegen der jeweiligen Belegung der Eingangskombinationswerte hatte.

Wahrheitstabelle:

q	S	R	Q	
0	0	0	0	
0	0	1	0	
0	1	0	1	
0	1	1	0	---→ Festlegung: Werden S und R gleichzeitig gedrückt, so soll Q unabhängig von der Vorgeschichte gleich 0 sein (R-dominant)
1	0	0	1	
1	0	1	0	
1	1	0	1	
1	1	1	0	---→ Festlegung: Werden S und R gleichzeitig gedrückt, so soll Q unabhängig von der Vorgeschichte gleich 0 sein (R-dominant)

Der Ausgangssignalwert Q des Schaltwerkes ist demnach von der Belegung des Eingangssignalwertes S und R und der der Zustandsvariablen q abhängig: $Q = f(S, R, q)$. Vergleicht man die Belegungszustände in den Spalten 1 für q und 4 für Q miteinander, so stellt man fest, dass die beiden Spalten identisch sind. In der dritten Zeile der Wahrheitstabelle ist für die Belegung der Eingangsvariablen $q=0$, $S=1$ und $R=0$, die Wirkung $Q=1$. In der siebenten Zeile gilt für die Kombination $q=1$, $S=1$ und $R=0$ auch $Q=1$. Das bedeutet, dass der Zustand von q für die Bestimmung des Ausgangszustandes nicht relevant ist. q kann hier den Wert 0 oder 1 belegen, und trotzdem weist Q einen stabilen Zustand $Q=1$ auf. Die gleiche Vorgehensweise kann auch für die Zeilen 2 und 6 angewendet werden. Damit ist bewiesen, dass die Spalten 1 und 4 der Wahrheitstabelle übereinstimmen. Der Beweis ermöglicht die Rückkopplung von Netzwerken. Zusammenfassend kann behauptet werden, dass bei sequenziellen Schaltungen, die Belegung des Signalzustandes der Zustandsvariable q mit dem Belegungswert der Ausgangsvariablen Q übereinstimmt. Somit erhalten wir die Funktionsgleichung der Ausgangsvariable Q unter Anwendung des KV-Diagramms wie folgt:

Q:



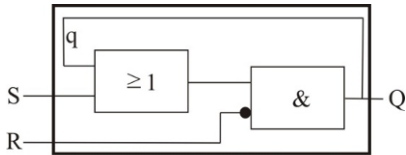
Funktionsgleichung:

$$\begin{aligned}
 Q &:= q \cdot \bar{R} + S \cdot \bar{R} \\
 &:= \bar{R} \cdot (q + S)
 \end{aligned}$$

Man erkennt, dass die Ausgangsvariable zweimal in der Wahrheitstabelle auftaucht, jedoch mit unterschiedlicher Bedeutung:

Die Variable steht bei den Eingangsvariablen und stimmt überein mit dem Ausgangssignalwert Q vor Belegen der Eingangskombination. Die Variable erscheint als Ausgangsvariable Q am Ausgang des Schaltwerkes, nachdem der Signalwert der Eingangskombination belegt ist.

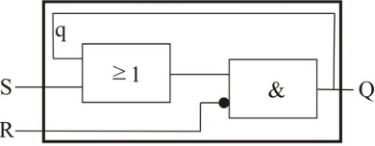
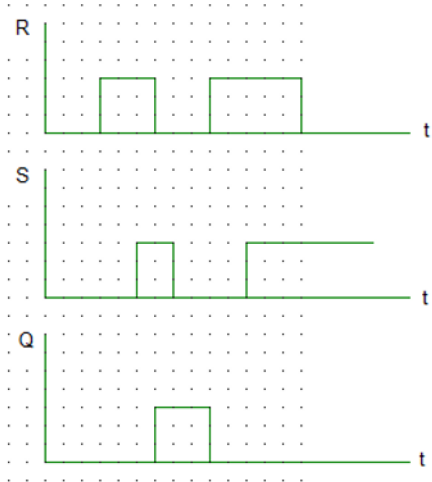
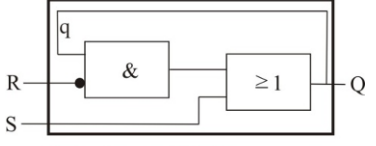
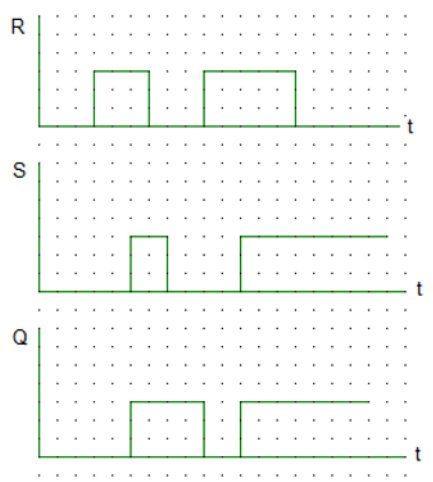
Funktionsplan:



R-dominantes Flipflop (RS-FF)

3.1 Gegenüberstellung

<p>R-dominante Speicherfunktion</p> <p>Wahrheitstabelle:</p> <table border="1"> <tr><td>q</td><td>S</td><td>R</td><td>Q</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>0</td></tr> </table> <p>KV-Diagramm:</p> <p>Q:</p> <table border="1"> <tr><td colspan="2">q</td></tr> <tr><td>1</td><td>1</td></tr> <tr><td>1</td><td>1</td></tr> <tr><td colspan="2">R</td></tr> <tr><td colspan="2">S</td></tr> </table> <p>Funktionsgleichung:</p> $Q := q \cdot \bar{R} + S \cdot \bar{R}$ $:= \bar{R} \cdot (q + S)$	q	S	R	Q	0	0	0	0	0	0	1	0	0	1	0	1	0	1	1	0	1	0	0	1	1	0	1	0	1	1	0	1	1	1	1	0	q		1	1	1	1	R		S		<p>S-dominante Speicherfunktion</p> <p>Wahrheitstabelle:</p> <table border="1"> <tr><td>q</td><td>S</td><td>R</td><td>Q</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td></tr> </table> <p>KV-Diagramm:</p> <p>Q:</p> <table border="1"> <tr><td colspan="2">q</td></tr> <tr><td>1</td><td>1</td></tr> <tr><td>1</td><td>1</td></tr> <tr><td>1</td><td>1</td></tr> <tr><td colspan="2">R</td></tr> <tr><td colspan="2">S</td></tr> </table> <p>Funktionsgleichung:</p> $Q := S + q \cdot \bar{R}$	q	S	R	Q	0	0	0	0	0	0	1	0	0	1	0	1	0	1	1	1	1	0	0	1	1	0	1	0	1	1	0	1	1	1	1	1	q		1	1	1	1	1	1	R		S	
q	S	R	Q																																																																																												
0	0	0	0																																																																																												
0	0	1	0																																																																																												
0	1	0	1																																																																																												
0	1	1	0																																																																																												
1	0	0	1																																																																																												
1	0	1	0																																																																																												
1	1	0	1																																																																																												
1	1	1	0																																																																																												
q																																																																																															
1	1																																																																																														
1	1																																																																																														
R																																																																																															
S																																																																																															
q	S	R	Q																																																																																												
0	0	0	0																																																																																												
0	0	1	0																																																																																												
0	1	0	1																																																																																												
0	1	1	1																																																																																												
1	0	0	1																																																																																												
1	0	1	0																																																																																												
1	1	0	1																																																																																												
1	1	1	1																																																																																												
q																																																																																															
1	1																																																																																														
1	1																																																																																														
1	1																																																																																														
R																																																																																															
S																																																																																															

<p>Funktionsplan:</p>  <p>R-dominantes Flipflop (RS-FF)</p> <p>Impulsdiagramm:</p> 	<p>Funktionsplan:</p>  <p>S-dominantes Flipflop (SR-FF)</p> <p>Impulsdiagramm:</p> 
<p>Erläuterung:</p> <p>Speicherfunktion mit vorrangigem Rücksetzen bedeutet, dass bei gleichzeitiger Belegung von Signalwert „1“ am Setz- S und Rücksetzeingang R, die Speicherfunktion zurückgesetzt wird (R dominant).</p> <p>Das RS-FF wird dann gesetzt, d. h. sein Ausgang Q wird 1, wenn an seinem R-Eingang die Belegung 0 anliegt und S mit 1 belegt ist. Führt danach der Eingang S den logischen Zustand 0, dann bleibt Q=1 (Speicherverhalten). Wenn sein R-Eingang den Belegungswert 1 hat, wird der RS-FF zurückgesetzt.</p>	<p>Erläuterung:</p> <p>Speicherfunktion mit vorrangigem Setzen bedeutet, dass bei gleichzeitiger Belegung von Signalwert „1“ am Setz- S und Rücksetzeingang R, die Speicherfunktion gesetzt wird (S dominant).</p> <p>Das SR-FF wird dann gesetzt, d. h. sein Ausgang Q wird 1, wenn an seinem S-Eingang die Belegung 1 anliegt. Führt danach der Eingang S den logischen Zustand 0, dann bleibt Q=1 (Speicherverhalten). Wenn sein R-Eingang den Belegungswert 1 hat und sein S-Eingang den Belegungswert 0, wird der SR-FF zurückgesetzt.</p>

Entsprechend der Aufgabenstellungen werden für deren Lösungen RS- oder SR-FF eingesetzt. Möchte man ein RS-FF mit SR-Verhalten, oder umgekehrt, entwickeln, so müssen die Eingänge des RS-FFs durch zusätzliche äußere Beschaltung ergänzt werden. Die

algebraische Vorgehensweise für die Entwicklung dieser Schaltung lässt sich wie folgt systematisieren:

Die Funktionsgleichungen beider FF-Arten werden gleichgesetzt.

$$S \cdot \bar{R} + q \cdot \bar{R} = S + q \cdot \bar{R}$$

Diese Beziehung in der vorgesehenen Form wäre falsch, wenn auf der rechten Seite der Beziehung die gleichen Bezeichnungen der Eingangsvariablen verwendet würden. Denn es handelt sich um zwei verschiedenartige FFs mit verschiedenen Schaltbedingungen. Deswegen werden die Eingänge des zu entwickelnden FFs mit S^* und R^* bezeichnet. Das sind dann die zu bestimmende Größen.

$$S \cdot \bar{R} + q \cdot \bar{R} = S^* + q \cdot \bar{R}^*$$

Nach den Boole'schen Gesetzen gilt:

$$S \cdot \bar{R} + q \cdot \bar{R} = S^* + q \cdot \bar{R}^* = (S^* + q) \cdot (S^* + \bar{R}^*)$$

$$\bar{R} \cdot (S + q) = (S^* + q) \cdot (S^* + \bar{R}^*)$$

$$(0 + \bar{R}) \cdot (S + q) = (S^* + q) \cdot (S^* + \bar{R}^*)$$

Führt man den Koeffizientenvergleich durch, so erhält man

$$(0 + \bar{R}) \cdot (S + q) = (S^* + q) \cdot (S^* + \bar{R}^*)$$

$$0 + \bar{R} \equiv S^* + \bar{R}^*$$

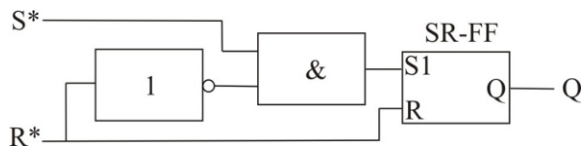
$$S + q \equiv S^* + q$$

Damit erhält man das Verhalten eines SR-FFs, wenn einem RS-FF an seinen Eingängen die Signale

$$\bar{R} \equiv S^* + \bar{R}^* \Rightarrow R \equiv \overline{S^* + \bar{R}^*} = \overline{S^*} \cdot R^*$$

$$S \equiv S^*$$

zugeführt werden.



Nach dem gleichen Verfahren lässt sich grundlegend ein SR-FF entwickeln, das die Eigenschaft eines RS-FF wiedergibt.

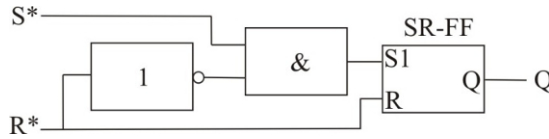
$$S + q \cdot \bar{R} = S^* \cdot \overline{R^*} + q \cdot \overline{R^*}$$

$$S \cdot \bar{0} + q \cdot \bar{R} = S^* \cdot \overline{R^*} + q \cdot \overline{R^*}$$

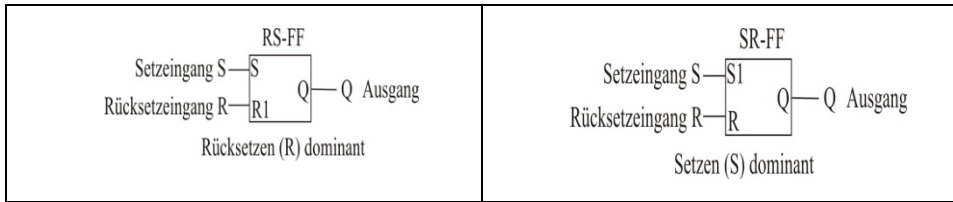
$$S \cdot \bar{0} = S \cdot 1 = S \equiv S^* \cdot \overline{R^*}$$

$$q \cdot \bar{R} \equiv q \cdot \overline{R^*}$$

$$R \equiv R^*$$

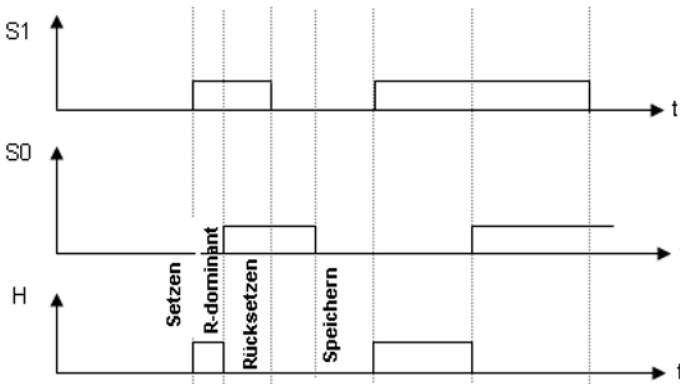


3.2 Schaltzeichen für Funktionsbausteine

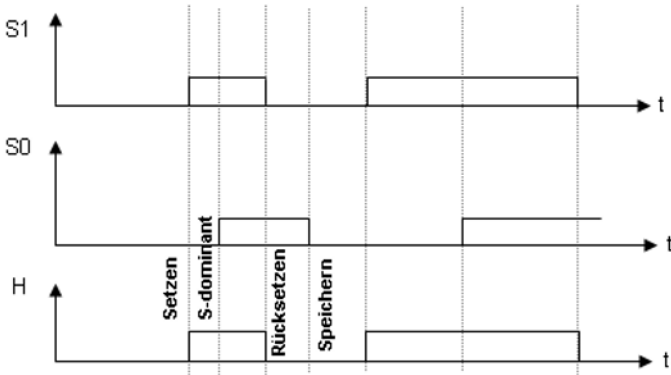


Impulsdiagramme:

Rücksetzen dominant:



Setzen dominant:



3.3 Warum ist in der Digitaltechnik beim Einsatz eines RS/SR-FF dessen Zustand S=R=1 nicht erlaubt?

Analyse:

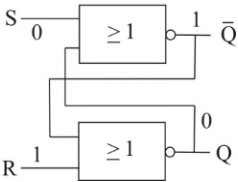
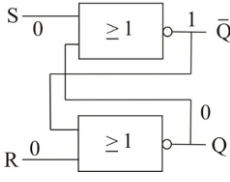
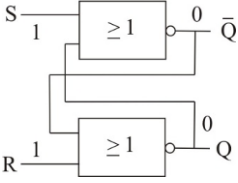
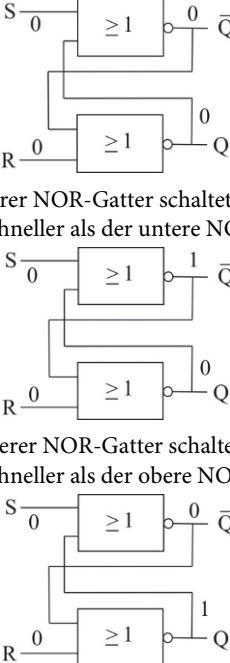
<p>Wahrheitstabelle:</p> <table border="1"> <thead> <tr> <th>q</th> <th>S</th> <th>R</th> <th>Q</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>----→ Festlegung: Zustand ist nicht erlaubt</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>----→ Festlegung: Zustand ist nicht erlaubt</td></tr> </tbody> </table>	q	S	R	Q	0	0	0	0	0	0	1	0	0	1	0	1	0	1	1	----→ Festlegung: Zustand ist nicht erlaubt	1	0	0	1	1	0	1	0	1	1	0	1	1	1	1	----→ Festlegung: Zustand ist nicht erlaubt	<p>KV-Diagramm:</p> <p>Q:</p>
q	S	R	Q																																		
0	0	0	0																																		
0	0	1	0																																		
0	1	0	1																																		
0	1	1	----→ Festlegung: Zustand ist nicht erlaubt																																		
1	0	0	1																																		
1	0	1	0																																		
1	1	0	1																																		
1	1	1	----→ Festlegung: Zustand ist nicht erlaubt																																		
<p>Funktionsgleichung:</p> $Q := q \cdot \bar{R} + S \cdot \bar{R}$ $:= \bar{R} \cdot (q + S)$ <p>Realisierung mit NOR-Gattern:</p> $Q := \overline{\overline{q \cdot \bar{R} + S \cdot \bar{R}}}$ $:= \overline{\overline{\bar{R} \cdot (q + S)}}$ $:= R + \overline{(q + S)}$	<p>Funktionsplan:</p>																																				

Das FF besitzt zwei komplementäre Ausgänge Q und \bar{Q} :

Beweis: $Q := \overline{\bar{Q} + R}$
 $\bar{Q} := \overline{Q + S}$

Fall a) S=0, R=1: $Q := \overline{\bar{Q} + R} = \overline{\bar{Q} + 1} = \bar{1} = 0$ (Boole'sches Gesetz: $a + 1 = 1$)
 $\bar{Q} := \overline{Q + S} = \overline{0 + 0} = 1$

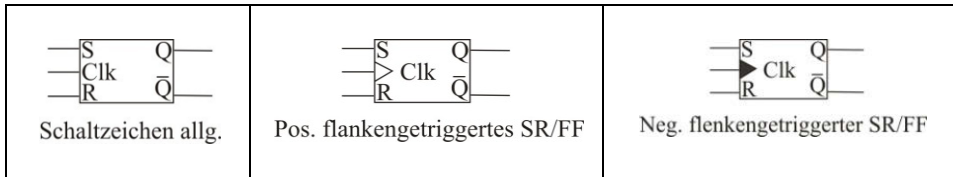
Fall b) S=1, R=0: $\bar{Q} := \overline{Q + S} = \overline{0 + 1} = \bar{1} = 0$ (Boole'sches Gesetz: $a + 1 = 1$)
 $Q := \overline{\bar{Q} + R} = \overline{0 + 0} = \bar{0} = 1$

<p>Fall 1:</p>  <p>Stabiler Zustand</p>	<p>Fall 2:</p>  <p>Stabiler Zustand: Ausgangszustand bleibt erhalten (Speicherverhalten).</p>
<p>Fall 3:</p>  <p>Stabiler Zustand: Beide Ausgänge sind gleichzeitig Null. Die beiden Ausgänge können aber nur Komplementäre Zustände annehmen!</p>	<p>Fall 4:</p>  <p>Fall a): Oberer NOR-Gatter schaltet seinen Ausgang schneller als der untere NOR-Gatter.</p> <p>Fall b): Unterer NOR-Gatter schaltet seinen Ausgang schneller als der obere NOR-Gatter.</p> <p>Fazit: Der Ausgangszustand ist nicht mehr definierbar.</p>

Aufgrund unterschiedlich dotierten Gatter (Herstellungsprozess), Alterungseffekten der Bauteile, unterschiedlichen Strukturaufbauten im Inneren der Gatter usw. weisen die Gatter unterschiedliche Signallaufzeiten (Impulsverzögerungszeit) auf. Dadurch ändern sich die Ausgangsbelegungswerte der eingesetzten Gatter beim gleichzeitigen Aktivieren ihrer Eingänge mit unterschiedlichen Verzögerungszeiten. Dieser Effekt ist durch die folgenden Darstellungen schematisiert. Daher ist in der Digitaltechnik der Belegungszustand für $S=R=1$ nicht zulässig.

3.4 Das getaktete RS/SR-Flipflop

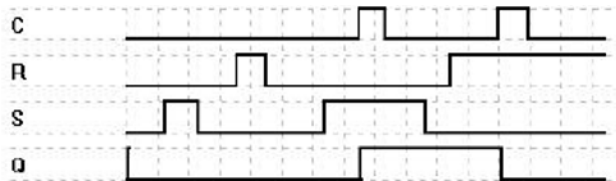
Schaltzeichen:



Übergangstabelle für Q:

R	S	Clk	Q^t	Operation
0	0	0 → 1	Q	Speichern
0	1	0 → 1	1	Setzen
1	0	0 → 1	0	Rücksetzen
1	1	0 → 1	0 1	Wenn R dominant Wenn S dominant

Impulsdiagramm:



Hierbei bestimmt die positive Taktflanke den genauen Zeitpunkt des Umsteuerns. An dem Punkt des Taktsignalüberganges von 0 auf 1 werden die Eingangssignale abgefragt und ausgewertet.

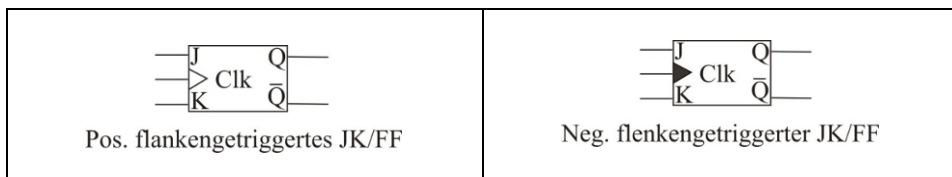
Solange $S=R=0$ ist, sorgt die Rückkopplung für die Erhaltung des stabilen Zustands.

3.5 Das JK-FF

Die Wahrheitstabelle des JK-FF unterscheidet sich von der des RS- bzw. SR-FFs nur in der Spalte R=1, S=1 (J=1, K=1). Für das JK-FF bedeutet es, dass bei der gleichzeitigen Belegung der J- und K-Eingänge mit 1, der Ausgang Q seinen Zustand wechselt (Kippen). Neben den Eingängen J und K verfügt das JK-FF zusätzlich noch über den Takt-
 eingang T.

Man unterscheidet zwischen positiv- oder negativflankengetriggerten (Übergang des Taktimpulses von 0 auf 1 oder umgekehrt) JK-FFs. Das bedeutet, dass der Ausgangszustand Q des JK-FF nur zu den Zeitpunkten der negativen bzw. positiven Flanke seines Taktsignals seine Belegung wechselt. Die Änderungen der Zustände am J- bzw. K-Eingang innerhalb von zwei positiven bzw. zwei negativen Flanken werden ganz ignoriert.

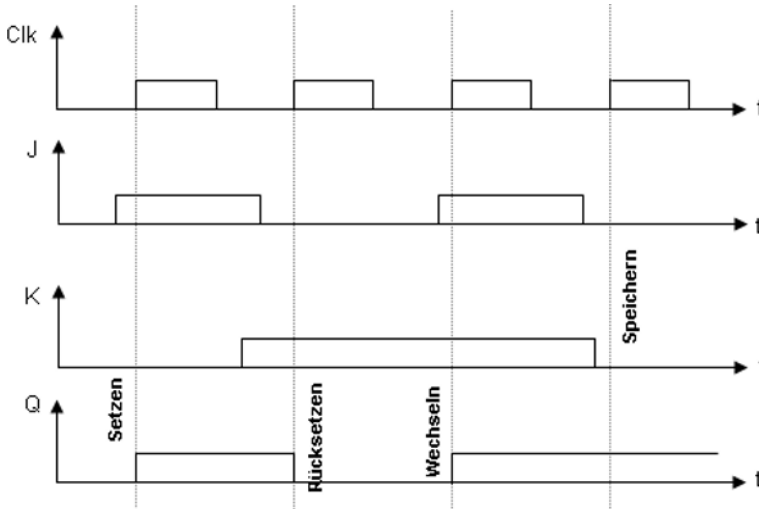
Schaltzeichen:



Übergangstabelle:

K	J	Clk	Q^t	Operation
0	0	0 → 1	Q	Speichern
0	1	0 → 1	1	Setzen
1	0	0 → 1	0	Rücksetzen
1	1	0 → 1	0 → 1 1 → 0	Wechseln

Impulsdiagramm:



Aus der vorherigen Übergangstabelle des JK-Flipflops kann dessen vollständige Wahrheitstabelle folgende Bezeichnungen erhalten:

Wahrheitstabelle:

q	J	K	Q
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

Aus der Wahrheitstabelle lässt sich die folgende Funktionsgleichung für das JK-FF bilden:

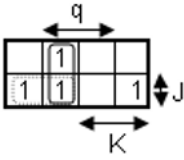
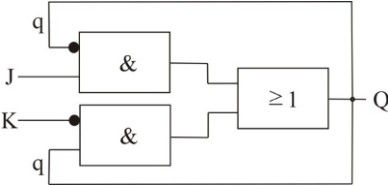
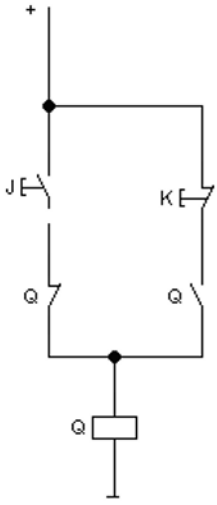
$$\begin{aligned}
 Q &:= \bar{q} \cdot J \cdot \bar{K} + \bar{q} \cdot J \cdot K + q \cdot \bar{J} \cdot \bar{K} + q \cdot J \cdot \bar{K} \\
 &:= \bar{q} \cdot J \cdot \underbrace{(\bar{K} + K)}_{=1} + q \cdot \bar{K} \cdot \underbrace{(\bar{J} + J)}_{=1} \\
 &:= \bar{q} \cdot J + q \cdot \bar{K}
 \end{aligned}$$

Durch Anwendung der A-Tabelle (die A-Tabelle wird im folgenden Kapitel erläutert) bzw. des KV-Diagramms lässt sich die obige Beziehung genauso ableiten:

A-Tabelle:

Zustand q	Eingangselemente				Wirkung Q
	J K		0 0	0 1	
0	0	0	1	1	0
1	1	0	0	1	0

Funktionsgleichung: $Q := q \cdot \bar{K} + \bar{q} \cdot J$

<p>KV-Diagramm:</p> 	<p>Funktionsgleichung:</p> $Q := q \cdot \bar{K} + \bar{q} \cdot J$
<p>Schaltplan (=Funktionsplan):</p> 	<p>Schützschialtung (siehe Kap. Schützensteuerung):</p> 

Auch das Speicherelement JK-FF ist eine sequenzielle Logik, welche zwei verschiedene Dualwerte annehmen kann, welche jeden dieser Werte aufrechterhält, solange nicht ein von außen einführender Umschaltvorgang erfolgt. Kombiniert man mehrere solcher Speicherelemente in einer bestimmten Systematik miteinander, so stellen sich mehr als zwei verschiedene Zustände sequenziell ein, weil verschiedene Kombinationen der Zustände eines einzigen Speichers als verschiedene Zustände der kombinierten Gesamtschaltung gewertet werden sollen.

Wie in den vorherigen Abschnitten erwähnt, während die Werte der Ausgangsgrößen von Schaltnetzen nur von den Größen der Eingangsvariablen abhängig sind, ist der Zustand der sequenziellen Schaltung (Speicherelement) außer von den Größen der Eingangsvariablen auch noch von den Speicherzuständen (Vorgeschichte) während des vorangegangenen Zeitabschnittes (als vor dem Umschalten) abhängig. Die Schaltnetze

werden dadurch auf die Schaltwerke zurückgeführt, dass man die Speichergrößen während des vorangegangenen Zeitintervalls als zusätzliche Variablen einführt, die zusammen mit den anderen Eingangsvariablen nach den Gesetzen der kombinatorischen Logik die Größen der abhängigen Ausgangsvariablen bestimmt.

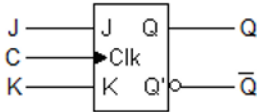
Da man bei Schaltwerken jeweils zwischen zwei aufeinanderfolgenden Zuständen zu unterscheiden hat, die während zweier aufeinanderfolgender Zeitspannen $(\Delta t)^n$ und $(\Delta t)^{n+1}$ bestehen, sollen die während dieser Zeitspanne geltenden Variablengrößen ebenfalls durch die hochgestellten Indices (nicht Exponenten!) „n“ bzw. „n+1“ unterschieden werden.

C ist der Takteingang des JK-FF. Das FF kann seinen Zustand nur dann ändern, wenn ein Taktimpuls bzw. wenn die erforderliche Taktimpulsflanke anliegt. Taktimpulsflanke ist ein Belegungswechsel eines Signals. Beim Wechsel von $0 \rightarrow 1$ des Signals spricht man von einer positiven Flanke, der Wechsel von $1 \rightarrow 0$ ist folglich die negative Flanke.

Q ist der Ausgang des JK-FF und ist maßgebend für den Zustand des Speichers. \bar{Q} bezeichnet den komplementären Ausgang von Q.

Die Eingänge J und K sind die Bedingungsanschlüsse des JK-FF. Die an ihnen anliegenden Signalzustände und die Flanke des Taktimpuls bestimmen, ob ein Signalwechsel an Q eintreten soll (Abb. 3.1).

Symbol:



Wahrheitstabelle:

J^n	K^n	Q^{n+1}
0	0	Q^n
0	1	0
1	0	1
1	1	\bar{Q}

Werte im Zeitabschnitt vor Ende des Taktimpulses

Werte im Zeitabschnitt nach Ende des Taktimpulses

Abb. 3.1 JK-FF mit Erläuterung seiner Wahrheitstabelle

Die in der Wahrheitstabelle aufgelisteten Eigenschaften des JK-FF bringt man in eine analytische Form, indem man die boolesche Gleichung $Q^{n+1} := Q^{n+1}(J^n, K^n, Q^n)$ in bekannter Weise aufstellt. Man erhält aus der Wahrheitstabelle:

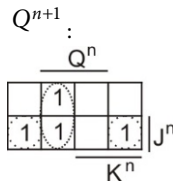
$$\begin{aligned}
 Q^{n+1} &:= \overline{J^n} \cdot \overline{K^n} \cdot Q^n + J^n \cdot \overline{K^n} + J^n \cdot K^n \cdot \overline{Q^n} \\
 &:= \overline{K^n} \cdot (\overline{J^n} \cdot Q^n + J^n) + J^n \cdot K^n \cdot \overline{Q^n} \\
 &:= \overline{K^n} \cdot (Q^n + J^n) + J^n \cdot K^n \cdot \overline{Q^n} \\
 &:= \overline{K^n} \cdot Q^n + J^n \cdot \underbrace{(\overline{K^n} + K^n \cdot \overline{Q^n})}_{\substack{\text{Boolesches Gesetz} \\ a+b-c=(a+b) \cdot (a+c)}} \\
 &:= \overline{K^n} \cdot Q^n + J^n \cdot (\overline{K^n} + \overline{Q^n}) \\
 &:= \overline{K^n} \cdot Q^n + J^n \cdot \overline{Q^n} + J^n \cdot \overline{K^n} \\
 &:= \overline{K^n} \cdot Q^n + J^n \cdot \overline{Q^n} + \underbrace{J^n \cdot \overline{K^n} \cdot Q^n + J^n \cdot \overline{K^n} \cdot \overline{Q^n}}_{\text{erweitert}} \\
 &:= \overline{K^n} \cdot Q^n + J^n \cdot \overline{Q^n}
 \end{aligned}$$

Mittels KV-Diagramms ergibt sich auch nach Abb. 3.2:

Wahrheitstabelle:

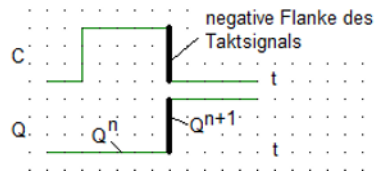
Q^n	J^n	K^n	Q^{n+1}
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

KV-Diagramm:



Funktionsgleichung:

$$Q^{n+1} := \overline{K^n} \cdot Q^n + J^n \cdot \overline{Q^n}$$



Darstellung des Taktimpulsdiagramms und des Q-Signals unter der Bedingung $J=0, K=0$, falls $Q_n=0$ oder unter der Bedingung $J=1, K=1$, falls $Q_n=0$.

Abb. 3.2 Analyse von JK-FF mit KV-Diagramm

3.5.1 Schaltungsanalyse

Als Nächstes wird das Verhalten von kombinatorischen Schaltungen mit zwei JK-FF analysiert (Abb. 3.3).

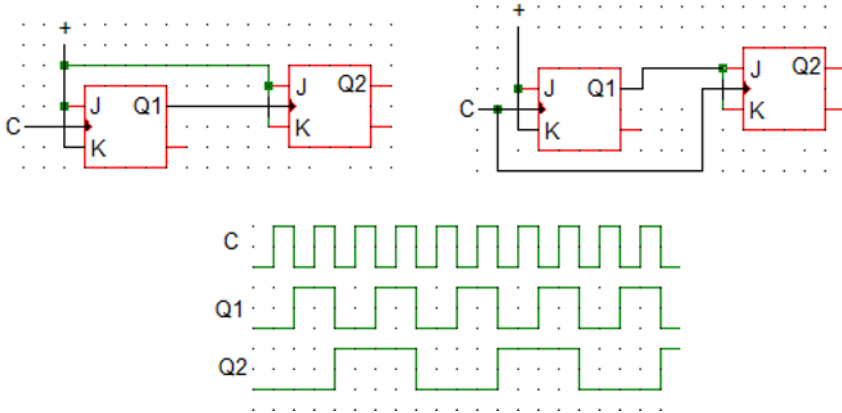


Abb. 3.3 Schaltungsanalyse von JK-FF

Es wird angenommen, dass zu Beginn der Analyse alle Q-Ausgänge den Wert 0 haben. Im Impulsdigramm ist zunächst in der obersten Zeile rechteckförmige Taktimpulse gezeichnet, die am C-Eingang des FF zeitlich hintereinander anliegen. Vor Eintreffen der ersten negativen Flanke des Taktsignals C ist $Q1=0$ und $Q2=0$. Bei der weiteren Analyse der Schaltung ist stets den Vorgang zu berücksichtigen, dass der n-te Taktimpuls den (n+1)-ten Schaltungszustand hervorruft.

Unterhalb der Taktimpulszeile sind die Zeilen mit den Ausgangswerten Q1 und Q2 der hintereinander geschalteten JK-FF gezeichnet. Diese Impulsdigramme resultieren sich dadurch, dass zu jeder negativen Flanke des Taktsignals die Schaltzustände an den Eingängen J und K berücksichtigt werden und dann entsprechend der Wahrheitstabelle des JK-FF entschieden wird, ob eine Zustandsänderung der Ausgänge Q1 und/oder Q2 stattfinden soll oder nicht.

Beispiel

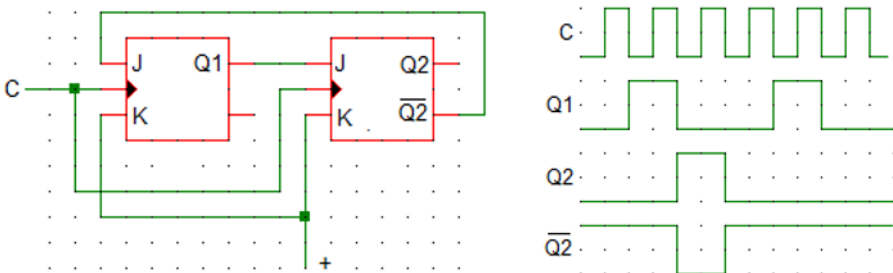
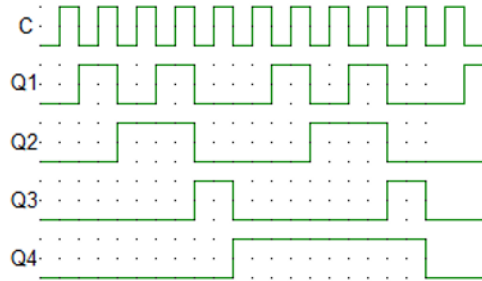


Abb. 3.4 Anwendungsbeispiel von JK-FF

3.5.2 Schaltungssynthese als Beispiel

Gegeben sei ein Impulsdigramm (Abb. 3.5) für den Takteingang C sowie Q-Ausgangs-impulse von vier JK-FF. Die vier Ausgänge Q1, Q2, Q3 und Q4 von vier JK-FF sollen die im Impulsdigramm bestimmten Zustandsänderungen vollenden und die vier JK-FF durch einen gemeinsamen Taktimpuls angeregt werden.

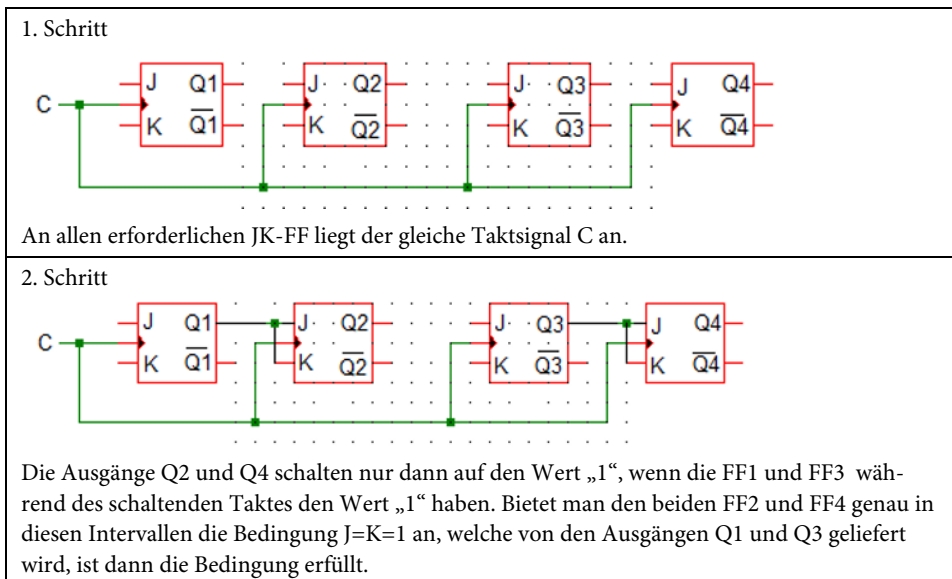
Abb. 3.5 Schaltungssynthese mit JK-FF



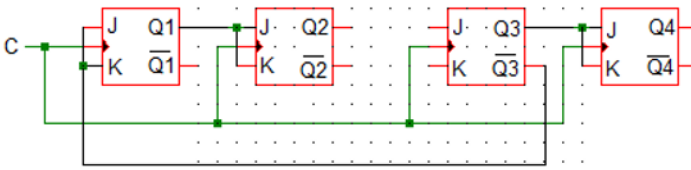
Vorgehensweise beim Entwurf der Folgeschaltung:

- Man ermittelt aus dem gegebenen Impulsdigramm die Bedingungen der Eingangsgrößen für den Umschaltvorgang der einzelnen JK-FF.
- Man realisiert eine geeignete externe Schaltung als Funktion der Bedingungeingänge von den JK-FF-Ausgängen, um dadurch diese Bedingungen durch geeignete Kopplung herzustellen.

Synthese in einzelnen Schritten:

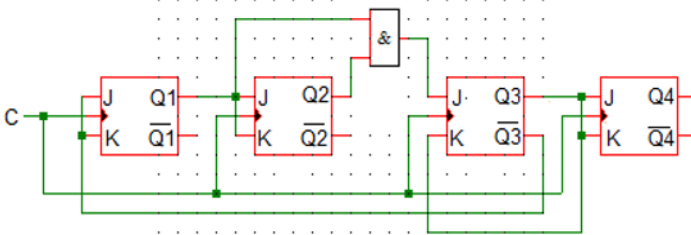


3. Schritt



Q1 schaltet immer dann auf den Wert „1“, wenn $Q3=0$ ist. Damit könnte $Q3=1$ oder $\overline{Q3}=0$ das Umschalten von JK-FF1 durch Wahrnehmen der Bedingung $J=K=0$ vom FF1 verhindern. Das Rückschalten von Q1 auf „0“ laut Impulsdiagramm wird durch diese Verbindung ebenfalls bewerkstelligt.

4. Schritt



Der Ausgang Q3 schaltet nur dann auf „1“, wenn Q1 und Q2 gleich „1“ sind; und schaltet beim folgenden Takt wieder auf $Q3=0$. Das Umschalten von „0“ auf „1“ wird durch $J3=1$ und $K3=0$ ermöglicht. Gemäß der ersten Bemerkung kann man $J3=1$ durch $Q1 \cdot Q2 = J3$ herstellen.

$K3=0$ kann durch $Q3=K3$ geliefert werden.

Das Umschalten von „1“ auf „0“ wird durch $J3=0$ und $K=1$ ermöglicht. Da gemäß Impulsdiagramm auf den Zustand $Q1 \cdot Q2 = 1$ der Zustand $Q1 \cdot Q2 = 0$ folgt, ist also die vorgesehene Verbindung $Q1 \cdot Q2 = J3$ in Ordnung. Die Verbindung $K3=Q3$ entspricht auch der Bedingung.

Das obenstehende Bild zeigt die Gesamtschaltung, die entsprechend des Impulsdiagramms alle Bedingungen erfüllt.

3.5.3 Bemerkungen zu dem synchronen und asynchronen Zähler

In den Schaltungen der „synchronen“ Zähler verfügen die Takteingänge sämtlicher JK-FF über einen gemeinsamen Taktanschluß. Beim „asynchronen“ Zähler werden die einzelnen JK-FF nicht alle vom demselben Taktsignal versorgt. Besondere ungewünschte Eigenschaft zeigen die asynchronen Zähler durch ihre physikalisch bedingte Laufzeiten der Gattersignale hervorgerufene „Nichtgleichzeitigkeit“ bei der Umschaltung der einzelnen JK-FF (Abb. 3.6).

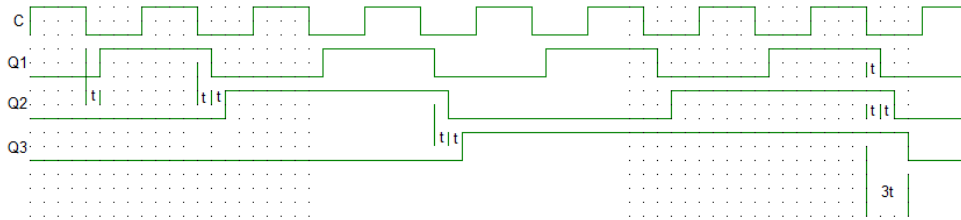


Abb. 3.6 Laufzeiten von Gattersignale

Diese Eigenschaft tritt nur bei asynchronen Zählern auf. Zwischen dem Zeitpunkt der abfallenden Flanke des Taktsignals C und den dadurch bewirkten Umschaltflanke des betroffenen JK-FF entsteht die Zeitspanne t . Am Ende des 8. Impuls im Impulsdia-gramm am Ausgang Q3 summiert sich diese Zeitverzögerung auf $3t$.

Diese Verzögerung kann bei einer weiteren Verarbeitung der Datensignale in einem System zu erheblichen Komplikationen führen. Spricht man von einem asynchronen Binärzähler bis zu einer sehr hohen Zweierpotenz, dann ist die Anwendung dieser Zähler, die diesen durch Nichtgleichzeitigkeit hervorgerufene Umschaltverzögerungen aufweisen, kaum einzusetzen.

In einem synchronen Zähler haben alle Umschaltungen auch eine Verzögerung um die Zeit t gegenüber der abfallenden Flanke des Taktsignals C; alle JK-FF hätten aber die gleiche Zeitverzögerung, und lassen sich nicht bei eingesetzten JK-FF summieren, wie dies bei den asynchronen der Fall ist.

Beispiel

Zählerentwurf (Bauhoff)

8-Bit-Synchronzähler

Bei dem synchronen Zähler haben alle im dazugehörigen Schaltungsaufbauten vorge- sehen JK-FF einen gemeinsamen Takteingang C. Darüber hinaus müssen alle Bedin- gungseingänge der JK-FF gemäß vorgegebenem Impulsdia-gramm und der Wahr- heitstabelle des JK-FF beschaltet werden. Die unten beschriebene Vorgehensweise dient für die Analyse und den Entwurf eines 8-Bit-Synchronzählers (Abb. 3.7).

Impulsdiagramm:

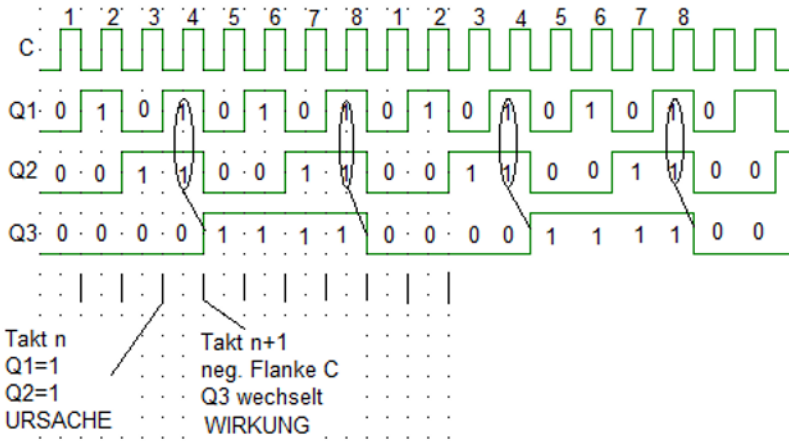
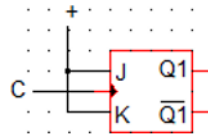


Abb. 3.7 Impulsdiagramm 8-Bit-Synchronzähler

a) Analyse vom Q1-Zustand:

Q1 wechselt seinen Wert bei jeder negativen Flanke des Taktsignals. Man spricht von einem 1:2-Frequenzteiler. Gemäß der Wahrheitstabelle des JK-FF wechselt das JK-FF bei jeder negativen Flanke des Taktsignals nur dann, wenn $J=K=1$ ist. Damit ist die Beschaltung des 1. JK-FF vollständig (Abb. 3.8).

Abb. 3.8 Analyse vom 1. JK-FF

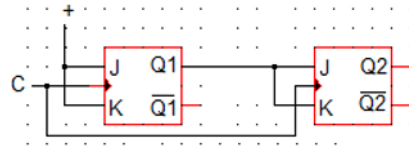


b) Analyse vom Q2-Zustand:

Aus dem Impulsdiagramm ist zu entnehmen, dass Q2 bei jedem 2. Taktimpuls seinen Zustand wechselt. D.h. Q2 seinen Zustand halb so oft wie Q1 wechselt. Verknüpft man den Ausgang Q1 mit den beiden Eingängen J2 und K2 des 2. JK-FF, dann können nur die Zustände $J_2=K_2=0$ oder $J_2=K_2=1$ auftreten (Abb. 3.9). Laut Wahrheitstabelle für JK-FF heißt es dann:

- $J_2=K_2=0$ Alten Zustand beibehalten, speichern ($Q^n = Q^{n+1}$). Q2 schaltet nicht um.
- $J_2=K_2=1$ Wechseln, d. h. Q2 wechselt bei jeder negativen Flanke des Taktsignals und bei jedem $Q_1=1$ -Zustand.

Abb. 3.9 Analyse vom 2. JK-FF



c) Analyse vom Q3-Zustand:

Der Ausgang Q3 wechselt seinen Zustand nur dann, wenn $Q1=1$; $Q2=1$ und die nächste negative Flanke des Taktsignals erscheint. Hierfür koppelt man die logische UND-Verknüpfung von $Q1 \cdot Q2$ mit den J3 und K3 des 3. JK-FF. Gemäß dem gegebenen Impulsdiagramm ist die Umschaltfrequenz von 3. JK-FF gegenüber der von 2. JK-FF um Faktor 2 untersetzt (Abb. 3.10).

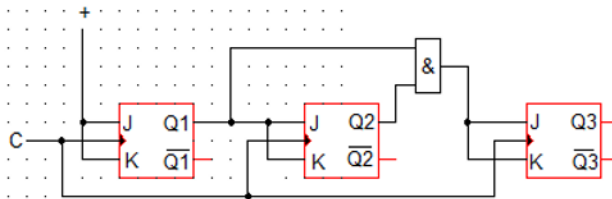


Abb. 3.10 Analyse vom 3. JK-FF und vollständiger Schaltungsaufbau des 8-Bit-Synchronzählers

3.5.4 16-Bit-Synchronzähler

Berücksichtigt man die Vorgehensweise für die Analyse des 8-Bit-Synchronzählers, stellt man fest, dass der 4. JK-FF zusätzlich die logische UND-Verknüpfung von $Q1 \cdot Q2 \cdot Q3$ erfordert, deren Ausgang mit dem J4 und K4 des 4. JK-FF gekoppelt werden soll (Abb. 3.11).

Impulsdiagramm:

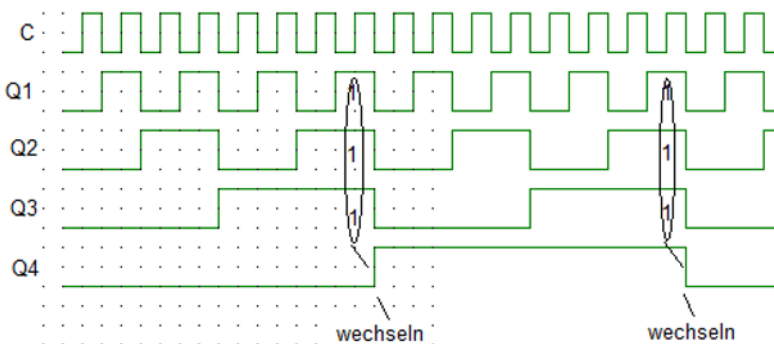


Abb. 3.11 Impulsdiagramm eines 16-Bit-Synchronzählers

Schaltungsaufbau

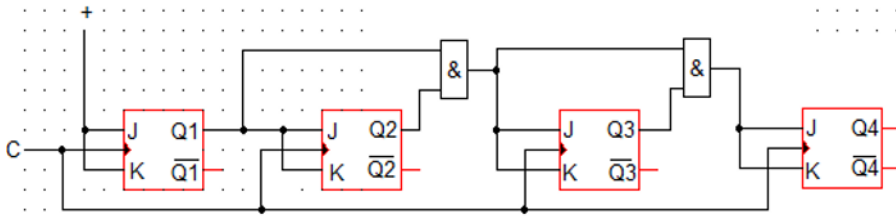


Abb. 3.12 16-Bit-Synchronzähler

3.6 Anwendungen

Beispiel

Das JK-FF stellt einen einfachen 1:2-Frequenzteiler dar. Das heißt im unteren Bild wird das Ausgangssignal A die doppelte Periodendauer des Taktsignals aufweisen, wenn die JK-Eingänge des FF auf „1“-Potential liegen (Abb. 3.13).

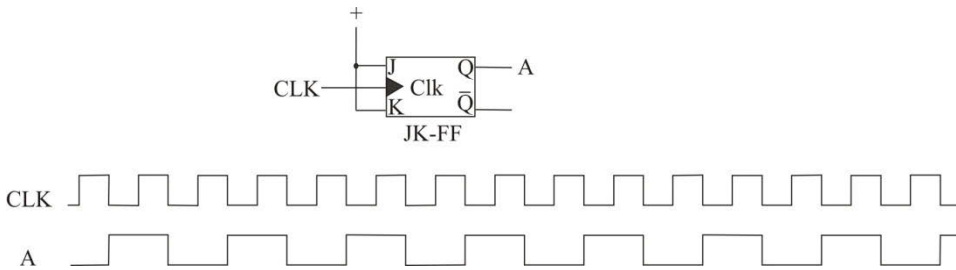


Abb. 3.13 JK-FF als Frequenzteiler

Wenn man nun das Ausgangssignal jenes FFs mit dem Takteingang des nächsten zur Ansteuerung verwendet (Abb. 3.14), so ist die Ausgangssignalfolge des nachfolgenden FFs wieder im Verhältnis 1:2 gegenüber seinem Eingangssignal (Takteingang) unterteilt. Gegenüber dem Taktsignal des ersten FFs besteht jetzt ein Tastverhältnis von 1:4.

Durch Hintereinanderschalten von beliebig vielen FFs kann eine Taktimpulsfolge beliebig oft halbiert werden. Somit erscheinen an den Ausgängen der nacheinander geschalteten FFs, bezogen auf das Taktsignal, folgende Taktverhältnisse: 1:2, 1:4, 1:8, 1:16, ..., 1:2n, mit n=1,2,3,...

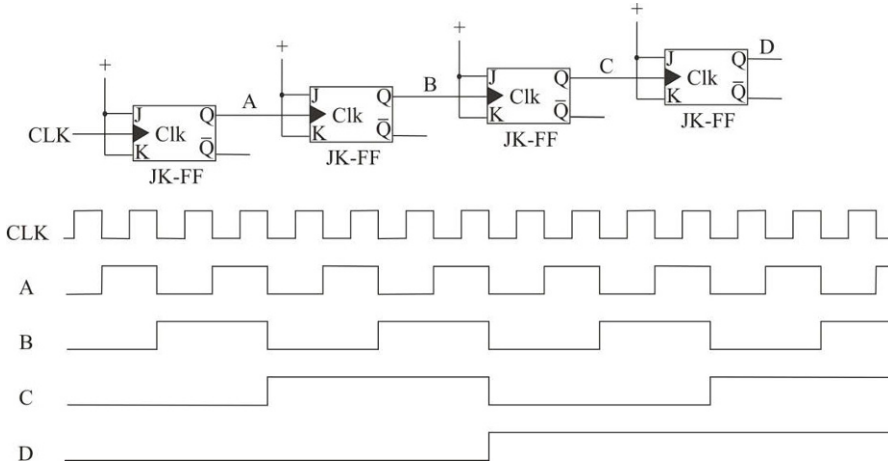


Abb. 3.14 16 Frequenzteiler mit JK-FF

Vierstufiger Vorwärts-Dualzähler mit negativ flankengetriggerten JK-FFs. Die Ausgänge der Schaltwerke werden jeweils in den Takteingang des nachfolgenden Schaltwerkes eingespeist.

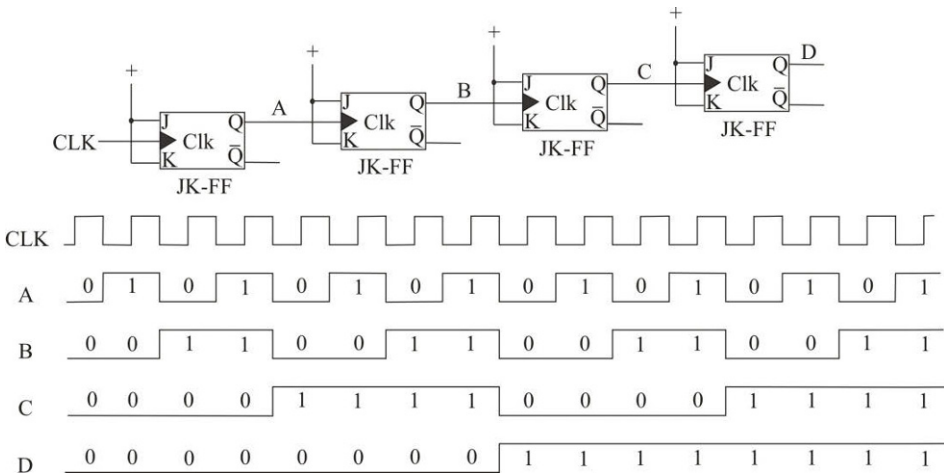


Abb. 3.15 Erzeugung von 4-Bit-Binär-Code mit JK-FF

Die Bitkombination an den Ausgängen A, B, C und D bildet einen Vier-Bit-Binär (=Dual)-Code und zwar von 0000 bis 1111, also Dezimal von 0 bis 16 (Abb. 3.15).

Die vorherige Aufgabe, für die ein Codierer zur Steuerung von 7-Segment-Anzeige entwickelt wurde, kann somit wie folgt ergänzt werden (Abb. 3.16):

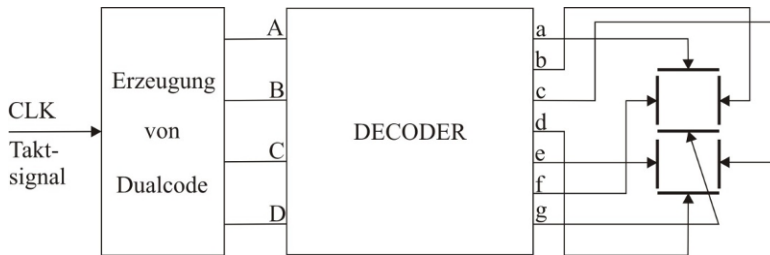


Abb. 3.16 Erzeugung von Dual-Code als Erganzungsblock fur die Beispielaufgabe „Steuerung von 7-Segment-Anzeigen“

3.7 Schaltbild zur Erzeugung des Taktsignals

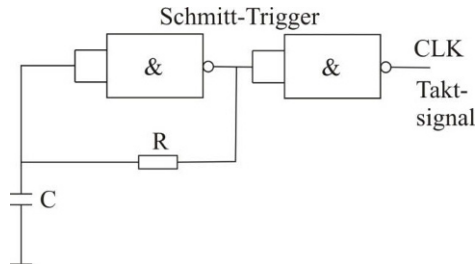


Abb. 3.17 Taktsignal-Erzeugung mit Schmitt-Trigger

Ein Oszillator mit dem Schmitt-Trigger-Typ lasst sich einfach aufbauen, wenn keine groen Anforderungen an die Frequenzkonstanz gestellt werden. Liegt am Ausgang des ersten Schmitt-Triggers eine log. „1“, wird der Kondensator C aufgeladen, bis dessen Spannung die Schwelle des high-Potenzials erreicht hat. In diesem Moment kippt der Ausgang des ersten Schmitt-Trigger-Bausteins (NAND-Gatter, als Inverter geschaltet) auf log. „0“ und der Kondensator wird uber den Widerstand R bis zur unteren Schwellspannung des low-Potenzials entladen, wo dann der Ausgang wieder umschaltet. Dieser Umschaltvorgang wiederholt sich periodisch.

Da das Ausgangssignal des ersten Schmitt-Triggers durch die groe Belastung des RC-Gliedes stark verzerrt ist, ist es zu empfehlen, dem eigentlichen Oszillator noch einen weiteren Schmitt-Trigger als Impulsformer nachzuschalten, an dessen Ausgang dann ein storungsfreies TTL-Signal entsteht.

Variable Frequenzen lassen sich aus der obigen Schaltung dadurch ableiten, wenn R als Potentiometer oder wenn C variabel gewahlt wird (Beispiel: $C = 1\mu\text{F}$, $R = 330\ \Omega$ $\rightarrow f = 5\ \text{kHz}$).

Die vorherige Aufgabe, für die ein Codierer und der Dual-Code zur Steuerung von 7-Segment-Anzeige entwickelt wurde, kann somit endgültig durch Hinzufügen der Schaltung für die Generierung vom Taktsignal steuertechnisch wie folgt ergänzt werden (Abb. 3.18):

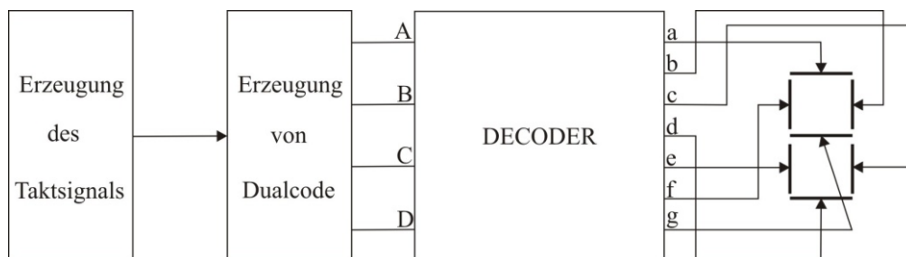


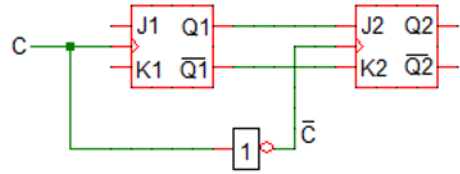
Abb. 3.18 Taktsignal-Erzeugung als letzter Block der Steuerungsaufgabe

3.7.1 Master-Slave-Flipflop

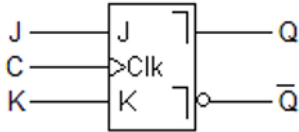
Es wurden in den vorherigen Abschnitten Flipflops behandelt, die positiv oder negativ flankengetriggert ihren Ausgangszustand in Abhängigkeit der logischen Zustände am Eingang ändern. In vielen Anwendungen wird der Wunsch geäußert, dass die Information am Eingang des Flipflops nicht unmittelbar am Ausgang erscheint, sondern erst zu einem bestimmten Zeitpunkt des Anwenders. Dazu wird das Master-Slave-Flipflop eingesetzt.

Beim Master-Slave-Flipflop handelt es sich um zwei hintereinander geschalteten, statisch taktgesteuerten Flipflop (z. B. JK-FF, RS-FF, D-FF, ...), bei denen das erste als Master und das nachgeschaltete als Slave-Flipflop zu bezeichnen ist. Die Ausgänge des ersten Master-Flipflops sind auf die Eingänge des Slave-Flipflops geschaltet. Sie werden durch ein Taktsignal C komplementär zueinander verriegelt gesteuert. Das heißt das Master-Flipflop wird auf die eine und das Slave-Flipflop auf die andere Flanke des Taktsignals reagieren (Invertierung der Takteingänge beider Flipflops). Die besonders zu erwähnende Eigenschaft von Master-Slave-Flipflop ist, dass der an den Ausgängen liegende logische Zustand, von der an den Eingängen anliegenden Dateninformation entkoppelt ist. Das ist die Eigenschaft einer Speicherfunktion. Berücksichtigt man z. B. ein Master-Slave-Flipflop aus zwei JK-FF entwickelt, das durch das Taktsignal am Eingang statisch flankengesteuert (je nachdem welcher Art von JK-FF angewendet wird) ist, so wird bei ansteigender Flanke des Taktsignals das Slave-FF von dem Master-Flipflop entkoppelt und die an den Eingängen anliegenden Daten durch das Master-Flipflop übernommen. Bei abfallender Flanke des Taktsignals wird das Master-Flipflop von den Eingängen entkoppelt. Die Daten werden dann an das Slave-Flipflop und damit an den Ausgang weitergeleitet. Damit ist gewährleistet, dass die Dateninformation am Ausgang nur bei der negativen Flanke des Taktsignals erscheint (Abb. 3.19).

Abb. 3.19 Funktionsschaltbild eines JK-Master-Slave-Flipflops



Symbol:



3.7.2 Entwicklung des JK-Master-Slave-Flipflops

Symbol:

Wahrheitstabelle:

J^n	K^n	Q^{n+1}
0	0	speichern
0	1	0
1	0	1
1	1	wechseln

KV-Diagramm:

Q^{n+1} :

Funktionsgleichung:

$$Q^{n+1} := \overline{K}^n \cdot Q^n + J^n \cdot \overline{Q}^n$$

Schaltplan:

Abb. 3.20 JK-Master-Slave-Flipflop

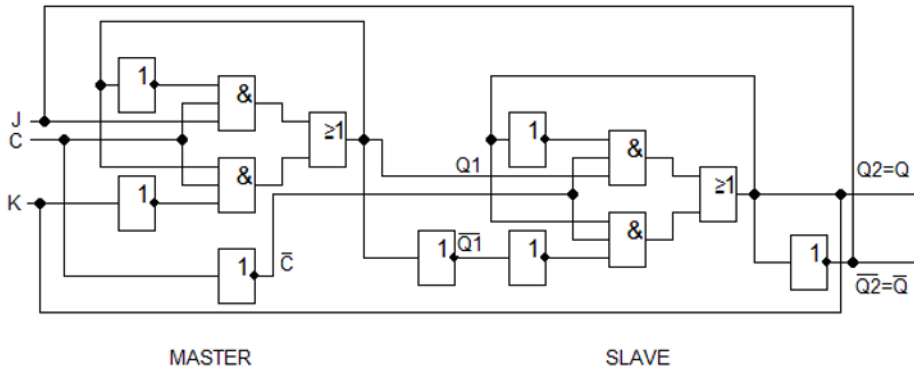


Abb. 3.21 Master-Slave-JK-Flipflop mit Rückkopplung

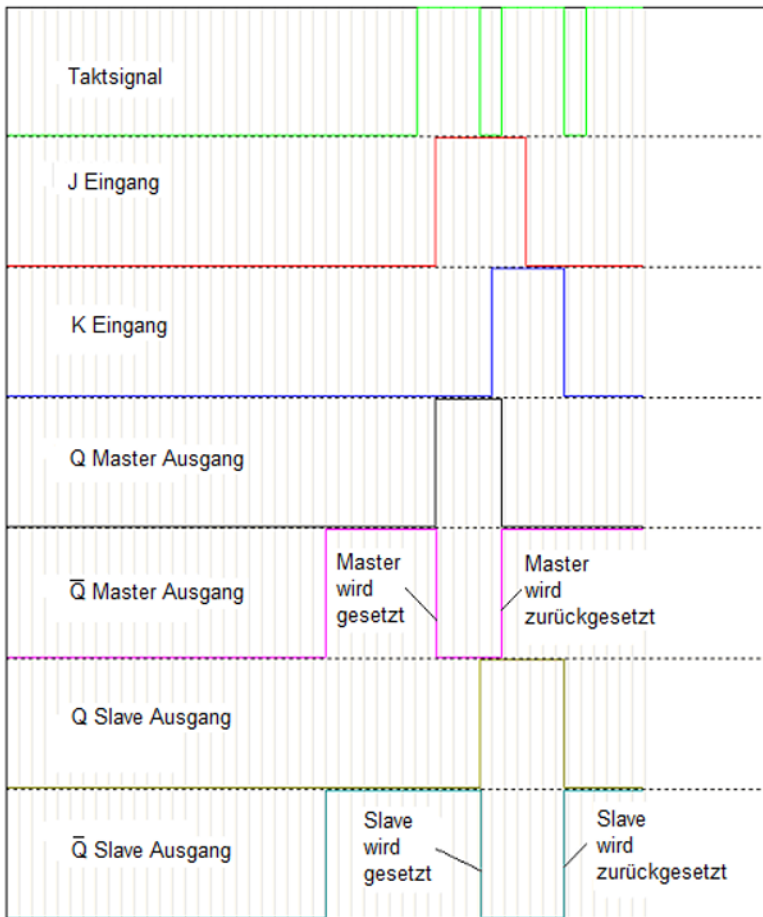


Abb. 3.22 Impulsdiagramm des Master-Slave-JK-Flipflops

Aus der Wahrheitstabelle für das JK-FF ist zu entnehmen, dass bei $J=K=1$ der Ausgang Q wechselt (toggle). Die Möglichkeit besteht, dass durch Rückkopplung der komplementären Ausgänge von Q und \bar{Q} und gleichzeitige Verknüpfung mit den Eingängen J und K des Flipflops der Wechselzustand am Ausgang verhindert wird (Abb. 3.19 und 3.20).

Aus dem Impulsdiagramm ist zu erkennen, dass ein Wechselzustand am Ausgang Q , durch die Rückkoppelschleife des Master-Slave-JK-Flipflops verhindert wird (Abb. 3.21)

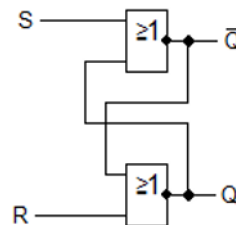
Während der positiven Flanke für den Master ändern sich nur dessen logische Ausgänge. Am Ende des positiven logischen Zustandes des Masters befindet sich dieser wieder im vorherigen ursprünglichen Zustand, d. h. JK-Flipflop wird zurückgesetzt. Zu diesem Zeitpunkt erhält der Slave seinen positiven logischen Zustand. Weil der Ausgang des Masters dann im zurückgesetzten Zustand beharrt, ändert sich der Ausgang des Slaves nicht.

3.7.3 Entwicklung des RS-Master-Slave-Flipflops

Funktionsgleichung des rücksetzdominanten RS-FF aus NOR-Gattern (Abb. 3.23):

$$\begin{aligned} Q &:= \overline{S \cdot \bar{R} + q \cdot \bar{R}} \\ &:= \overline{\overline{R \cdot (S + q)}} \\ &:= R + (S + q) \end{aligned}$$

Abb. 3.23 RS-FF aus NOR-Gatter entwickelt



Für komplementäre Eingangszustände $R=0$ und $S=1$, oder $R=1$ und $S=0$ nehmen die beiden Ausgänge komplementäre Zustände an.

$$\begin{aligned} \bar{Q} &:= \overline{S + Q} = \overline{1 + Q} = 0 \\ Q &:= \overline{R + \bar{Q}} = \overline{0 + \bar{Q}} = \overline{0 + 0} = 1 \end{aligned}$$

$$\begin{aligned} \bar{Q} &:= \overline{S + Q} = \overline{0 + 0} = 1 \\ Q &:= \overline{1 + \bar{Q}} = \overline{1} = 0 \end{aligned}$$

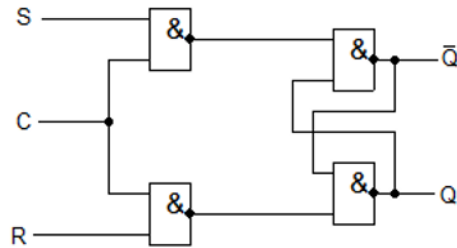
Anwendung der booleschen Gesetze für die Bildung von NAND-Gattern aus NOR-Gattern:

$$\overline{\overline{S} + \overline{Q}} \Rightarrow Q := \overline{\overline{S + Q}} = \overline{\overline{S} \cdot \overline{Q}}$$

$$Q := R + \overline{Q} \Rightarrow \overline{\overline{R + Q}} = \overline{\overline{R} \cdot \overline{Q}}$$

Berücksichtigt man den zusätzlichen Takteingang C am Eingang und koppelt man ihn mit den Eingangsvariablen S und R, so wird das RS-FF nur zu einer bestimmten Zeit auf den Zustand am Eingang reagieren (Abb. 3.24).

Abb. 3.24 RS-FF statisch getaktet und mit NAND-Gatter entwickelt



Schaltet man zwei statisch getaktete RS-FF hintereinander, indem die Ausgänge des ersten RS-FF mit den Eingangsvariablen des zweiten RS-FF verbindet und Komplementäre Takteingänge anlegt, dann ergibt sich ein Master-Slave-RS-Flipflop (Abb. 3.25).

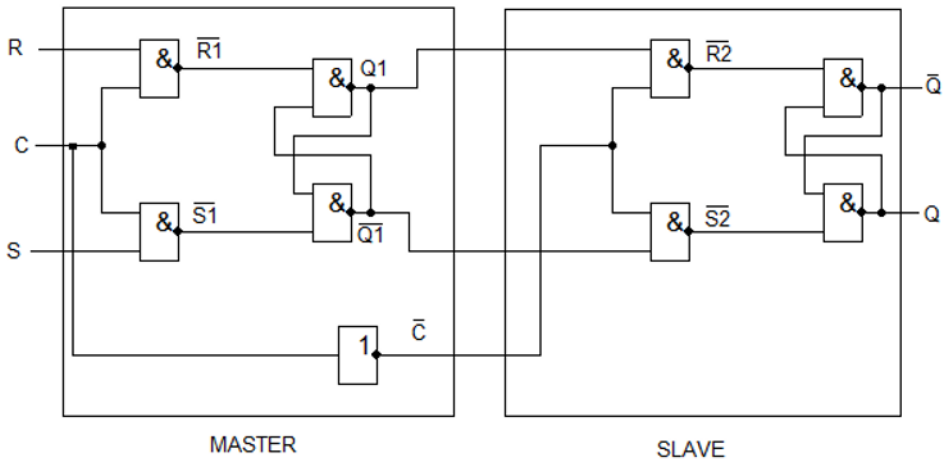


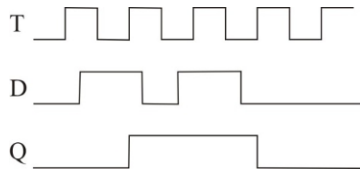
Abb. 3.25 Master-Slave-RF-Flipflop

3.8 Das D-FF

Das D-FF ist dadurch charakterisiert, dass es ein Datenwert am D-Eingang abtastet und ihn solange speichert, bis der nächste Taktimpuls da ist. Es verfügt über einen D- und einen Takteingang.

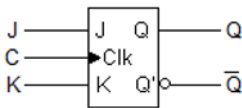
<p>Wahrheitstabelle:</p> <table border="1"> <tr><td>q</td><td>D</td><td>Q</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	q	D	Q	0	0	0	0	1	1	1	0	0	1	1	1	<p>KV-Diagramm:</p> <p>Q:</p>	<p>Funktionsgleichung:</p> $Q := D$	<p>Blockschaltbild:</p>
q	D	Q																
0	0	0																
0	1	1																
1	0	0																
1	1	1																

Impulsdiagramm:



Als getaktetes Flipflop hat das D-FF die Aufgabe, einen 1Bit-Datenwert D abzutasten und bis zur nächsten Flanke des Taktsignals zu speichern.

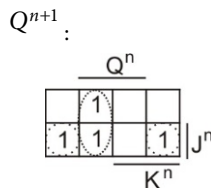
Symbol:



Wahrheitstabelle:

J^n	K^n	Q^{n+1}
0	0	speichern
0	1	0
1	0	1
1	1	wechseln

KV-Diagramm:



Funktionsgleichung:

$$Q^{n+1} := \overline{K^n} \cdot Q^n + J^n \cdot \overline{Q^n}$$

Schaltplan:

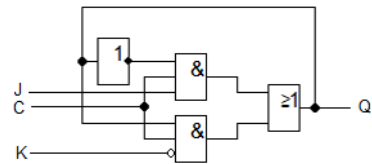
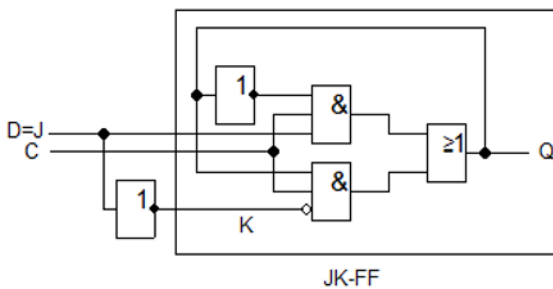


Abb. 3.26 JK-Flipflop

Möchte man aus dem JK-FF durch zusätzliche externe Schaltung das D-FF entwickeln, so nimmt man die Wahrheitstabelle des JK-FF zur Hand. Es ist in der Wahrheitstabelle zu erkennen, dass der Ausgang $Q^{n+1} = J$ wird, wenn man die komplementären Eingangszustände für J und K anlegt und $C=1$ oder $C=0$ macht (je nachdem, ob es sich dabei um negativ- oder positivflankengetriggertes FF handelt) (Abb. 3.26). Das ist aus den Zeilen zwei und drei der Wahrheitstabelle zu erkennen. Die Schaltung des JK-FF ist dann durch die weitere Verknüpfung $J=D$ und $K=\overline{D}$ zu ergänzen. Für $C=0$ bleibt der Ausgangszustand gespeichert. Damit besitzt die Schaltung nur einen einzigen Dateneingang. Die damit entstehende Schaltung wird als D-FF bezeichnet.

Das D-FF wird damit aus dem JK-FF durch Zuschaltung eines Inverters gebildet (Abb. 3.27).

Schaltungsaufbau:



Symbol:

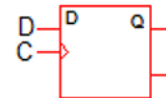


Abb. 3.27 D-FF

Aus der Funktionsgleichung des JK-FF ergibt sich unter Vernachlässigung des Taktsignals C:

$$Q^{n+1} := \overline{K}^n \cdot Q^n + J^n \cdot \overline{Q}^n$$

$$J = D$$

$$\overline{K} = J$$

$$\overline{K} = \overline{D}$$

Damit lautet die Funktionsgleichung des D-FF:

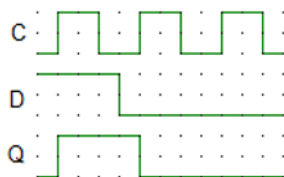
$$Q^{n+1} := \overline{K}^n \cdot Q^n + J^n \cdot \overline{Q}^n$$

$$Q^{n+1} = D \cdot Q^n + \overline{D} \cdot \overline{Q}^n$$

$$Q^{n+1} = D$$

Das Impulsdigramm unter Berücksichtigung der ansteigenden Flanke des Taktsignals C ist in Abb. 3.28 aufgeführt.

Abb. 3.28 Impulsdigramm D-FF

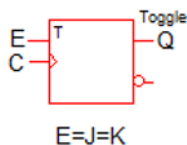


3.9 Das T-FF

Das T-FF ändert seinen Zustand am Ausgang bei jeder Flanke des Taktimpulses (je nachdem, ob positiv- oder negativflankengetriggert) (Abb. 3.29). Berücksichtigt man die Wahrheitstabelle des JK-FF, dann heißt es, dass das T-FF als JK-FF für den Eingangszustand $J=K=1$ zu realisieren ist.

Als getaktetes Schaltwerk ist das T-FF einzusetzen. Möchte man das T-FF als statisches Flipflop anwenden, dann wird es zum Oszillator.

Symbol:



Schaltplan:

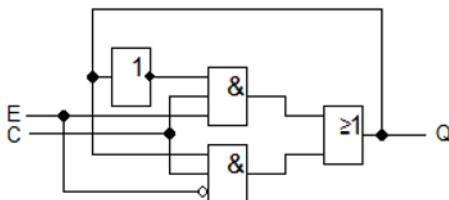
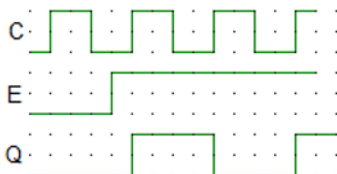


Abb. 3.29 Das T-Flipflop

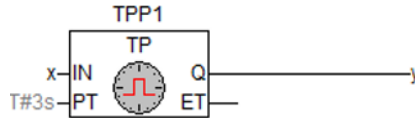
Das Impulsdigramm unter Berücksichtigung der ansteigenden Flanke des Taktsignals C ist in Abb. 3.30 aufgeführt.

Abb. 3.30 Impulsdigramm T-FF (die positive Flanke des Taktsignals berücksichtigt)



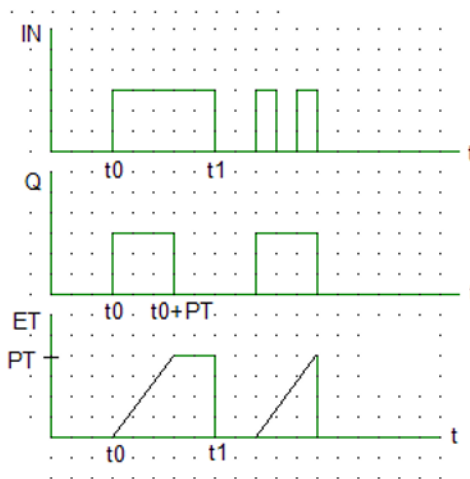
3.10 Funktionsbausteine in der Steuerungstechnik

3.10.1 Timer pulse, Pulsgeber



Mit diesem Baustein werden Impulsdauern gewünschter Länge erzeugt. Der Timer startet, wenn an seinem Start-Eingang IN der logische Signalwert 1 anliegt. Am PT-Eingang wird die Zeit für die Impulsdauer festgelegt. Mit dem Start-Eingangssignalwert 1 am IN-Eingang wird zum gleichen Zeitpunkt am Ausgang Q des Timers der Signalwert 1 erscheinen. Dieser Signalwert bleibt trotzdem erhalten, wenn der logische Zustand am Eingang IN rückgesetzt wird (den logischen Zustand 0 annimmt). Der ET-Ausgang des Timers visualisiert die momentan abgelaufene Zeit, seitdem der Start-Eingang IN aktiviert wurde. Ist die vorgesehene Impulsdauer vollzogen, dann bleibt der Signalwert am Ausgang ET auf diesen Wert konstant. Mit dem Rücksetzen des logischen Zustandes am IN-Eingang wird der Ausgang ET ebenfalls rückgesetzt.

Impulsdiagramm:



Der Baustein erzeugt mit der positiven Flanke an seinem IN-Eingang, an dessen Q-Ausgang einen Impuls konstanter Dauer (Abb. 3.31). Die Impulsdauer ist an seinem TP-Eingang festgelegt. Selbst wenn innerhalb dieser Dauer das IN-Eingangssignal seinen Zustand ändern würde ($1 \rightarrow 0$), wird unabhängig davon der zu erzeugende Impuls bis zum Erreichen seiner Dauer fortgesetzt. Erst dann wird der Ausgang $Q=0$.

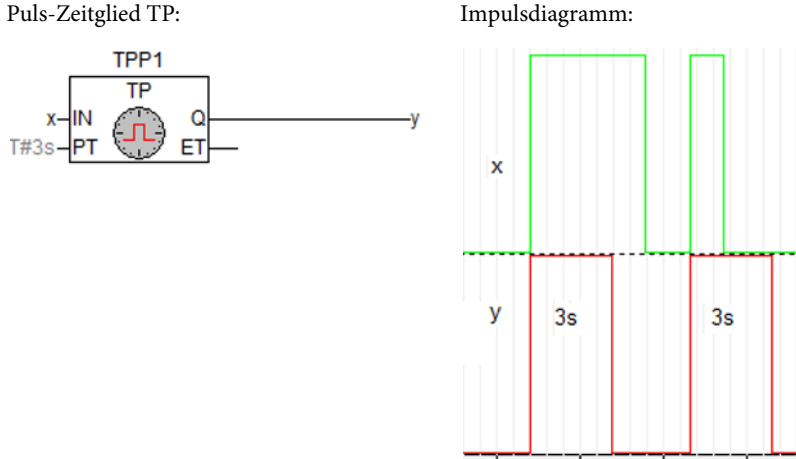


Abb. 3.31 Puls-Zeitglied TP

Anwendungsbeispiel

Möchte man innerhalb der vorgesehenen Zeitdauer von 3s (im Beispiel Abb. 3.32 a und b) eine bestimmte Anzahl von Gegenständen sortiert einbündeln lassen, die eine bestimmte Größe pro Bündel repräsentieren, dann lässt sich mit dem Puls-Zeitglied TP die Zeitdauer festlegen, in der die Anzahl der Gegenstände (Pulsfolgen) die XOR-Verknüpfung an ihr Ausgang y liefert.

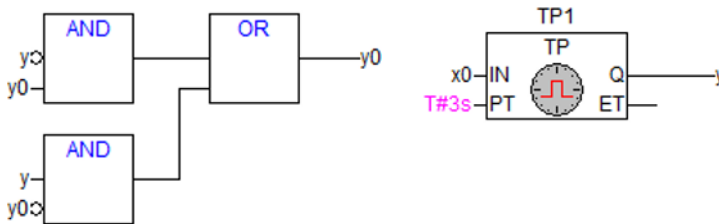


Abb. 3.32a) XOR-Verknüpfung mit dem Puls-Zeitglied TP



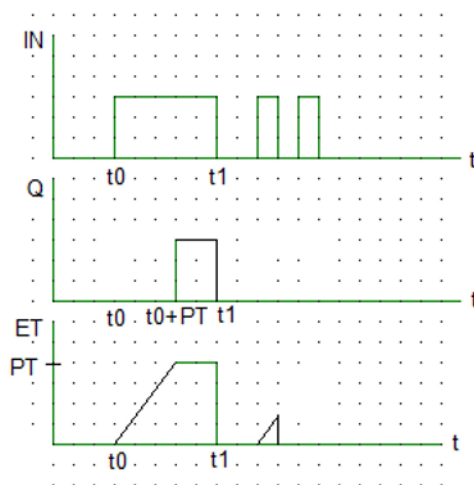
Abb. 3.32b) Impulsdiagramm

3.10.2 Timer on-delay, Einschaltverzögerung



Mit diesem Baustein werden Impulspausen gewünschter Länge erzeugt. Der Timer startet wenn an seinem Start-Eingang IN der logische Signalwert 1 anliegt. Am PT-Eingang wird die verzögerte Zeit (Impulspause) festgelegt. Nachdem die am PT-Eingang festgelegte Zeit vollzogen ist, wechselt der logische Zustand am Ausgang Q von 0 auf 1.

Impulsdiagramm:



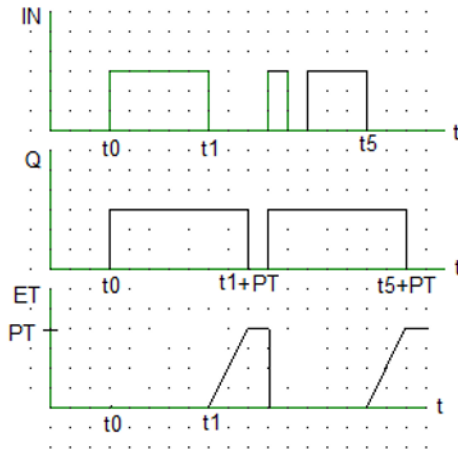
Der ET-Ausgang des Timers visualisiert die momentan abgelaufene Zeit, seitdem der Start-Eingang IN aktiviert wurde. Mit dem Rücksetzen des logischen Zustandes am IN-Eingang werden die Ausgänge Q und ET ebenfalls zurückgesetzt.

3.10.3 Timer off-delay, Ausschaltverzögerung

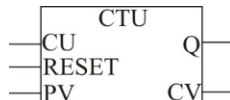


Mit diesem Baustein werden Impulsdauern gewünschter Länge erzeugt. Der Timer startet wenn an seinem Start-Eingang IN der logischen Signalwert 0 anliegt und legt dann seinen Ausgang auf den logischen Signalwert 1. Am PT-Eingang wird eine Zeitdauer festgelegt. Der ET-Ausgang des Timers visualisiert die momentan abgelaufene Zeit, seitdem der Start-Eingang IN seinen logischen Zustand 0 hat. Der Ausgang Q wechselt seinen logischen Zustand von 1 auf 0 nur dann, wenn der IN-Eingang des Timers den logischen Zustand 0 hat und die vorgesehene Zeitspanne am PT-Eingang vollzogen ist.

Impulsdiagramm:



3.10.4 Aufwärtszähler



Der PV-Eingang verfügt über den gewünschten Wert des Aufwärtszählers, den der Zähler aufwärts zählen soll. Der RESET-Eingang hat den logischen Wert 1. Der Eingang CU ist flankengetriggert. Liegt am CU-Eingang eine ansteigende Flanke an, wird der Wert

am PV-Eingang um Eins inkrementiert. Sind die Anzahl der ansteigenden Flanken am CU-Eingang größer als den Wert, der am PV-Eingang festgelegt ist, dann ändert der Q-Ausgang seinen logischen Zustand von 0 auf 1.

Anwendungsbeispiel

Der Aufwärtszähler zählt nur dann vorwärts wenn sein RESET-Eingang mit logisch „0“ Potential belegt ist. Mit RESET=1 kann der Vorwärtszähler gestoppt werden. Die steigenden Flanken (0→1) des Taktsignals an seinem Eingang CU werden gezählt. Die Anzahl der Impulse, die der Vorwärtszähler zählen soll, werden als Dezimalgröße an seinem PN-Eingang eingegeben. Nach dem „Zählen“ der Impulse liefert der Ausgang Q das logische Dauersignal „1“. Das Anwendungsbeispiel (Abb. 3.33) verdeutlicht die Funktion des Vorwärtszählers.

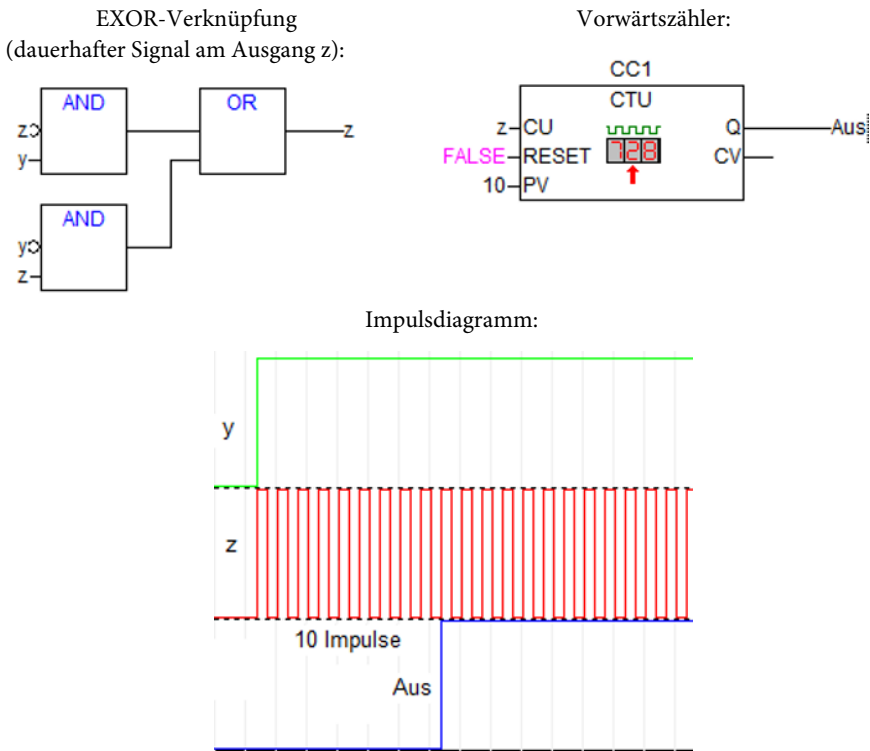
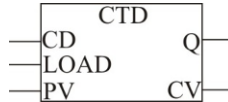


Abb. 3.33 Anwendungsbeispiel Aufwärtszähler

Der Aufwärtszähler zählt nur dann vorwärts, wenn sein RESET-Eingang mit logisch „0“ Potential belegt ist. Mit RESET=1 kann der Vorwärtszähler gestoppt werden. Die steigenden Flanken (0→1) des Taktsignals an seinem Eingang CU werden gezählt. Die Anzahl der Impulse, die der Vorwärtszähler zählen soll, werden als Dezimalgröße an

seinem PN-Eingang eingegeben. Nach dem „Zählen“ der Impulse liefert der Ausgang Q das logische Dauersignal „1“.

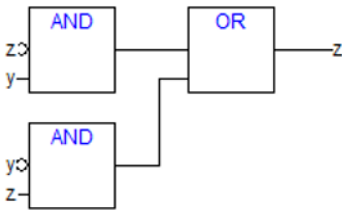
3.10.5 Abwärtszähler



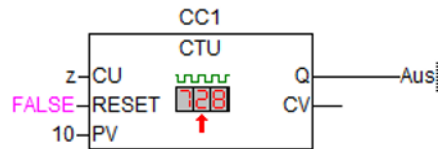
Der PV-Eingang verfügt über den gewünschten Wert des Abwärtszählers, den er abwärts zählen soll. Der Eingang CU ist flankengetriggert. Wenn der LOAD-Eingang den logischen Wert 1 hat und am CU-Eingang eine ansteigende Flanke anliegt, wird der Wert am PV-Eingang um Eins dekrementiert. Sind die Anzahl der ansteigenden Flanken am CD-Eingang kleiner als den Wert, der am PV-Eingang festgelegt ist, dann ändert der Q-Ausgang seinen logischen Zustand von 0 auf 1.

Anwendungsbeispiel

EXOR-Verknüpfung
(dauerhafter Signal am Ausgang z):



Abwärtszähler:



Impulsdiagramm:

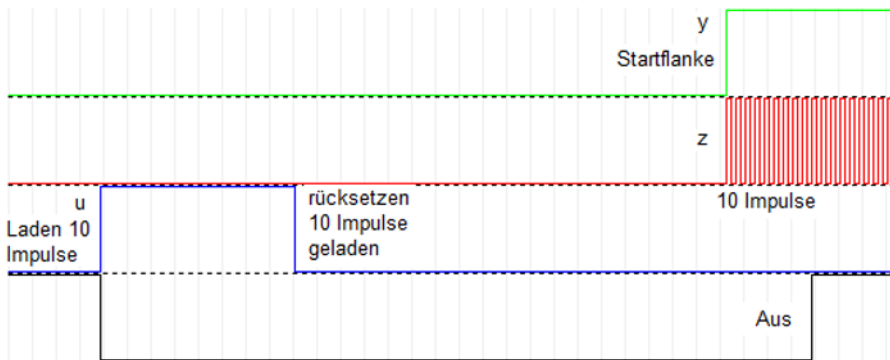


Abb. 3.34 Anwendungsbeispiel Abwärtszähler

Beim Abwärtszähler müssen zunächst die abwärts zu zählenden Impulse am LOAD-Eingang (u) geladen werden. Die 10 Impulse am PV-Eingang werden geladen, wenn am LOAD-Eingang die positive Flanke erscheint. Danach soll dieser Eingang auf logisch „0“ gesetzt werden, damit das „Abwärtszählen“ mit der positiven Flanke am y-Eingang gestartet werden kann. Nachdem die 10 Impulse rückwärts gezählt worden sind, schaltet der Q-Ausgang (Aus) auf logisch „1“ (Abb. 3.34)

3.10.6 Auf- und Abwärtszähler CTUD

Der Auf- und Abwärtszähler CTUD lässt sich durch die Konfiguration seiner Eingänge als Auf- oder Abwärtszähler einsetzen (Bild). Die Bediensvorgänge sind die gleichen wie bei den vorherigen getrennten Zählerarten Aufwärtszähler und Abwärtszähler (Abb. 3.35).

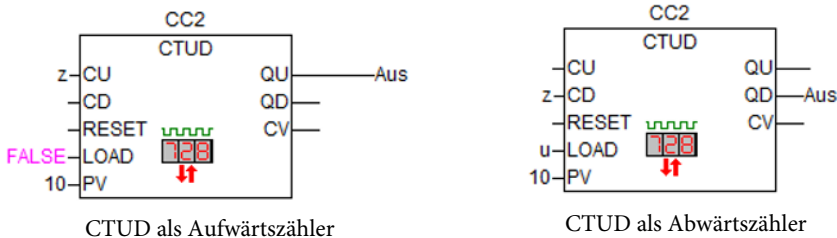


Abb. 3.35 Belegung der Eingänge für den Auf- und Abwärtszähler

3.10.7 Signalflankenerkennung

Steigende Signalflankenerkennung



Der Signalwert am Q-Ausgang wechselt von 0 auf 1 erst dann, wenn an seinem CLK-Eingang der Signalwert von 0 auf 1 wechselt (positive Flankentriggerung). Der logische Zustand $Q=1$ bleibt solange erhalten, bis der Flankenerkennung ein zweites Mal aufgerufen wird und Q seinen Wert von 1 auf 0 wechselt.

Einfluss der Funktion des R_TRIG-Bausteins

Aus der Wahrheitstabelle der logischen EXOR-Verknüpfung ist zu entnehmen, dass der logische Zustand der Ausgangsvariable y nur dann den Wert „1“ annehmen kann, wenn einer der beiden Eingangsvariablen den logischen Wert „1“ aufweisen (Abb. 3.36). Aus der Funktionsgleichung ist zu erkennen, dass zwei Einschaltbedingungen existieren und

der Zustand der Ausgangsvariablen ausschließlich aus der Bitkombination der Eingangsvariablen abhängig ist.

Wahrheitstabelle:

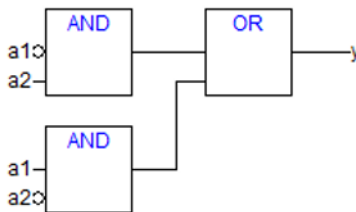
a1	a2	y
0	1	1
1	0	1
1	1	0
0	0	0

Funktionsgleichung:

$$y := \overline{a1} \cdot a2 + a1 \cdot \overline{a2}$$

(EXOR-Verknüpfung)

Funktionsplan:



Impulsdiagramm:



Abb. 3.36 EXOR-Verknüpfung

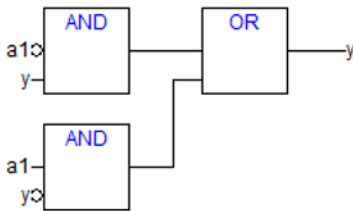
Möchte man die Ausgangsvariable y rückkoppeln und durch eine der Eingangsvariablen ersetzen, dann ist der logische Zustand der Ausgangsvariable $y(\text{neu})$ eine Funktion von $y(\text{neu}) := y(\text{alt}) \cdot a1 + y(\text{alt}) \cdot \overline{a1}$. $y(\text{alt})$ ist der Zustand der Variable y , bevor die Änderung von $y(\text{neu})$ erfolgt, also die Vorgeschichte. Damit ergibt sich eine Beziehung für die Funktionsgleichung $y(\text{neu})$, die einerseits von dem logischen Zustand $a1$ und andererseits von der Vorgeschichte $y(\text{alt})$ abhängig ist. Aufgrund der komplementären Eingangsbelegung der beiden UND-Verknüpfungen wird am Ausgang y der Schaltung eine Signalfolge bilden, konstanter Impulsdauer und -pause. Diese Dauer ist von der Gatterlaufzeit abhängig (Abb. 3.37).

Der R_TRIG-Baustein liefert an einem Ausgang einen Impuls, sobald dessen CLK-Eingang betätigt wird. Die Impulsdauer beträgt eine Zykluszeit der SPS-Anlage. Nach dieser Dauer wird der Q-Ausgang des R_TRIG-Bausteins auf „0“ gesetzt. Koppelt man den Q-Ausgang des Bausteines mit dem $a1$ -Eingang der rückgekoppelten EXOR-Verknüpfung, so wird der y -Ausgang der EXOR-Verknüpfung seinen gesetzten Ausgang für diese Zykluszeit behalten, da der Q-Ausgang des R_TRIG-Bausteins nach der Zykluszeitdauer auf logisch „0“ zurückschaltet. Dieser zurückgesetzte Zustand verhindert die Änderung des y -Ausganges.

Wahrheitstabelle:

	y(alt)	a	y(neu)
(1)	0	1	1
(2)	1	0	1
(3)	1	1	0
(4)	0	0	0

Funktionsplan:

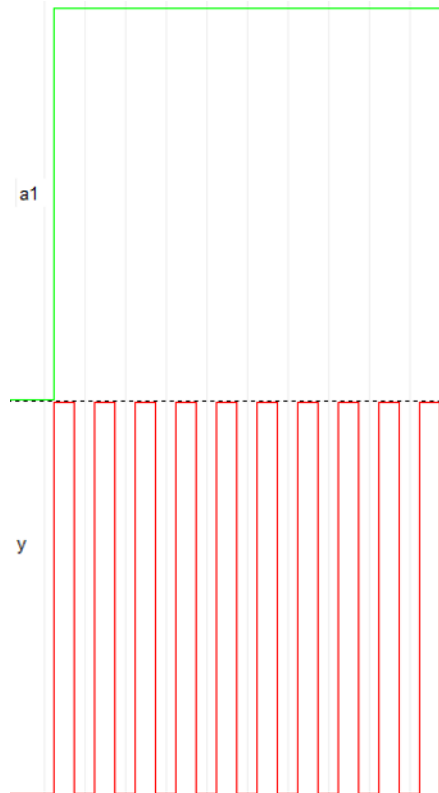


Funktionsgleichung:

$$y(\text{neu}) := \overline{y(\text{alt})} \cdot a + y(\text{alt}) \cdot \overline{a}$$

(EXOR-Verknüpfung rückgekoppelt)

Impulsdiagramm:

**Abb. 3.37** EXOR-Verknüpfung rückgekoppelt

Der Vorgang in einzelnen Schritten in bestimmter Reihenfolge beschrieben: Wird a betätigt, d. h. auf logisch „1“ gesetzt, ist dann der Ausgang y der Steuerschaltung auf logisch „1“ geschaltet. Wird a zurückgesetzt, d. h. auf logisch „0“ rückgesetzt, behält der Ausgang y seinen Wert bei. Wird a wieder betätigt (logisch „1“), dann wird der Ausgang y der Steuerschaltung rückgesetzt (logisch „0“). Wird wieder der a1 zurückgesetzt (logisch „0“), bleibt der alte Zustand der Ausgangsgröße im ausgeschalteten Zustand (logisch „0“), usw. (Abb. 3.38).

Wahrheitstabelle:

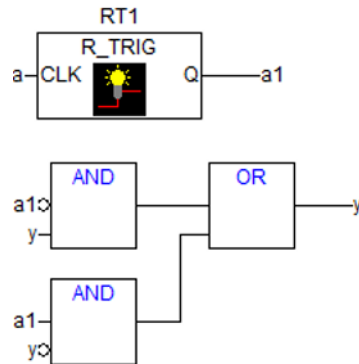
	y(alt)	a	y(neu)
(1)	0	1	1
(2)	1	0	1
(3)	1	1	0
(4)	0	0	0

Funktionsgleichung:

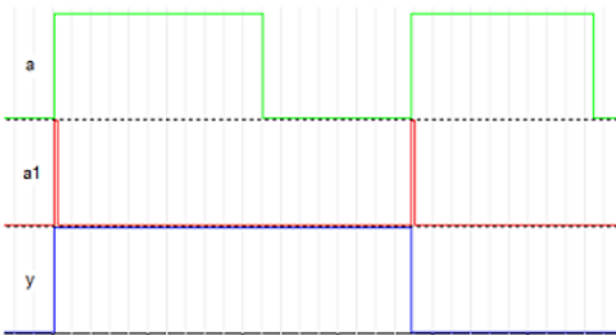
$$y(\text{neu}) := \overline{y(\text{alt})} \cdot a + y(\text{alt}) \cdot \overline{a}$$

(EXOR-Verknüpfung)

Funktionsplan:



Impulsdiagramm:

**Abb. 3.38** Lösung der Aufgabenstellung

Aufgrund der EXOR-Verknüpfung kann das UND-Glied im Bild nur dann seinen Ausgang aktivieren, wenn nach der ersten Betätigung des Einganges a, der Ausgang a1 seinen Impuls erzeugt und wieder rückgesetzt wird. Sonst kann der Ausgang y nicht zurückgesetzt werden.

Fallende Signalfankenerkener



Der Signalwert am Q-Ausgang wechselt von 0 auf 1 erst dann, wenn an seinem CLK-Eingang der Signalwert von 1 auf 0 wechselt (negative Flankentriggerung). Der logische

Zustand $Q=1$ bleibt solange erhalten bis der Flankenerkennung ein zweites Mal aufgerufen wird und Q seinen Wert von 1 auf 0 wechselt.

Das gleiche Beispiel unter Verwendung des F_TRIG-Bausteins liefert die gleichen Ergebnisse wie bei dem R_TRIG-Baustein, mit dem Merkmal, dass der Ausgang y mit der negativen Flanke des x -Einganges seinen Wert ändert (Abb. 3.39).

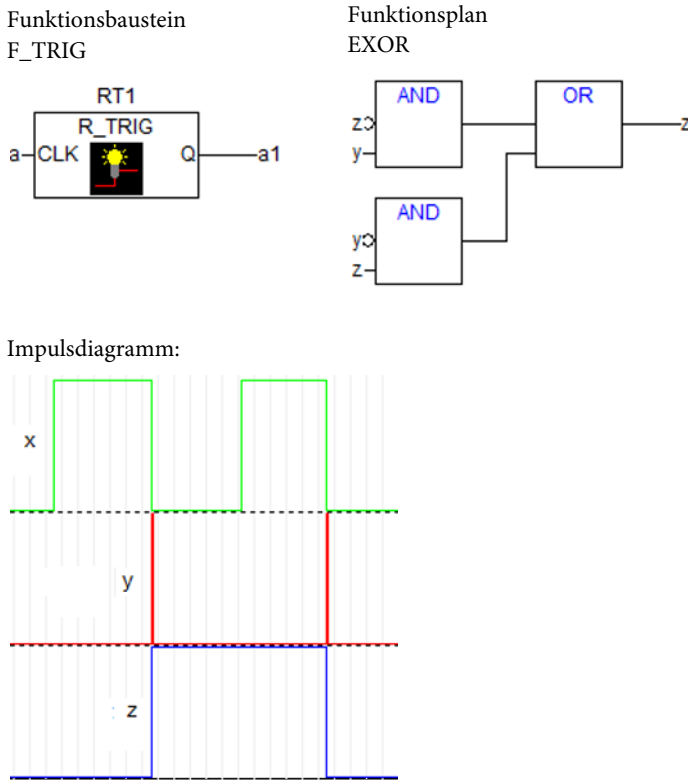


Abb. 3.39 Anwendungsbeispiel

3.11 Schaltwerk als Grundmodell von Automaten

Mit der Entwicklung der Schaltalgebra begann die technische Realisierung von Automatenmodellen. Beim logischen Entwurf einer Rechenanlage wurde die Schaltalgebra zur Beschreibung von, nach bestimmten formalen Regeln strukturierten Aufbauten herangezogen. Die boolesche Algebra stellt die Grundlage der Schaltalgebra dar.

Die Funktionsgleichungen von sequenziellen Schaltungen (Schaltwerke, Speicherschaltungen) lassen sich durch drei Funktionen bestimmen: unabhängige Eingangsvariablen (Erregungsvariablen am Eingang), abhängige Ausgangsvariablen (Wirkung auf die

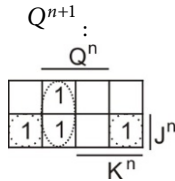
existierenden Eingangsvariablen) und Zustandsvariablen (sie bestimmen mit den unabhängigen Eingangsvariablen die Ausgangsgröße) (Abb. 3.40). Mit diesen Eigenschaften stellt sich ein Speicherbaustein als Grundmodell von Automaten dar.

Beispiel: JK-FF

Wahrheitstabelle:

Q^n	J^n	K^n	Q^{n+1}
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

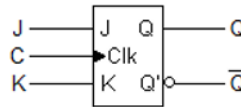
KV-Diagramm:



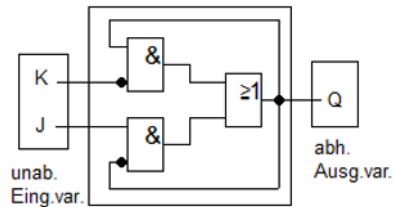
Funktionsgleichung:

$$Q^{n+1} := \overline{K^n} \cdot Q^n + J^n \cdot \overline{Q^n}$$

Symbol:



Funktionsschaltung:



Funktionsgleichung (Zustandsschaltung, festverdrahteter Automaten, logisches Modell)

Abb. 3.40 Schaltwerk

Mit anderen Worten ausgedrückt, wird im Allgemeinen die Ausgangsgröße nicht nur von den anliegenden Eingangsgrößen abhängen, sondern auch von der Zustandsgröße mitbestimmt sein, die zu einem früheren Zeitpunkt eingegeben wurde (Vorgeschichte). Die interne Logikschaltung erfasst diesen logischen Zusammenhang durch ihre Aufbaustruktur. Die interne Zustandsschaltung des Schaltwerkes wandelt ein gewisser logischer Verknüpfungszustand der unabhängigen Eingangsvariablen um, um entsprechende Aussagen über den logischen Zustand der abhängigen Ausgangsvariablen (Q) zu machen (endliche Automaten nach Mealy). Demnach akzeptiert der Ausgang (Q) die logische Verknüpfung mit „ja“ (Kopplung erfüllt) oder „nein“ (Kopplung nicht erfüllt). In der Automatentheorie spricht man von einem „Automat mit Akzeptor“. Das heißt, der Ausgang Q stellt den Zustand fest, ob die logische Kombination der Eingangsgrößen mit der logisch aufgebauten internen Zustandsschaltung syntaktisch so aufgebaut ist, dass dieser schaltungsmäßige Aufbau einer logisch formulierten Gleichung entspricht. Dabei ist aber zu beachten, dass der Schaltungsaufbau mit richtig formulierten logischen Gleichungen durch Behandlung der Klammerausdrücke korrekt korrelieren muss. Die logi-

sche Verknüpfung $x_1 + x_2 \cdot x_3$ kann verstanden werden als $\underbrace{x_1 + (x_2 \cdot x_3)}_{y_1}$ oder als $\underbrace{(x_1 + x_2) \cdot x_3}_{y_2}$ (Abb. 3.41).

x_1	x_2	x_3	$x_2 \cdot x_3$	$\underbrace{x_1 + (x_2 \cdot x_3)}_{y_1}$	$x_1 + x_2$	$\underbrace{(x_1 + x_2) \cdot x_3}_{y_2}$
0	0	0	0	0	0	0
0	0	1	0	0	0	0
0	1	0	0	0	1	0
0	1	1	1	1	1	1
1	0	0	0	1	1	0
1	0	1	0	1	1	1
1	1	0	0	1	1	0
1	1	1	1	1	1	1

Abb. 3.41 $y_1 \neq y_2$

Die Zustandsschaltung eines abstrakten Automaten stellt entsprechend der Mannigfaltigkeit von Aufgabenstellungen in Bezug auf Verhalten und Struktur der Komplexität von Algorithmentheorien, der Berechenbarkeit von logischen Funktionen usw. eine viel kompliziertere Struktur dar (Abb. 3.42).

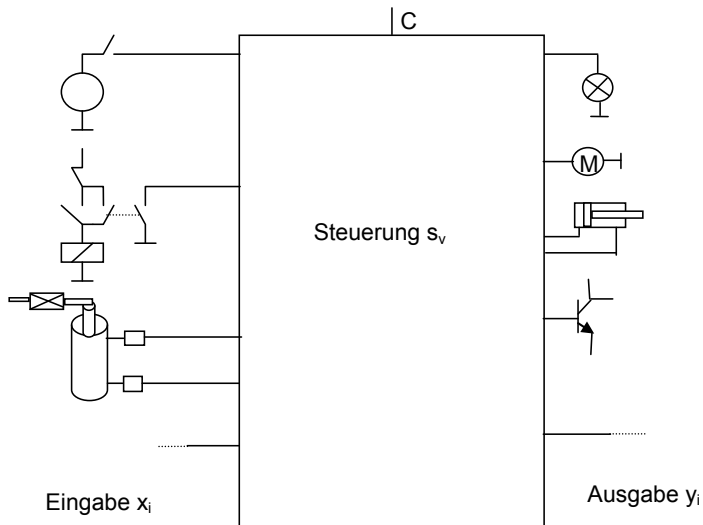


Abb. 3.42 Grunddarstellungsstruktur eines Automaten

Die allgemeine Grundstruktur eines Automaten besteht aus eingangsseitigen Betätigungselementen (Ursache), ausgabeseitigen Schaltelementen (Wirkung) und der Kopplung der beiden Einheiten als Steuerung. Jedes Betätigungselement kann einen gewünschten Zustand haben, der den entsprechenden Ausgang auslegt. Die Steuerung verfügt über eine Anzahl von internen Speicherzustandselementen, Zentralbaugruppe mit Programmspeicher, Eingabegruppen mit Zeitgliedern und Zähler, Stromversorgung und Ausgabebaugruppen. Sie bestimmt durch die Festlegung, dass der von der Eingabe x_i erfolgte Schaltzustand der Betätigungselemente und des internen gegenwärtigen Zustands s_v des Automaten, die Ausgangsgröße y_i , und stellt danach den nächsten internen Zustand s_v' fest. In der Automatentheorie spricht man von einem „endlichen“ Automaten. Das zeitliche Verhalten des Automaten ist synchron zu einem Grundtakt C .