



Mikrorechentechnik 1

Prozessoren und Controller

Professur für Prozessleittechnik
Wintersemester 2011/2012

Qualifikationsziele

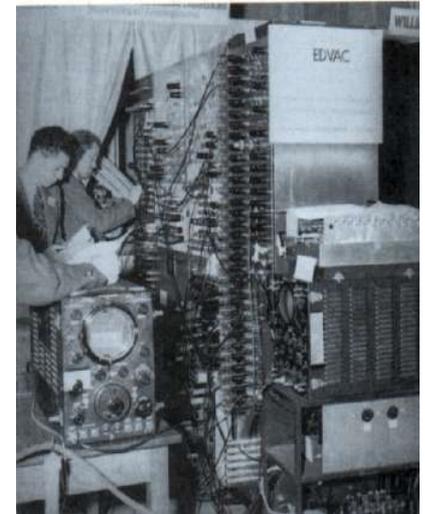
- Sie können
 - aktuelle und historische Prozessorkonzepte bewerten und einordnen,
 - an die Aufgabenstellung angepasste Hardware anhand eines Kriterienkatalogs auswählen

Übersicht

- Rechnerarchitekturen
 - von Neumann Architektur
 - von Neumann-Zyklus
 - von Neumann-Flaschenhals und Lösungsansätze
- Historische Entwicklung
 - Vom 4004 zum Centrino
- Mikroprozessor vs. Mikrocontroller
- Alternativen zu klassischen $\mu\text{C}/\mu\text{P}$
- Kriterien zur Prozessorauswahl

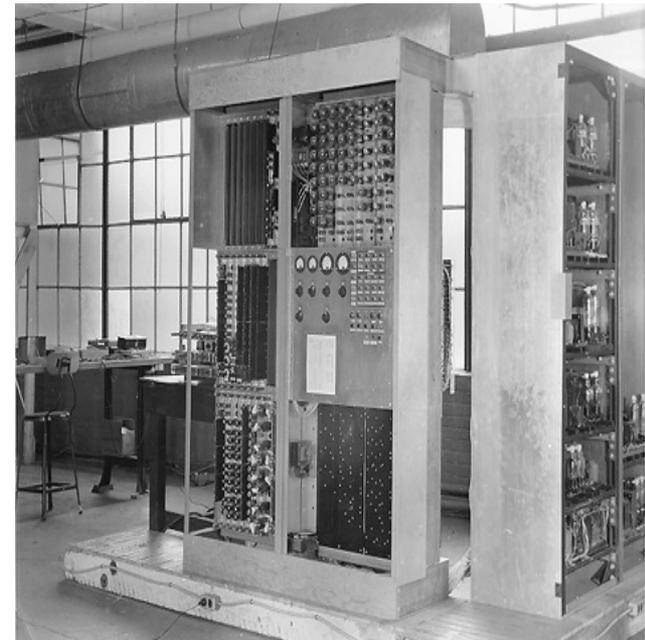
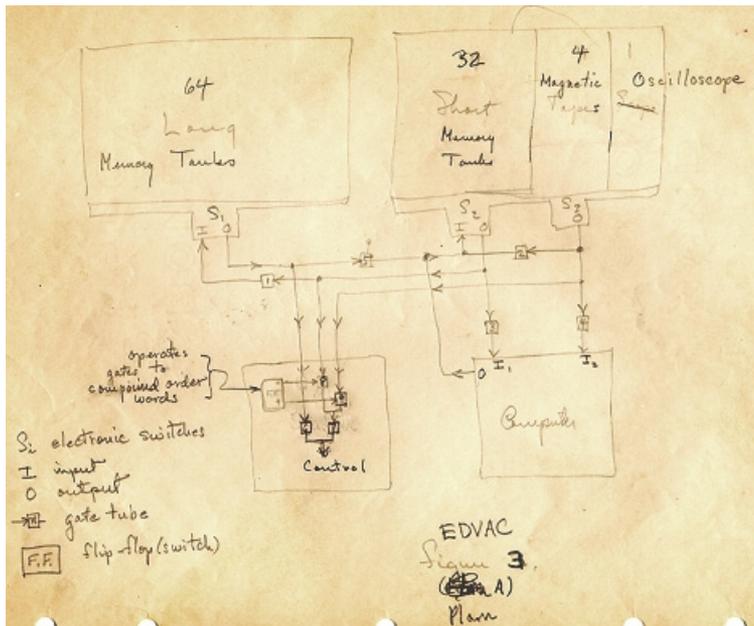
Rechnerarchitektur

- John Louis v. Neumann, 1903-1957
- 1944 Mauchly, Eckert, v. Neumann
EDVAC - Erster speicherprogrammierbarer Computer in den USA
- Neumann, J., von (1945) First Draft of a Report on the EDVAC.
 - Formalisierung der gemeinsam erarbeiteten Konzepte



<http://www.virtualtravelog.net/entries/2003-08-TheFirstDraft.pdf>

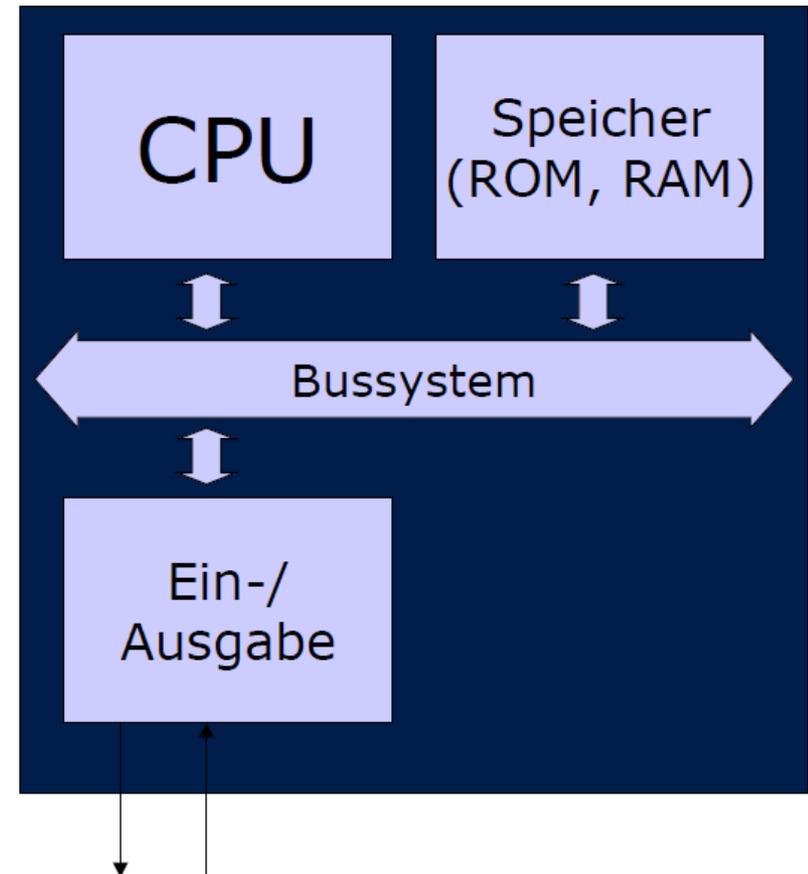
Skizze des EDVAC-Designs



<http://www.library.upenn.edu/exhibits/rbm/mauchly/jwm9.html>

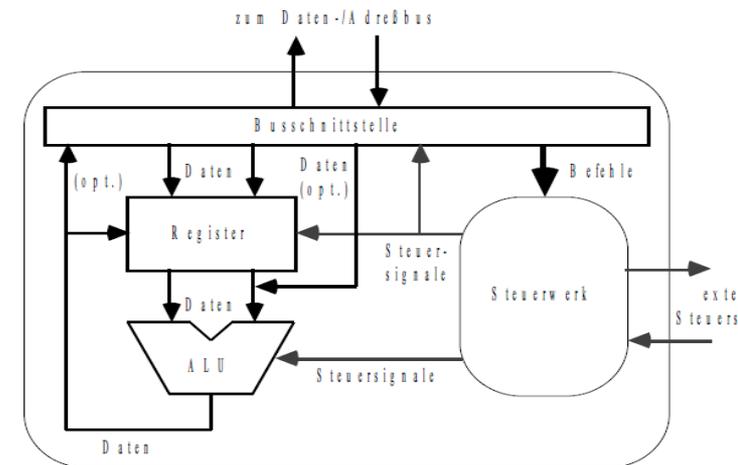
Komponenten eines „von Neumann“-Rechners

- 4 Komponenten
 - Zentrale Recheneinheit (CPU)
 - Speicher (Memory)
 - Ein-/Ausgabe (I/O)
 - Busse zur Vernetzung der Komponenten
- programmgesteuerter Universalrechner
 - Hardwarestruktur unabhängig von Problem
 - Programm problemspezifisch



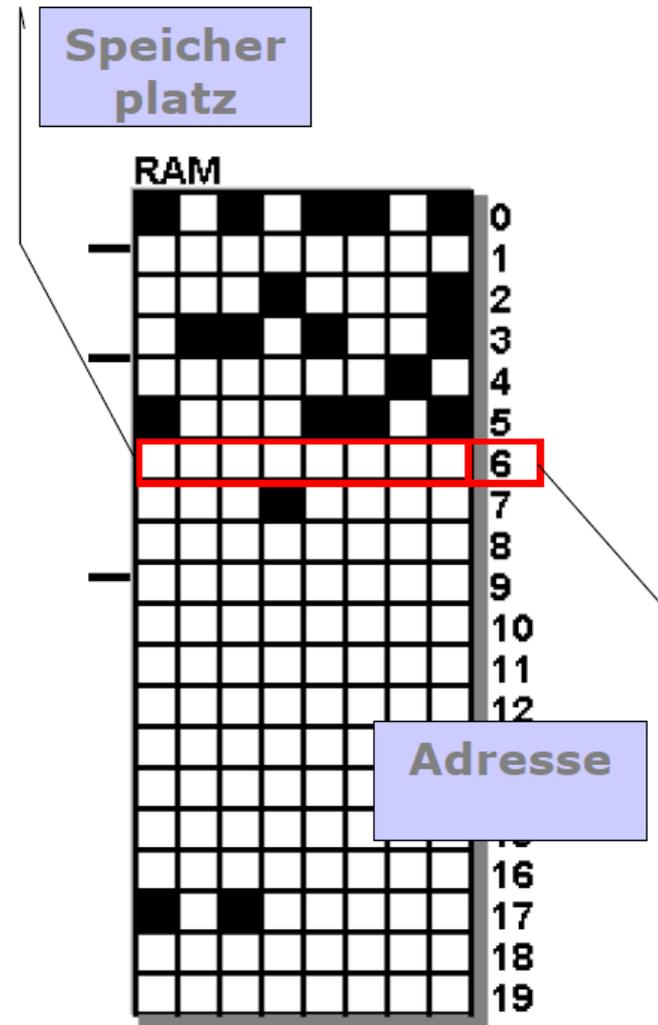
Zentrale Recheneinheit / Central Processing Unit

- Steuerwerk (Control Unit, CU)
 - Logik zum Auslesen von Befehlen
 - Decoder interpretiert Befehle
 - steuert übrige Komponenten
- Rechenwerk (Arithmetic Logical Unit, ALU)
 - Hier wird gerechnet!
 - Rechenlogik
 - Zwischenspeicher für Operanden und Ergebnisse (Register)



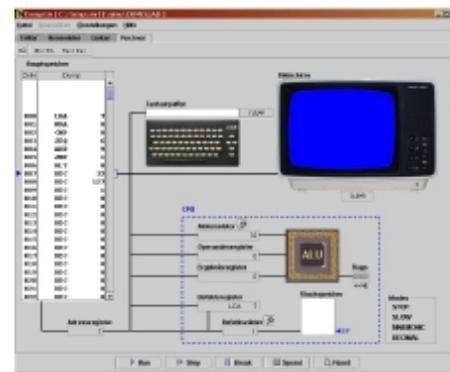
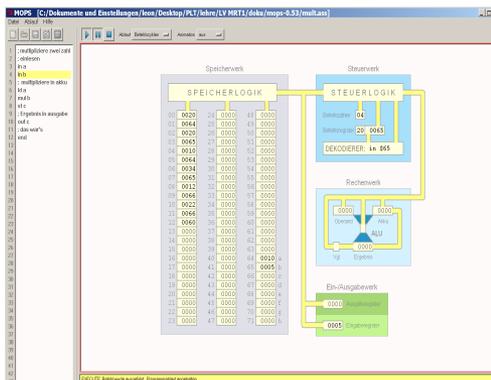
Speicher / Memory

- Speicher = lineare Abfolge von **Plätzen** mit fester Länge (8/16/32/64... bit).
- Plätze werden über ihre **Adresse** angesprochen.
- Speicher interpretiert Inhalt nicht!
 - Keine Unterscheidung zwischen Buchstaben und Zahlen!
 - Keine Unterscheidung zwischen Befehle und Daten!
 - Interpretation durch Programm!



Modellsysteme

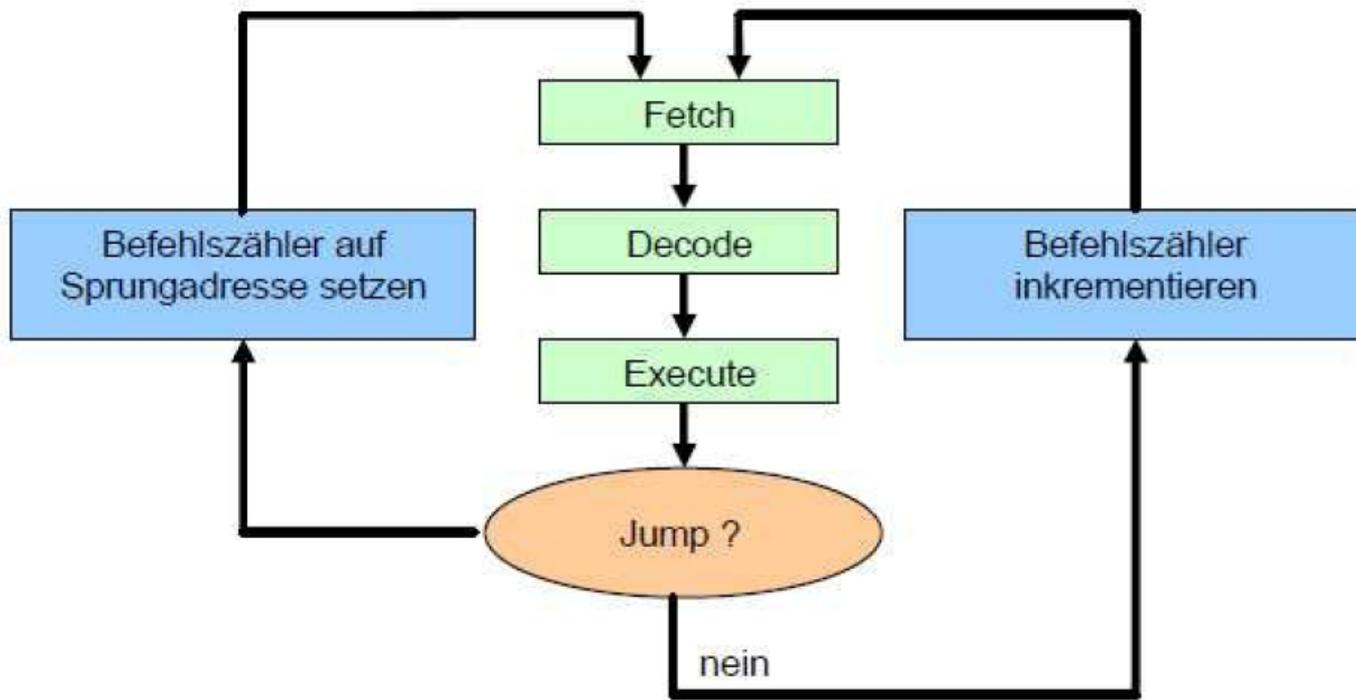
- MOPS:
 - <http://www.viktorianer.de/info/info-mops.html>
- Compi-16
 - <http://wwwstud.fh-zwickau.de/~lkrauss/afs/compi16fW/Praktikumsanleitung>



„von Neumann“ - Zyklus

- Sequentielle Abarbeitung eines Programms mit einem zwei-Phasen-Konzept
- Interpretationsphase
 - FETCH : Lade aktuellen Befehl aus Speicher in Befehlsregister
 - DECODE : Löse Befehl in Schaltinstruktionen für Rechenwerk auf
 - UPDATE INSTRUCTION POINTER: Verändere Befehlszeiger für nächste Interpretationsphase
- Ausführungsphase
 - FETCH OPERANDS : Lade Operanden aus dem Speicher
 - EXECUTE : Führe Operation aus

Grafische Darstellung der Befehlsschleife

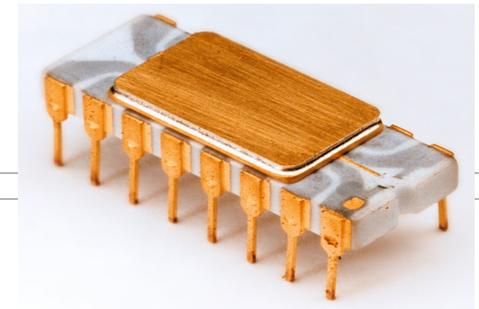


„von Neumann“-Flaschenhals

- „Skalare“ Operationen:
 - Auch für komplexe Datenstrukturen wird in jedem Rechenschritt immer nur ein Element der Struktur bearbeitet. Dafür müssen jedesmal Instruktion und Daten über einen Bus aus dem Speicher geladen werden.
 - **Schnelle Zwischenspeicher:** Register, Cache
 - **Harvard Architektur:** Getrennte Speicher und Busse für Daten und Befehle --> Parallelisierung des Zugriffs möglich
- Logische Einschränkung:
 - Problemlösen durch sequentielle Abfolge von Laden-Arbeiten-Speichern-Instruktionen

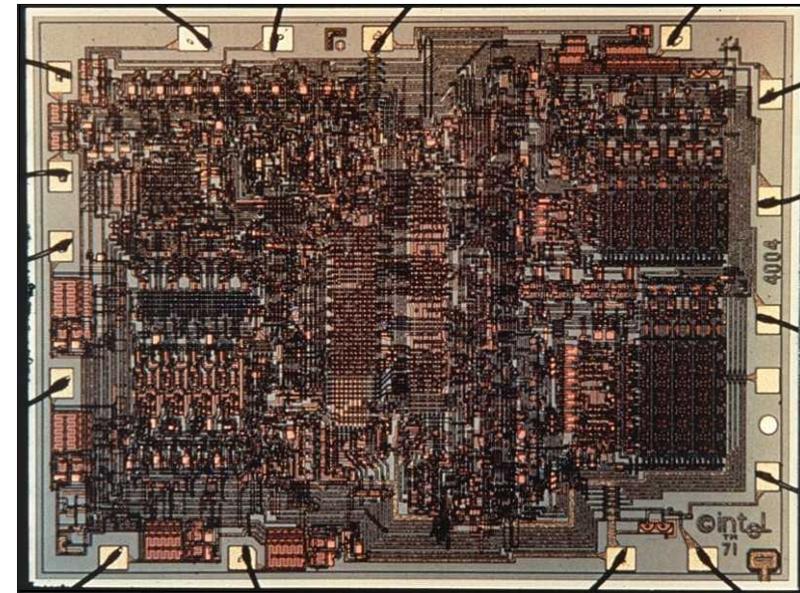


Historischer Rückblick: Entwicklung von Mikroprozessoren



Die Geburtsstunde des Mikroprozessors

- 1971: Intel 4004
 - Single-Chip CPU
 - **4-bit** Akkumulator Architektur
 - 2300 Transistoren in 8 μ m pMOS-Technologie
 - 3 x 4 mm²
 - 108 kHz
 - 8 bis 16 Zyklen / Instruktion



<http://www.intel.com/museum/archives/4004.htm>

http://download.intel.com/museum/archives/pdf/4004_datasheet.pdf

<http://www.intel4004.com/>

16-Bit Mikroprozessoren

- 1977: Texas Instruments TMS 9900
- 1978: Intel 8086
 - 29000 Transistoren, 8 MHz
 - Erweiterte Akkumulator-Architektur mit Spezialregistern
 - 20 Bit Adressierung durch segmentiertes Adressierungsschema
- 1979: Motorola MC68000
 - 68000 Transistoren, 8 MHz
 - Mikroprogrammierung, variabler Befehlssatz
 - Interne 32-Bit Architektur
 - 8 Adress- und 8 Datenregister

IBM PC

- Prototyp 1979
 - Planung Motorola 68000 (verspätet)
 - Prototyp mit 8088 (8086 mit 8-bit Datenbus)
- Erwartete Verkaufszahlen
 - 250 Tausend
- Erreichte Verkaufszahlen (incl. Nachfolger)
 - mehrere 100 Millionen



Ab Mitte 80'er: 32-Bit Mikroprozessoren

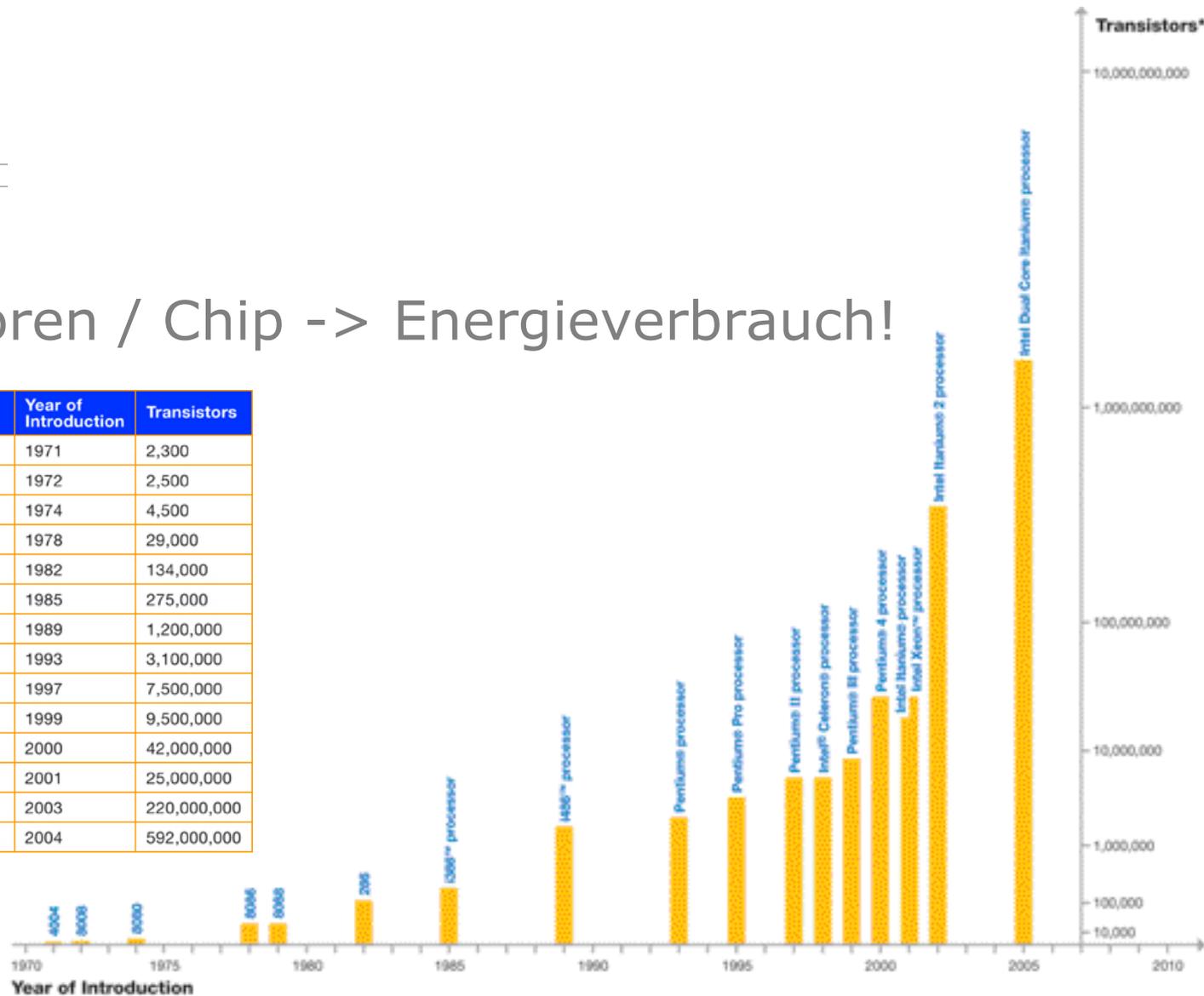
- CISC Mikroprozessoren:
 - Motorola MC68020 / MC68030 / MC68040 / MC68060
 - National Semiconductor NS32032 / NS32332 / NS32532
 - Intel i386 / i486 / Pentium (64/32 Bit-Prozessor)
- Familienkonzepte: Kompatibilität innerhalb einer Prozessorfamilie, zum Teil auch mit 16-Bit-Vorgängern
- RISC Mikroprozessoren:
 - AMD 29000 (~1987)
 - Sun Microsystems SPARC
 - MIPS Technologies MIPS R2000 / MIPS R3000

Ab etwa 1990: 64/32-Bit Mikroprozessoren

- **Verschiedene Architekturen**
 - SPARC (Scalable Processor ARChitecture): Sun Microsystems, Texas Instruments, ROSS Technologies, Fujitsu
 - Motorola 88110
 - IBM, Motorola PowerPC601 (MPC601)
- **Merkmale:**
 - 64-Bit Struktur
 - interne Parallelarbeit (Befehlspipelining, arithmetisches Pipelining, nebenläufige Abarbeitung von Maschinenbefehlen)
 - Befehls- und Datencaches
 - Virtuelle Speicherverwaltung
 - Speicher- und Peripherieanbindung

Transistoren / Chip -> Energieverbrauch!

Microprocessor	Year of Introduction	Transistors
4004	1971	2,300
8008	1972	2,500
8080	1974	4,500
8086	1978	29,000
Intel286	1982	134,000
Intel386™ processor	1985	275,000
Intel486™ processor	1989	1,200,000
Intel® Pentium® processor	1993	3,100,000
Intel® Pentium® II processor	1997	7,500,000
Intel® Pentium® III processor	1999	9,500,000
Intel® Pentium® 4 processor	2000	42,000,000
Intel® Itanium® processor	2001	25,000,000
Intel® Itanium® 2 processor	2003	220,000,000
Intel® Itanium® 2 processor (9MB cache)	2004	592,000,000

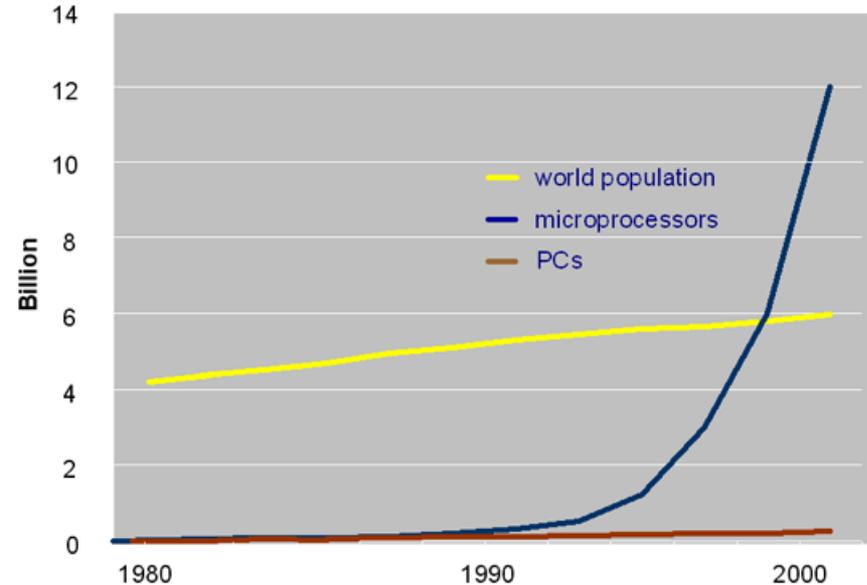


*Note: Vertical scale of chart not proportional to actual Transistor count.

http://www.intel.com/pressroom/kits/events/moores_law_40th/index.htm

Wachstumsmarkt „eingebettete Systeme“

- Spezifische Anforderungen
 - ausreichend schnell...
- Geringer Energieverbrauch
 - z.B. $U=3V$, $I<100\text{ mA}$
- Kosteneffizient
 - z.B. $<10\text{ EUR/System}$



<http://cordis.europa.eu/ist/embedded/hardware.htm>



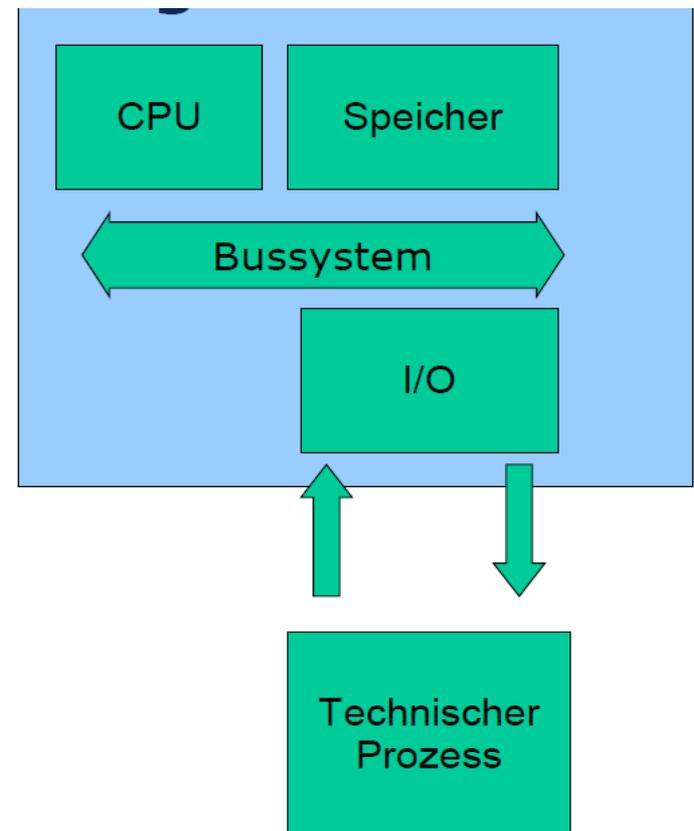
**TECHNISCHE
UNIVERSITÄT
DRESDEN**

Fakultät Elektrotechnik und Informationstechnik, Professur für Prozessleittechnik

Microcontroller

Mikrorechner in technischen Anwendungen

- **Typische Aufgabenkette**
 - Signale aus physikalischer Umgebung erfassen
 - Information verarbeiten
 - Technischen Prozess mit Steuerinformation beeinflussen
- **Einsatzbereiche**
 - Automatisierungstechnik
 - Messtechnik
 - Kommunikationstechnik



Microcontroller

- Minimale Anzahl von Bauteilen
- Ein-Chip-Computersysteme mit
 - CPU,
 - Programmspeicher,
 - Arbeitsspeicher,
 - Ein-/Ausgabe-Schnittstellen,
- und integrierten Peripherieanschlüssen, z.B.:
 - Taktgenerator, Zähler, AD/DA-Wandler,
 - EEPROM-Speicher,
 - CAN-, USB-, serielle-, Bluetooth-, Ethernet-Schnittstellen,
 - LCD-Controller und -treiber

Beispiele für technische Systeme

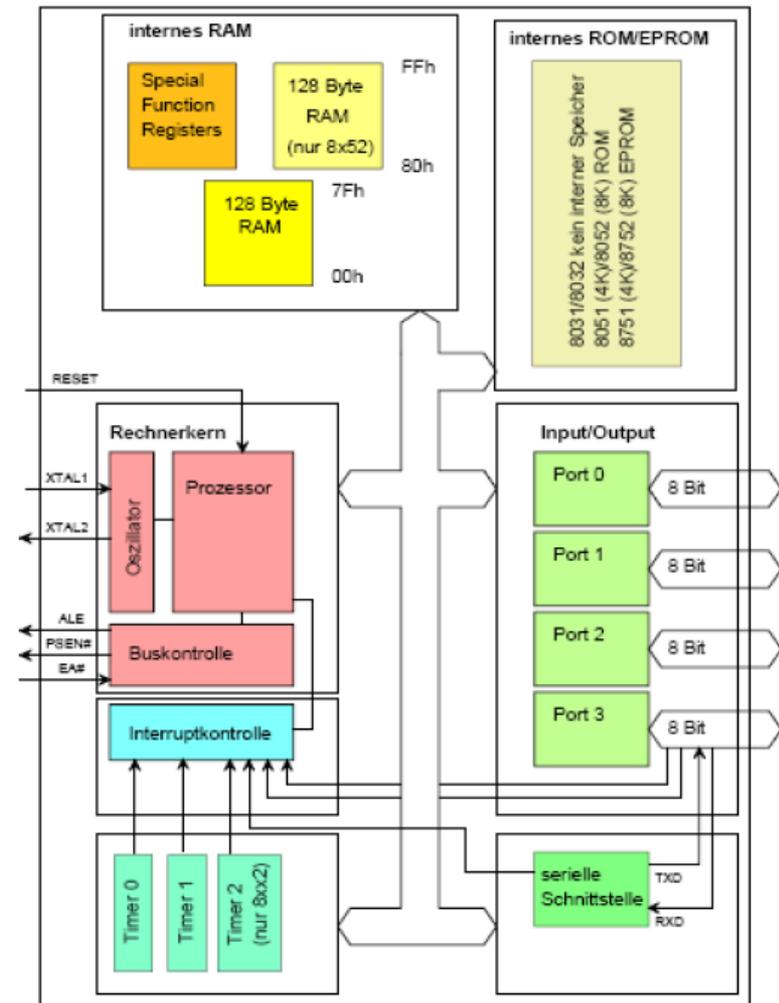
- Chipkarten (Geld-, Telefonkarten),
- Unterhaltungselektronik,
- Kraftfahrzeug (ABS, Airbag, Motorsteuerung, ...),
- Mobiltelefon,
- Waschmaschine,
- ...

μC-Familien für unterschiedliche Anforderungen

- Ähnliche Programmierung, unterschiedliche Ausstattung:
 - Speicher,
 - Pinout,
 - Verarbeitungseinheiten (z.B. FPU, Zeitverarbeitung),
 - Schnittstellen (Ethernet, CAN, USB)
- Bekannte Familien
 - 8051
 - ARM (ARM7, ARM9)
 - ATMEL (ATtiny, Atmega, AVR),
 - Infineon (C166/C167)

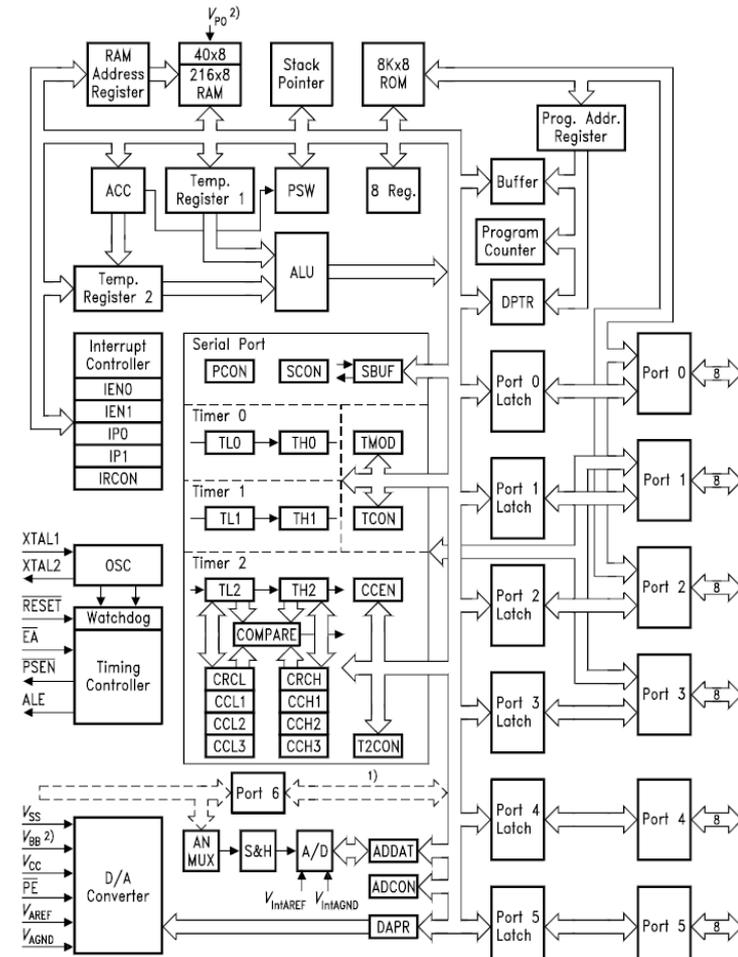
µController-Familie 8051

- Ursprünglich Intel, inzwischen mehr als 50 Hersteller
 - Verkauf > 100 Millionen / Jahr
 - 4096 bytes internal ROM
 - 128 bytes internal RAM
 - Vier 8-bit I/O ports
 - Zwei 16 bit Timer
 - Serielle Schnittstelle
 - 64K external code memory space
 - 64K external data memory space
 - 210 bit-addressable locations



Beispiel SAB 80x515

- 8051 mit zusätzlicher Peripherie
 - 16-Bit-Zähler mit Vorteiler, Vergleichsfunktionen
 - Capture/Compare Einheit zur Generierung von Taktsignalen oder Pulsen
 - 16-Bit Watchdog,
 - 8-Bit A/D-Wandler (mit programmierbarer Referenz),
 - weitere 8-bit Ports,
 - Arithmetikeinheit



www.keil.com/dd/docs/datashts/infineon/80x515_um.pdf

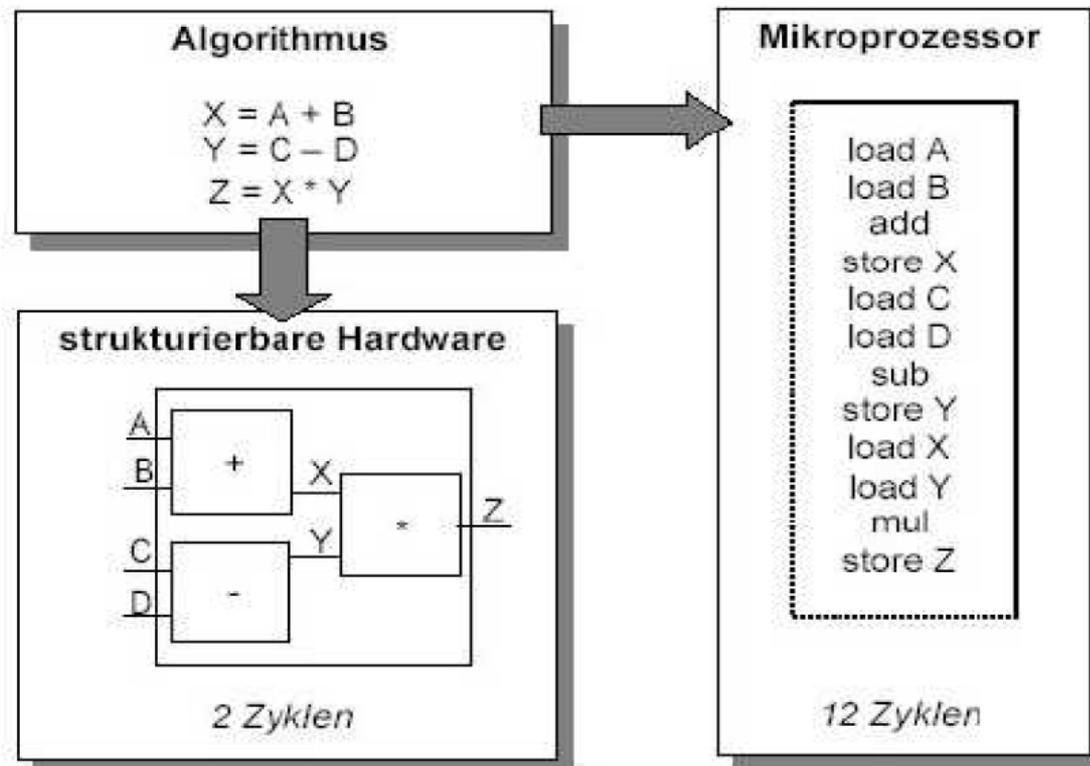
Mikroprozessor vs. Mikrocontroller

- Mikroprozessor: „CPU on a Chip“
 - 1971: Intel 4004, 2003 Transistoren, 4bit
 - 2004: Intel Itanium 2, 592 Mio Transistoren, 64bit, CISC Befehlssatzarchitektur, intern RISC, Parallelisierung, SISD + SIMD
 - heute: Mehrere CPUs auf einem Chip
- Mikrocontroller: „System on a Chip“
 - Mikroprozessor mit integrierter Peripherie (Speicher, IO-Systeme, spezialisierte Subsysteme)



Alternative Konzepte

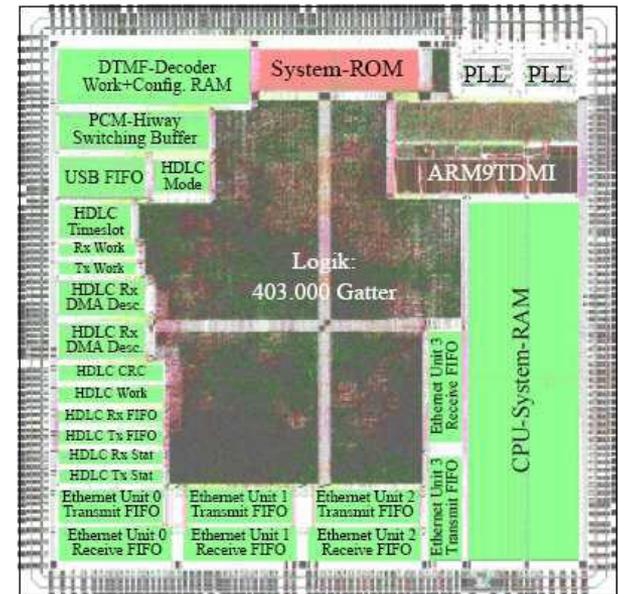
Strukturierte Logikschaltung



(aus Fuchs 2002)

ASIC (Application Specific Integrated Circuit)

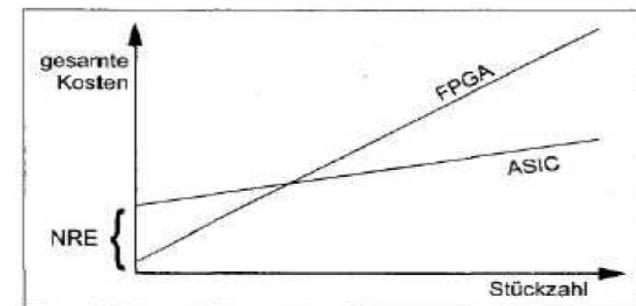
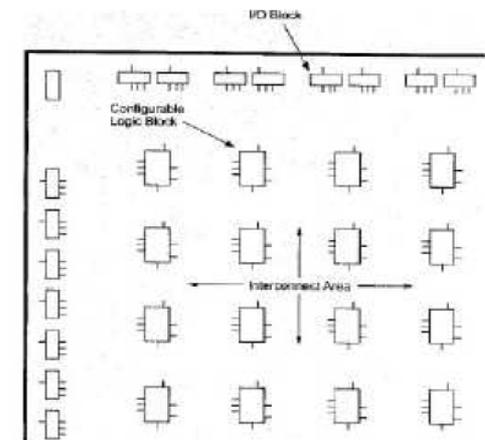
- **Feste Funktionalität**
 - Entwurf nach Kundenwünschen
 - Hohe Verarbeitungsgeschwindigkeit
 - 10-100 Mio Gatter technisch möglich
- **Hohe Entwicklungskosten**
- **Erste Ansätze zu „konfigurierbaren“ Systemen**
 - On-board Memory
 - Integrated DSP



(aus Bauer 2002)

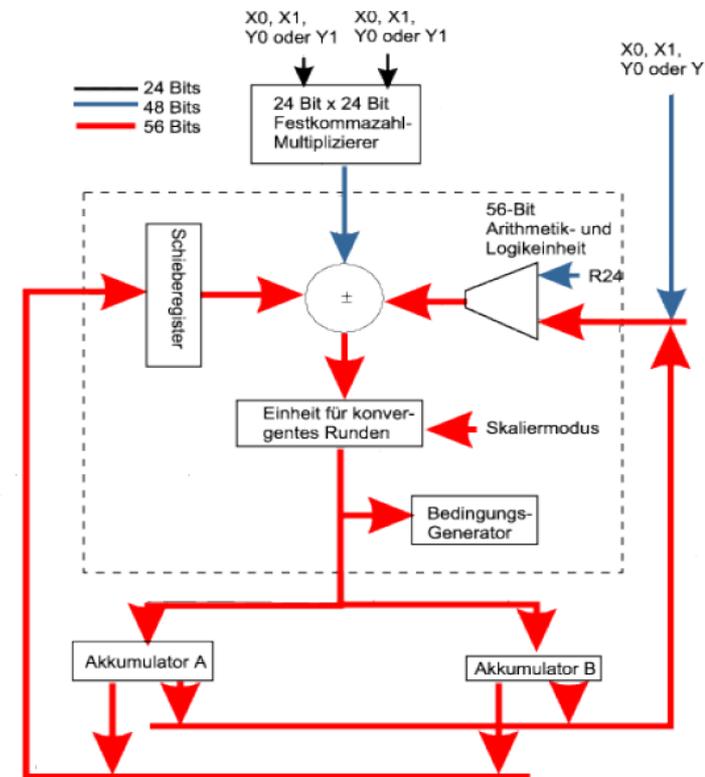
FPGA: Field Programmable Gate Array

- Enthält fertige Standardfunktionen
- Einmalige Programmierung durch Herstellung von Verbindungen
- Flexibler als ASICS
- Langsamer und höherer Energieverbrauch



DSP: Digital Signal Processor

- Parallele Berechnung mehrere Rechenoperationen in einem Takt durch mehrere Daten- und Adressbusse.
 - Signalverarbeitung
 - Datenverarbeitung
 - Spektralanalyse
- Beispiel Fouriertransformation
 - μP benötigt ca. 5 – 10 fache Taktfrequenz um FFT gleich schnell berechnen zu können



Kriterien für Prozessorauswahl

- Hardware
 - Verarbeitungsbreite (n bit)
 - Geschwindigkeit (k/M/GHz)
 - Adressierbarer Speicher
 - Speichermedien
 - Interne Zeitbasis für Echtzeitanwendung
 - Interruptbehandlung
 - Gleitkommaunterstützung
 - Leistungsaufnahme
 - Temperaturbereich
 - Ein/Ausgabemöglichkeiten
- Programmiersystem
 - Programmiersprachen,
 - Funktionsbibliotheken,
 - EZ-Kern,
 - Inbetriebsetzungsunterstützung
- Weitere Kriterien
 - Preis,
 - Stückzahlen,
 - Lieferfristen,
 - Vorhandenes Knowhow