

tors λ ohnehin bereits hohen Effektivwert $I_{1R,S,T}$ der einzelnen Phasenströme $i_{1R,S,T}$. Wie man anhand des Bildes 3.10 b) leicht überlegen kann, gilt beispielsweise für den Effektivwert des Nullleiterstromes i_N bei gleicher Belastung aller drei Phasen durch je eine einphasige Gleichrichterschaltung im lückenden Betrieb mit einem Stromflusswinkel von $\beta < (\pi/3)$:

$$I_N = \sqrt{3} \cdot I_{1R,S,T} \quad (3.30)$$

Dies kann zum Beispiel in den Vereinigten Staaten, wo der Nullleiter häufig einen geringeren Querschnitt als die Phasenleiter aufweist, zu dessen thermischer Überlastung und in der Folge zu Kabelbränden in Bürogebäuden führen.

Die oben beschriebenen Nachteile einphasiger Gleichrichterschaltungen haben in Verbindung mit deren zunehmender Verbreitung in Massenanwendungen wie TV, HiFi, PC, Büromaschinen, Beleuchtung usw. zur Ausarbeitung von Vorschriften geführt, die für Geräte mit einphasigem Netzanschluss einen weitgehend sinusförmigen Verlauf des aus dem Netz aufgenommenen Stromes i_1 fordern. Dieser sinusförmige Netzstrom kann - wie die vorgehenden Überlegungen anschaulich zeigen - mit der in Bild 3.2 dargestellten einfachen Diodengleichrichterschaltung mit kapazitiver Glättung *nicht* erreicht werden.

Die Entwicklung und Analyse einer einfachen Gleichrichterschaltung mit sinusförmigem Eingangsstrom ist daher Gegenstand des folgenden Abschnittes. In der Fachliteratur hat sich für derartige Schaltungen die Bezeichnung 'Power Factor Corrector' oder kurz *PFC* durchgesetzt.

3.3 Herleitung der Gleichrichterschaltung mit sinusförmigem Netzstrom

Idealerweise sollte eine Gleichrichterschaltung eine rein sinusförmige Stromaufnahme i_1 ohne Phasenverschiebung φ_1 gegenüber der Netzspannung u_1 aufweisen. Es stellt sich nun die Frage, ob beispielsweise durch Einfügen einer DC/DC-Konverterstruktur zwischen dem Ausgang der Diodenbrückenschaltung und dem Ausgangskondensator C_d nach Bild 3.11 a) dieses Verhalten zu erreichen ist.

Der geforderte Sollwert-Verlauf i_1^* des Netzstromes i_1 muss also sinusförmig sein, was nach Gleichung (3.31) gerade der Grundschwingung i_{1G} des Netzstromes i_1 entspricht:

$$i_1 \approx i_1^* = \hat{I}_1 \sin(\omega t) = i_{1G} \sim u_1 \quad (3.31)$$

Der Einfachheit halber wird für die weiteren Überlegungen die innere Induktivität L_1 des Netzes nicht berücksichtigt und die Spannung u_d über dem Ausgangskondensator C_d wieder als

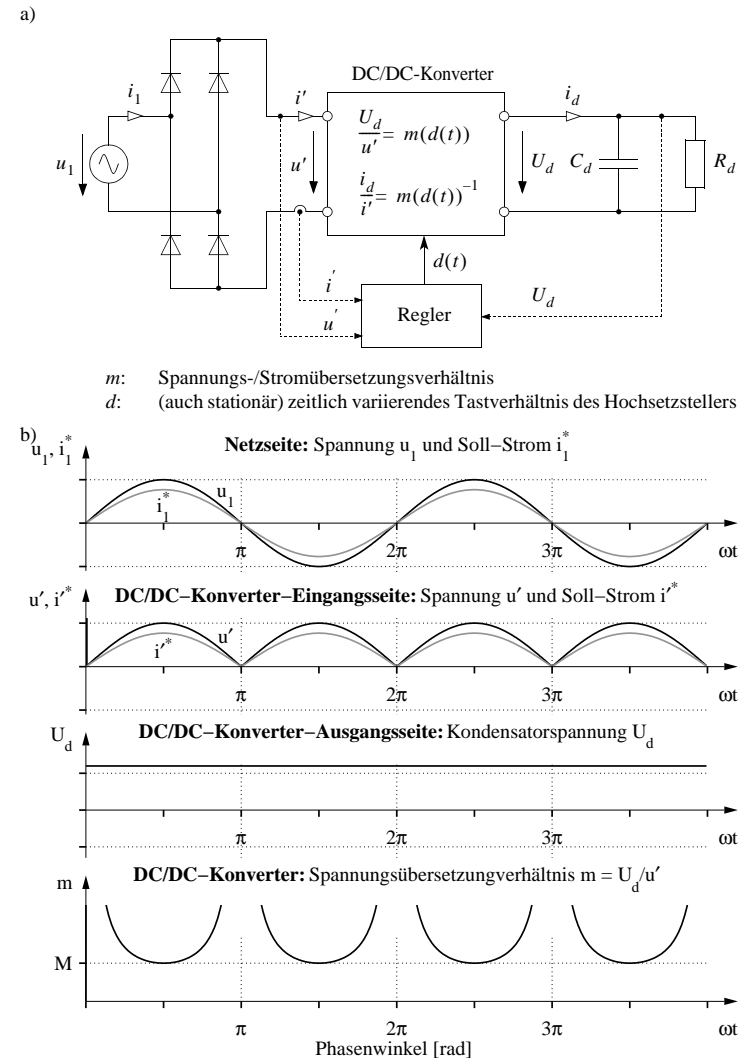


Bild 3.11: a) Realisierung einer Gleichrichterschaltung mit sinusförmiger Stromaufnahme durch Kombination einer Einphasendiodenbrücke und eines DC/DC-Konverters; b) Verlauf der charakteristischen Systemgrößen

ideal konstant angenommen, das heisst: $u_d \approx U_d$. Entsprechend der geforderten Proportionalität der Netzspannung u_1 und des Netzstromes i_1 zeigen auch die Eingangsgrössen u' und i' des Diodengleichrichters in Bild 3.11 a) einen proportionalen Verlauf:

$$\frac{u_1}{i_1^*} = \frac{u'}{i'^*} \quad (3.32)$$

Dabei bezeichnen i_1^* und i'^* die gewünschten Sollwerte der real auftretenden Ströme i_1 und i' , deren Zeitverlauf in Bild 3.11 b) gezeigt ist. Die dem Diodengleichrichter nachgeschaltete DC/DC-Konverterschaltung soll nun die gleichgerichtete, zeitlich variable Spannung u' am Ausgang der Diodenbrücke in die geforderte konstante Ausgangsspannung U_d überführen. Wird der DC/DC Konverter vorerst als idealer Transformator betrachtet, so muss, um bei sinusbetragförmiger Eingangsspannung u' eine konstante Ausgangsspannung U_d zu erzielen, das Spannungsübersetzungsverhältnis m des Konverters mit Hilfe des Tastverhältnisses $d(t)$ gemäss nachfolgender Gleichung verstellt werden:

$$m(d(t)) = \frac{U_d}{u'(t)} = \frac{U_d}{\hat{U}_1 |\sin(\omega t)|} \quad (3.33)$$

Die Abhängigkeit des Spannungsübersetzungsverhältnisses $m(t)$ vom Tastverhältnis $d(t)$ gemäss Gleichung (3.33) ist vom Typ des DC/DC-Konverters abhängig und kann somit erst angegeben werden, wenn die Struktur des DC/DC-Konverters feststeht. Aufgrund der dauernden Änderung der Eingangsspannung u' im Verlauf einer Halbperiode der Netzspannung muss bei konstanter Ausgangsspannung U_d das Übersetzungsverhältnis m und damit auch das Tastverhältnis d des Konverters zeitlich variieren und wird deshalb im Gegensatz zu den bereits aus früheren Kapiteln bekannten Fällen mit konstanter Ein- und Ausgangsspannung in Kleinbuchstaben geschrieben.

Das Spannungsübersetzungsverhältnis m des DC/DC-Konverters muss nach Gleichung (3.33) Werte zwischen einem Minimalwert M und Unendlich annehmen können: $m = [M \dots \infty]$. Für die Extremstellen des Übersetzungsverhältnisses m gelten dabei:

$$m = \begin{cases} M = \frac{U_d}{\hat{U}_1} & \text{bei } u' = \hat{U}_1 \\ \infty & \text{bei } u' = 0 \end{cases} \quad (3.34)$$

Wie aus dem Bild 3.11 b) ersichtlich ist, tritt der Wert $m = M = U_d / \hat{U}_1$ im Maximum und $m \rightarrow \infty$ im Nulldurchgang der Netzspannung u_1 auf. Die Bedingung seitens des Spannungsübersetzungsverhältnisses $m = [M \dots \infty]$ ist mit geringem Realisierungsaufwand mittels eines Hochsetzstellers erreichbar, dessen Spannungsübersetzung m bei kontinuierlicher Stromführung gemäss Kapitel 2.4.2, Gleichung (2.77) wie folgt über das Tastverhältnisses d vorgegeben werden kann:

$$m(d(t)) = \frac{1}{1-d(t)} = \frac{U_d}{u'(t)} \quad \text{Spannungsübersetzung des Hochsetzstellers} \quad (3.35)$$

Wesentlich ist hierbei allerdings, dass die Ausgangsspannung U_d des DC/DC-Konverters höher als der Spitzenwert \hat{U}_1 der Netzspannung u_1 gewählt wird:

$$U_d > \hat{U}_1 \Leftrightarrow M > 1 \quad (3.36)$$

Damit weist die Gleichrichterschaltung mit nachgeschaltetem DC/DC-Konverter für sinusförmigen Netzstrom i_1 eine gegenüber einfacher Diodengleichrichtung höhere Ausgangsspannung U_d auf. Für viele Anwendungen stellt dies einen Vorteil dar.

Alternativ zum Hochsetzsteller könnte beispielsweise auch ein Inverswandler mit dem Spannungsübersetzungsverhältnis $m = -d/(1-d)$ als DC/DC-Konverter eingesetzt werden. Wie aus Bild 2.40 in Kapitel 2.6.1 bekannt, weist dieser allerdings einen diskontinuierlichen Verlauf des Eingangsstromes i_1 auf, was eine geringere Ausnutzung der Leistungshalbleiter zur Folge hat. Als weitere Variante wäre die Realisierung des DC/DC-Konverters als Cuk- oder als SEPIC-Konverter denkbar. Im Gegensatz zum Cuk- und zum Inverswandler weist der SEPIC-Konverter gemäss Kapitel 2.7.2 ein positives Spannungsübersetzungsverhältnis $m = d/(1-d)$ auf. Allerdings sind sowohl der Cuk- als auch der SEPIC-Konverter durch einen gegenüber dem Hochsetzsteller oder dem Inverswandler höheren praktischen Realisierungsaufwand gekennzeichnet.

Die Struktur der resultierenden Konverterschaltung für sinusförmigen Netzstrom i_1 unter Verwendung eines Hochsetzstellers als DC/DC-Konverter ist in Bild 3.12 gezeigt. Der Regler erfasst dabei sowohl die Eingangsspannung u' als auch die Ausgangsspannung u_d des DC/DC-Konverters und gibt das Tastverhältnis $d(t)$ so vor, dass der Eingangsstromes i' des DC/DC-Konverters den gewünschten Verlauf $i' \sim u'$ aufweist. Unter Berücksichtigung der Gleichungen (3.33), (3.34) und (3.35) folgt das für diese Betriebsart erforderliche Tastverhältnis d zu:

$$d(t) = 1 - \frac{1}{m} = 1 - \frac{u'}{U_d} = 1 - \frac{\hat{U}_1 |\sin(\omega t)|}{U_d} = 1 - \frac{1}{M} |\sin(\omega t)| \quad (3.37)$$

Anmerkung: Die Gleichung (3.37) gilt streng genommen nur für zeitlich konstante Werte von u' , das heisst für stationären Betrieb des DC/DC-Konverters. Der auf eine Taktperiode bezogene lokale Mittelwert \bar{i}' des Eingangsstromes i' weist dann einen konstanten Wert und die Spannung u_L über der Induktivität L einen lokalen Mittelwert von $\bar{u}_L = 0$ auf. Im vorliegenden Fall wird \bar{i}' wie in Bild 3.11 b) gezeigt allerdings proportional zur Spannung $\bar{u}'(t)$ geführt, womit für den lokalen Mittelwert der Spannung über der Induktivität $\bar{u}_L = L \cdot d\bar{i}'/dt$ folgt. Bei hoher Taktfrequenz des Hochsetzstellers beziehungsweise bei kleinen Werten für die Induktivität L kann die Spannung \bar{u}_L allerdings gegenüber u' vernachlässigt und somit für das Tastverhältnis $d(t)$ Gleichung (3.37) als mit guter Näherung gültig betrachtet werden.

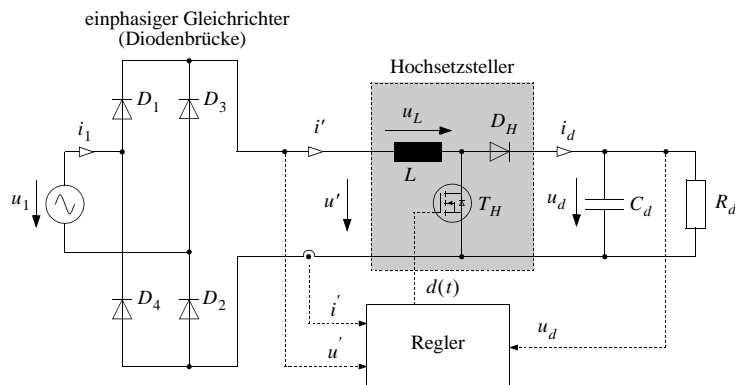


Bild 3.12: Realisierung einer Einphasen-Gleichrichterschaltung mit sinusförmigem Netzstrom i_1 durch Kombination einer einphasigen Diodenbrücke und eines Hochsetzstellers

3.4 Toleranzbandregelung des Eingangsstromes

3.4.1 Stromverlauf i' und erster Umschaltzeitpunkt $T_{p1} = T_{on,A}$

Um den Eingangsstrom i' des Hochsetzstellers proportional zur Ausgangsspannung u' des Diodengleichrichters zu führen, können die Ansteuerbefehle für den Leistungstransistor T_H nach Bild 3.12 durch eine Toleranzbandregelung gebildet werden. Das Toleranzband wird durch eine obere Umschaltsschwelle $i'_{max}(t)$ und eine untere Umschaltsschwelle $i'_{min}(t)$ gebildet. Diese Umschaltsschwellen lassen sich mit Hilfe des Proportionalitätsfaktors k wie folgt definieren:

$$\begin{aligned} i'_{max} &= (1+k) \cdot i'^* & \text{mit } k &\in [0 \dots 1] \\ i'_{min} &= (1-k) \cdot i'^* \end{aligned} \quad (3.38)$$

Die Breite $\Delta i'_{pp}(t)$ dieses Toleranzbandes variiert sinusförmig gemäss:

$$\Delta i'_{pp}(t) = 2k \cdot \hat{i}'^* = 2k \cdot \hat{I}'^* |\sin(\omega t)| \quad (3.39)$$

In Gleichung (3.39) bezeichnet \hat{I}'^* die Amplitude des Strom-Sollwertes i'^* . Anhand des Bildes 3.13 a) kann man leicht einsehen, dass ein kontinuierlicher Verlauf von i' auch für kleine Sollwerte i'^* beziehungsweise für kleine Amplituden \hat{I}'^* sichergestellt ist. Der Faktor k wird in der Praxis typischerweise im Bereich $k \in [0.05 \dots 0.1]$ gewählt.

Der Strom i' weist zu Beginn jeder Halbperiode den Wert Null auf und der Transistor T_H bleibt jeweils solange eingeschaltet, bis i' in der Zeitspanne $t = T_{on,A}$ die Umschaltsschwelle i'_{max} erreicht. Der Strom i' kann innerhalb der Einschaltintervalle des Transistors T_H wie folgt berechnet werden:

$$\left(\frac{di'}{dt}\right)_+ = \frac{1}{L} \cdot u' \quad \text{mit } u' = \hat{U}_1 |\sin(\omega t)| \quad (3.40)$$

Da nach Gleichung (3.39) die Breite $\Delta i'_{pp}(t)$ des Toleranzbandes am Ende jeder Halbperiode wieder gegen Null absinkt, muss der Strom i' dort, wie oben erwähnt, den Wert Null annehmen. Dies wiederholt sich jeweils am Ende jeder Halbperiode:

$$i'(t = 0, \frac{T_1}{2}, T_1, \frac{3T_1}{2}, 2T_1, \dots) = 0 \quad (3.41)$$

Für das prinzipielle Verständnis der Schaltung genügt daher, wie in Bild 3.13 gezeigt, die Betrachtung eines Zeitfensters der Dauer einer Netzhalbperiode.

Der Verlauf des Stromes i' folgt unter Berücksichtigung der Anfangsbedingung $i'(t=0) = 0$ durch einfache Integration von Gleichung (3.40) zu:

$$i'(t) = \frac{\hat{U}_1}{\omega L} (1 - \cos(\omega t)) \quad \text{für } 0 \leq t \leq T_{p1} \quad (3.42)$$

Wie in Bild 3.13 b) zu sehen erreicht der Strom i' zum Zeitpunkt $t = T_{p1}$ die obere Umschaltsschwelle i'_{max} , bei der die erste Umschaltung erfolgt, um den Strom im vorgeschriebenen Toleranzband $i'_{min} \leq i' \leq i'_{max}$ zu halten. Zum Zeitpunkt T_{p1} gilt also:

$$i'(\omega T_{p1}) \stackrel{!}{=} i'_{max} \quad (3.43)$$

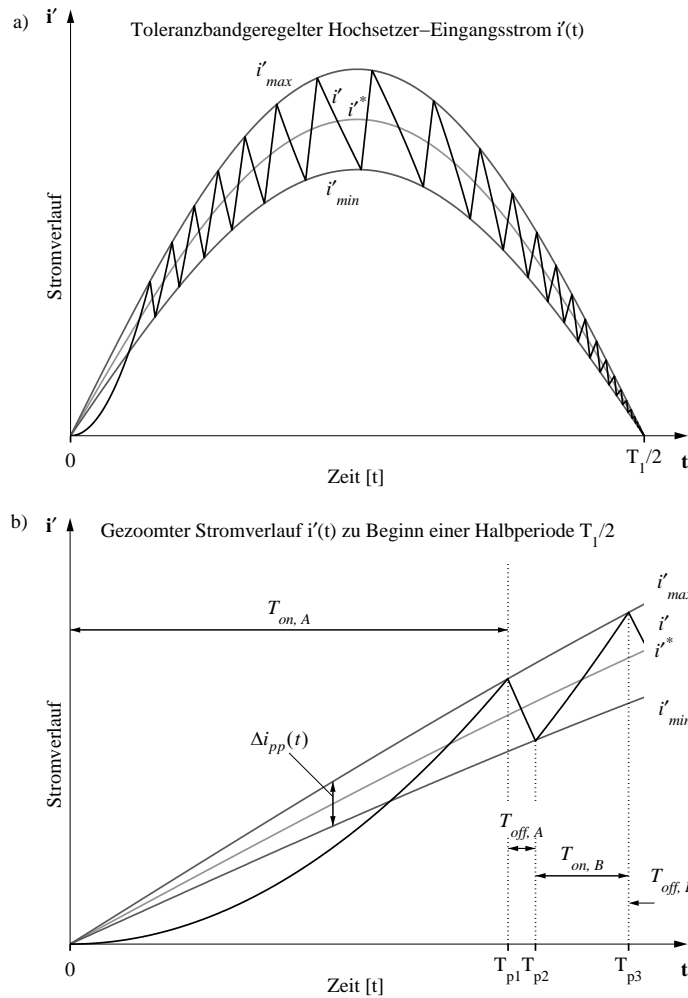


Bild 3.13: Toleranzbandregelung des Eingangsstromes i' eines mit sollwertproportionaler Toleranzbandbreite $\Delta i_{pp}(t)$ betriebenen Hochsetzers. a) Ansicht über eine halbe Netzperiode und b) gezoomter Ausschnitt des Toleranzbandes am Beginn einer Netzhalbperiode

Mit Hilfe der Gleichungen (3.38), (3.42) und (3.43) gelangt man zu folgendem Zusammenhang:

$$\frac{\hat{U}_1}{\omega L}(1 - \cos(\omega T_{p1})) = \hat{I}'^*(1 + k) \sin(\omega T_{p1}) \quad (3.44)$$

Mit den folgenden trigonometrischen Beziehungen kann sowohl die linke als auch die rechte Seite der Gleichung (3.44) weiter vereinfacht werden:

$$1 - \cos(\omega T_{p1}) = 2 \cdot \sin\left(\frac{\omega T_{p1}}{2}\right)^2 \quad (3.44a)$$

$$\sin(\omega T_{p1}) = 2 \cdot \sin\left(\frac{\omega T_{p1}}{2}\right) \cdot \cos\left(\frac{\omega T_{p1}}{2}\right) \quad (3.44b)$$

Setzt man die Terme (3.44a) und (3.44b) in die Gleichung (3.44) ein, so kann der erste Umschaltzeitpunkt T_{p1} in Funktion der Periodendauer $T_1 = 2\pi/\omega$ des Netzes ermittelt werden:

$$T_{p1} = T_{on,A} = \frac{T_1}{\pi} \cdot \text{atan}\left(\frac{\omega L \hat{I}'^*}{\hat{U}_1}(1 + k)\right) \quad \text{mit} \quad \omega = \frac{2\pi}{T_1} \quad (3.45)$$

In Bild 3.13 erkennt man, dass der Strom i' unabhängig von der Toleranzbandbreite Δi_{pp} eine Anfangsverzerrung aufweist. Konkret bedeutet dies, dass er erst ab dem Zeitpunkt $t = T_{p1}$ dauernd im Toleranzband geführt werden kann. Ist die Induktivität L klein beziehungsweise die Taktfrequenz f_T hoch, so gilt:

$$\omega L_1 \hat{I}'^*(1 + k) \ll \hat{U}_1 \quad (3.46)$$

Dies bedeutet, dass die Verzerrung auf einen sehr kurzen Abschnitt T_{p1} der Netzperiode T_1 beschränkt bleibt: $T_{p1} \ll T_1$.

Zum Zeitpunkt $t = T_{p1} = T_{on,A}$ wird der Transistor T_H durch die Stromregelung gesperrt und der Strom i' durch die Ausgangsdiode D_H übernommen. Im Leitintervall $T_{p1} \leq t \leq T_{p2}$ der Diode D_H gilt allgemein:

$$\left(\frac{di'}{dt}\right)_- = \frac{1}{L} \cdot (u' - U_d) \quad (\text{Beachten Sie: } \left(\frac{di'}{dt}\right)_- < 0) \quad (3.47)$$

3.4.2 Berechnung der lokalen Ausschaltzeit $T_{off, T}$ des Transistors T_H

Zum Zeitpunkt $t = T_{p2}$ stösst der geregelte Eingangsstrom i' des Hochsetzstellers schliesslich an die untere Umschaltsschwelle i'_{min} . Zu diesem Zeitpunkt wird der Transistor T_H für einen nächsten Zeitabschnitt $T_{on, B} = T_{p2} \leq t \leq T_{p3}$ wieder eingeschaltet. Im Folgenden soll nun die Ausschaltzeit $T_{off, A} = T_{p2} - T_{p1}$ beziehungsweise der Zeitpunkt T_{p2} berechnet werden. Dazu werden zur Vereinfachung der Berechnung zwei Geradengleichungen aufgestellt, die sich beide an der Stelle $t = T_{p2}$ treffen und dort für $i'(t = T_{p2}) = i'_{min}(t = T_{p2})$ gleichgesetzt werden können. Obwohl es sich um eine Näherung handelt, ist sie bei genügend hoher Taktfrequenz f_T zulässig. Die Verhältnisse gehen anschaulich aus Bild 3.13 b) hervor.

Die erste Gerade nach Gleichung (3.48) geht von einer Linearisierung der unteren Umschaltsschwelle $i'_{min}(t)$ an der Stelle $t = T_{p1}$ mit entsprechender Steigung aus.

$$\begin{aligned} i'_{min}(t = T_{p2}) &\approx i'_{min}(t = T_{p1}) + \left. \frac{d}{dt} i'_{min}(t) \right|_{t=T_{p1}} \cdot (T_{p2} - T_{p1}) \\ &= \hat{I}^* (1 - k) [\sin(\omega T_{p1}) + \omega \cdot \cos(\omega T_{p1}) \cdot (T_{p2} - T_{p1})] \end{aligned} \quad (3.48)$$

Bei der Formulierung der Gleichung (3.49) der zweiten Geradengleichung wird von $i'(t = T_{p1})$ ausgegangen und dazu mit der folgenden als konstant angenommenen Steigung gerechnet:

$$\left. \left(\frac{d}{dt} i' \right) \right|_{t=T_{p1}} = \frac{1}{L} \cdot (u' - U_d) = \frac{1}{L} \cdot (\hat{U}_1 \sin(\omega T_{p1}) - U_d) = konst$$

Dies setzt voraus, dass die Spannung u' innerhalb des Zeitintervalls $T_{off, A}$ ihren Wert nur geringfügig ändert. Für eine im Vergleich zur Netzperiode T_1 kurze Ausschaltzeit $T_{off, A}$, das heisst für $T_{p2} - T_{p1} \ll T_1$ beziehungsweise für hohe Taktfrequenz f_T ist diese Annahme mit guter Genauigkeit erfüllt.

Die zweite Geradengleichung lautet somit:

$$\begin{aligned} i'(t = T_{p2}) &\approx i'(t = T_{p1}) + \left. \left(\frac{d}{dt} i' \right) \right|_{t=T_{p1}} \cdot (T_{p2} - T_{p1}) \\ &= \hat{I}^* (1 + k) \sin(\omega T_{p1}) - \frac{1}{L} \cdot (U_d - \hat{U}_1 \sin(\omega T_{p1})) \cdot (T_{p2} - T_{p1}) \end{aligned} \quad (3.49)$$

Durch Gleichsetzen der Gleichungen (3.48) und (3.49) und anschliessendem Auflösen nach $(T_{p2} - T_{p1}) = T_{off, A}$ führt schliesslich zur Ausschaltzeit $T_{off, A}$:

$$T_{off, A} = \frac{2k\hat{L}\hat{I}^*}{\hat{U}_1} \cdot \frac{\sin(\omega T_{p1})}{\left(U_d / \hat{U}_1 - \sin(\omega T_{p1}) - \frac{\omega\hat{L}\hat{I}^*(1-k)}{\hat{U}_1} \cos(\omega T_{p1}) \right)} \quad (3.50)$$

Verallgemeinert man nun diese für einen Ausschaltzeitpunkt T_{p1} gültige Beziehung von Gleichung (3.50), das heisst ersetzt man T_{p1} durch die allgemeine Zeit t , dann ergibt sich für das einem Ausschalten des Transistors T_H im Zeitpunkt t folgende lokale Ausschaltintervall $T_{off, T}$:

$$T_{off, T}(t) = \frac{2k\hat{L}\hat{I}^*}{\hat{U}_1} \cdot \frac{\sin(\omega t)}{\left(M - \sin(\omega t) - \frac{\omega\hat{L}\hat{I}^*(1-k)}{\hat{U}_1} \cos(\omega t) \right)} \quad (3.51)$$

Dabei bezeichnet $M = U_d / \hat{U}_1$ wie bereits in Gleichung (3.34) das minimale Spannungsübersetzungsverhältnis M ($M \geq 1$) des Hochsetzstellers. Der Verlauf von $T_{off, T}(t)$ gemäss Gleichung (3.51) ist in Bild 3.14 b) graphisch dargestellt.

Für die Extremstellen von $T_{off, T}$ gilt:

$$\begin{aligned} T_{off, T, min}(t = 0) &= 0 \\ T_{off, T, min}(t = T_1/2) &= 0 \\ T_{off, T, max}(t = T_1/4) &= \frac{2k\hat{L}\hat{I}^*}{\hat{U}_1} \cdot \frac{1}{(M - 1)} \end{aligned} \quad (3.52)$$

Zu den Zeitpunkten $t = 0$ und $t = T_1/2$ geht die Ausschaltzeit $T_{off, T}$ so wie auch die Toleranzbandbreite $\Delta i_{pp}(t)$ auf Null zurück. Dies folgt unmittelbar aus den Gleichungen (3.39), (3.51) und (3.52). Bei $t = T_1/4$ hingegen erreicht $T_{off, T}$ ein Maximum. Dies lässt sich leicht aufgrund der Tatsache erklären, dass dort einerseits die für die Abnahme des Stromes i' verantwortlichen Spannungsdifferenz $U_d - \hat{U}_1$ am kleinsten ist und das Toleranzband Δi_{pp} andererseits maximale Breite aufweist.

Wie sämtliche übrigen Zeiten in Bild 3.14 ist auch die Ausschaltzeit T_{off} des Transistors T_H normiert auf:

$$T_{i,n} = \frac{T_i}{T_n} = \frac{T_i}{2k\hat{L}I^*/\hat{U}_1} \quad (3.53)$$

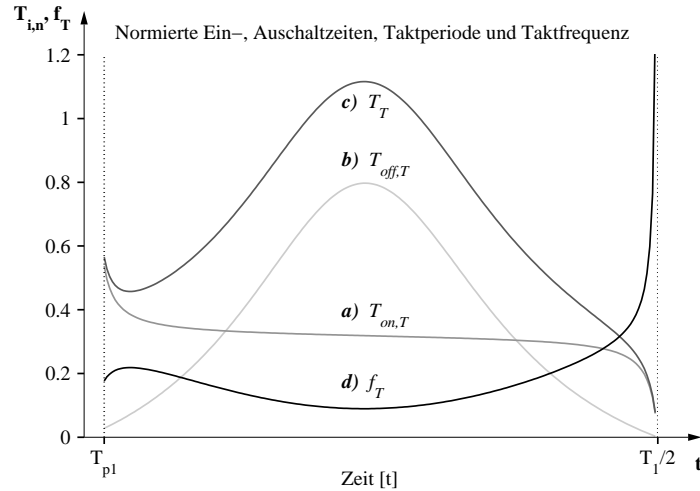


Bild 3.14: Normierter Verlauf a) der Einschaltzeit $T_{on,T}$ des Transistors T_H , der Ausschaltzeit $T_{off,T}$ des Transistors T_H , der Taktperiode $T_T = (T_{on,T} + T_{off,T})$ sowie d) der Taktfrequenz $f_T = 1/T_T$ (d) innerhalb einer Halbperiode der Netzspannung u_1 für folgende Parameter: $M = 1.4$, $k = 0.1$, $(\omega L I^*)/\hat{U}_1 = 0.05$

3.4.3 Berechnung der lokalen Einschaltdauer $T_{on,T}$ des Transistors T_H

Um die Dauer $T_{p2} \leq t \leq T_{p3}$ des Einschaltintervalls $T_{on,B} = (T_{p3} - T_{p2})$ zu berechnen, wird ähnlich wie bei der Berechnung von $T_{off,A}$ ausgehend von T_{p2} die positive Umschaltsschwelle i'_{max} in T_{p3} linear approximiert. Analog zur Gleichung (3.48) erreicht man somit:

$$\begin{aligned} i'_{max}(t = T_{p3}) &\approx i'_{max}(t = T_{p2}) + \left. \frac{d}{dt} i'_{max}(t) \right|_{t=T_{p2}} \cdot (T_{p3} - T_{p2}) \\ &= \hat{I}^*(1+k) [\sin(\omega T_{p2}) + \omega \cdot \cos(\omega T_{p2}) \cdot (T_{p3} - T_{p2})] \end{aligned} \quad (3.54)$$

Wieder unter der Annahme $u'(T_{p2}) \approx u'(T_{p3})$ kann die zweite Geradengleichung analog zu Gleichung (3.49) zur Approximation von $i'(t = T_{p3})$ angesetzt werden:

$$\begin{aligned} i'(t = T_{p3}) &\approx i'(t = T_{p2}) + \left. \left(\frac{d}{dt} i' \right) \right|_{t=T_{p2}} \cdot (T_{p3} - T_{p2}) \\ &= \hat{I}^*(1-k) \sin(\omega T_{p2}) + \frac{1}{L} \cdot \hat{U}_1 \sin(\omega T_{p2}) \cdot (T_{p3} - T_{p2}) \end{aligned} \quad (3.55)$$

Gleichsetzen der Gleichungen (3.54) und (3.55) führt zu:

$$i'_{max}(t = T_{p3}) = i'(t = T_{p3}) \quad (3.56)$$

Setzt man die Gleichungen (3.54) und (3.55) in die Gleichung (3.56) ein und löst anschliessend das Zwischenergebnis nach $(T_{p3} - T_{p2}) = T_{on,B}$ auf, so führt dies nach einer kurzen Rechnung zur Einschaltzeit $T_{on,B}$ innerhalb des zweiten Taktintervalls $T_B = T_{on,B} + T_{off,B}$:

$$T_{on,B} = \frac{2k\hat{L}I^*}{\hat{U}_1} \cdot \frac{1}{\left(1 - \frac{\omega L \hat{I}^*(1+k)}{\hat{U}_1} \cot(\omega T_{p2}) \right)} \quad (3.57)$$

Verallgemeinert man nun wie für Gleichung (3.51) die für das Taktintervall T_B gültige Beziehung von Gleichung (3.57) für beliebige Taktintervalle T_T , das heisst ersetzt man T_{p2} durch die allgemeine Zeit t , dann ergibt sich für die lokale Einschaltzeit $T_{on,T}$:

$$T_{on,T}(t) = \frac{2k\hat{L}I^*}{\hat{U}_1} \cdot \frac{1}{\left(1 - \frac{\omega L \hat{I}^*(1+k)}{\hat{U}_1} \cot(\omega t) \right)} \quad (3.58)$$

Vergleicht man die Gleichung (3.51) für die Ausschaltzeit $T_{off,T}(t)$ mit der Gleichung (3.58) für die Einschaltzeit $T_{on,T}(t)$ des Transistors, stellt man fest, dass die Zeit $T_{on,T}(t)$ im Gegensatz zu $T_{off,T}(t)$ unabhängig von der Ausgangsspannung U_d des Hochsetzstellers ist.

Am Ende einer Netzhälfte nimmt $T_{on,T}$ sehr kleine Werte an:

$$T_{on,T,min}(t = T_{1/2}) \rightarrow 0 \quad (3.59)$$

Bei $t = T_1/2$ wird u' Null, so dass der Strom i' innerhalb des Einschaltintervalls näherungsweise horizontal verläuft. $T_{on,T}$ wird somit durch die horizontale Toleranzbandbreite bestimmt.

In der Umgebung des Maximums der Spannung $u'(t \approx T_1/4)$ weist die Einschaltdauer $T_{on,T}$ des Transistors T_H nur eine geringe Zeitabhängigkeit auf. Dies liegt daran, dass in diesem Bereich sowohl die in den Einschaltintervallen stromaufbauende Spannung u' als auch die Toleranzbandbreite Δi_{pp} näherungsweise konstante Werte aufweisen. Somit nimmt $T_{on,T}$ ungefähr folgenden Wert an, wenn neben $t \approx T_1/4$ die Induktivität L genügend klein ist und somit die Bedingung $\omega L \hat{I}'^* \ll \hat{U}_1$ in Gleichung (3.58) vorausgesetzt werden kann:

$$T_{on,T}(t \approx T_1/4) \approx \frac{2kL\hat{I}'^*}{\hat{U}_1} \quad (3.60)$$

Für die Taktfrequenz f_T gilt allgemein:

$$f_T = \frac{1}{T_T} = \frac{1}{T_{on,T} + T_{off,T}} \quad (3.61)$$

Ausgehend von Gleichung (3.58) kann durch Nullsetzen des Nenners folgende Grenzzeit t_g berechnet werden:

$$t_g = \frac{T_1}{2\pi} \cdot \operatorname{atan}\left(\frac{\omega L \hat{I}'^*}{\hat{U}_1}(1+k)\right) \quad (3.62)$$

Bemerkenswert ist nun, dass $T_{on,T}$ für $t \rightarrow t_g$ sehr hohe Werte annimmt, womit die Schaltfrequenz auf sehr tiefe Werte sinkt:

$$\lim_{t \rightarrow t_g} (f_T) = 0 \quad (3.63)$$

Allerdings ist dieser Grenzfall $t \rightarrow t_g$ ist wegen $t_g = 1/2 \cdot T_{p1}$ ohne praktische Bedeutung, da die Taktung des Systems, wie aus Gleichung (3.45) bekannt, erst bei $t = T_{p1}$ einsetzt.

In der Umgebung des Maximums der Spannung $u'(t \approx T_1/4)$ verläuft die mittlere Taktfrequenz f_T weitgehend konstant. Für $t \rightarrow T_1/2$ nimmt f_T sehr hohe Werte an:

$$\lim_{t \rightarrow (T_1/2)_+} (f_T) \rightarrow \infty \quad (3.64)$$

In der Praxis wird die Taktfrequenz f_T allerdings stets auf endliche Werte beschränkt bleiben. Das liegt vor allem daran, dass ein Leistungstransistor eine endliche Schaltzeit und die Toleranzbandregelung eine Signallaufzeit aufweisen.

Anmerkung: Einen interessanten Sonderfall des vorgehend vorgestellten Stromregelverfahrens stellt der Betrieb an der Grenze zwischen kontinuierlicher und diskontinuierlicher Stromführung, das heisst mit $k = 1$ beziehungsweise $i'_{min} = 0$) dar. Dies erlaubt, durch die Rückwärtserholzeit der Ausgangsdiode D_H bedingte Einschaltverluste des Leistungstransistors zu vermeiden. Ein Nachteil dieser Betriebsart liegt allerdings in der hohen Spitzenstrombeanspruchung von Transistor T_H und Diode D_H mit dem zweifachen Wert der Amplitude \hat{I}'_1^* der Eingangstromgrundschiwingung i_{1G} und im relativ hohen Filteraufwand am Eingang der Diodenbrücke, um den hohen Rippel des Netzstromes i_1 zu unterdrücken.

Der Betrieb mit $k = 1$ wird in der Praxis meist dadurch angenähert, dass die Einschaltzeit von $T_{on,T}$ einfach konstant vorgeben wird. Dabei erfolgt das Wiedereinschalten des Transistors T_H immer dann, wenn i' am Ende eines Ausschaltintervalls $T_{off,T}$ gerade wieder den Wert Null erreicht hat. Somit muss nur die Bedingung $i' = 0$ erfasst werden. Dies ist ohne direkte Strommessung beispielsweise durch Erfassung des Absinkens der Drainspannung von T_H vom Wert U_d auf den Wert u' am Ende des Leitintervalls von D_H möglich. Der Verlauf des Stromes i' für konstante Einschaltzeit $T_{on,T}$ des Transistors T_H ist in Bild 3.15 gezeigt. Die Stromeinprägung erfolgt dann nicht mehr geregelt sondern rein gesteuert; die Einhüllende des Eingangstromes wird durch

$$\begin{aligned} i'_{max}(t) &= \frac{2\hat{U}_1}{\omega L} \cdot \sin\left(\omega\left(t - \frac{T_{on,T}}{2}\right)\right) \cdot \sin\left(\omega\frac{T_{on,T}}{2}\right) \\ &\approx \frac{\hat{U}_1}{L} \cdot T_{on,T} \cdot \sin\left(\omega\left(t - \frac{T_{on,T}}{2}\right)\right) \end{aligned} \quad (3.65)$$

bestimmt und ist ebenfalls in Bild 3.15 zu sehen.

Die Approximation von Gleichung (3.65) setzt zuerst einen sinusförmigen Verlauf und anschliessend folgende Bedingungen voraus:

$$\frac{\omega T_{on,T}}{2} \ll \pi \quad \text{beziehungsweise} \quad \frac{T_{on,T}}{T_1} \ll 1 \quad (3.66)$$

Der Zusammenhang nach (3.66) besagt nichts anderes als, dass die Taktfrequenz f_T des DC/DC-Stellers bedeutend höher ist als die Netzfrequenz f . Die Einhüllende i'_{max} weist somit eine zeitliche Verzögerung von $T_{on,T}/2$, also der Hälfte der Einschaltdauer $T_{on,T}$, gegenüber u' auf. Für die Herleitung von Gleichung (3.65) wurde eine lineare Approximation des

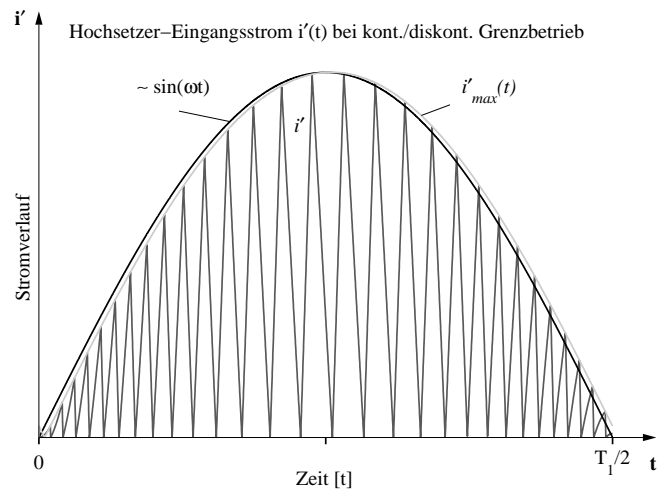


Bild 3.15: Zeitverlauf von i' für konstante Einschaltdauer $T_{on,T}$ des Leistungstransistors T_H und Betrieb an der Grenze zwischen kontinuierlicher und diskontinuierlicher Stromführung ($i'_{min} = 0$)

Spannungsverlaufs u' innerhalb $T_{on,T}$ vorausgesetzt. Entsprechend folgt nach idealer Filterung der schaltfrequenten Oberschwingungen ein sinusförmiger Verlauf des Netzstromes i_1 , der allerdings im Unterschied zur exakten Stromregelung mit $k = 1$, das heisst mit $T_{on,T} \approx konst$ eine geringfügige Phasennacheilung gegenüber u' zeigt.

Zusammenfassend ist festzuhalten, dass bei Führung des Eingangstromes i' des Hochsetzstellers innerhalb eines vorgegebenen Toleranzbandes eine sehr gute Qualität der Stromführung erreicht wird. Von Nachteil ist allerdings, dass die Taktfrequenz f_T innerhalb einer Netzhalbperiode $T_1/2$ einen stark schwankenden Verlauf aufweist. Ferner ist f_T von verschiedenen Betriebsparametern der Schaltung wie beispielsweise M, I_1^* , etc. abhängig. Dadurch wird die Dimensionierung der Schaltung erschwert. Deshalb wollen wir uns nachfolgend überlegen, wie eine Regelung des Eingangstromes i' des DC/DC-Konverters mit konstanter Taktfrequenz $f_T = konst$ realisiert werden könnte.

3.5 Regelung des lokalen Eingangstrommittelwertes

Ausser durch einen nichtlinearen Regler wie der Toleranzbandregler nach Bild 3.13 kann die Einprägung des Eingangstromes i' des DC/DC-Konverters auch durch einen linearen Strom-

regler bei konstanter Taktfrequenz f_T erfolgen. Ein in der Praxis weit verbreitetes Verfahren ist die Führung des lokalen Mittelwertes des Eingangstromes gemäss dem Sollwert i'^* . Diese Methode wird 'Average Current Mode Control' genannt.

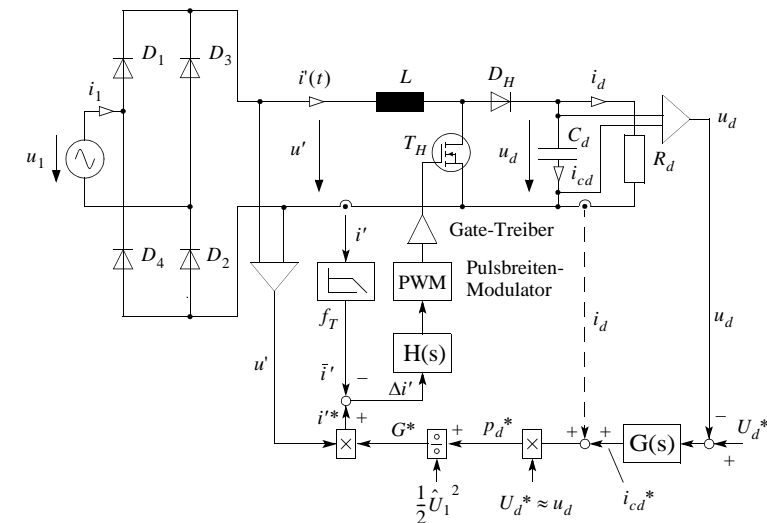


Bild 3.16: Struktur der Eingangstrom- und Ausgangsspannungsregelung des Gleichrichtersystems. Durch den überlagerten Ausgangsspannungsregler $G(s)$ wird der Sollwert i'^* des durch 'Average Current Mode Control' eingestellten Eingangstromes i' des Boost-Konverters bestimmt.

Wie vorgehend beschrieben, weist die Toleranzbandregelung eine durch die Schaltschwellen i'_{max} und i'_{min} vorgegebene Einhüllende des Rippels des Eingangstromes i' auf. Die Schaltfrequenz f_T stellt sich frei ein und variiert über die Netzhalbschwingung wie in Bild 3.14 gezeigt. Im Gegensatz dazu ist im vorliegenden Fall die Schaltfrequenz f_T konstant vorgegeben und der lokale Spitzenwert $\Delta i'_{pp}(t)$ des Rippels des Eingangstromes i' und somit auch der Verlauf der Einhüllenden des Rippels sind frei.

Der lokale Spitzenwert des Rippels kann einfach ausgehend von Gleichung (3.39) berechnet werden. Es gilt:

$$\Delta i'_{pp} = \left(\frac{d}{dt} i' \right)_+ \cdot T_{on,T} = \frac{1}{L} u' \cdot \frac{T_{on,T}}{T_T} \cdot T_T = \frac{1}{L} u' \cdot d(t) \cdot T_T \quad (3.67)$$

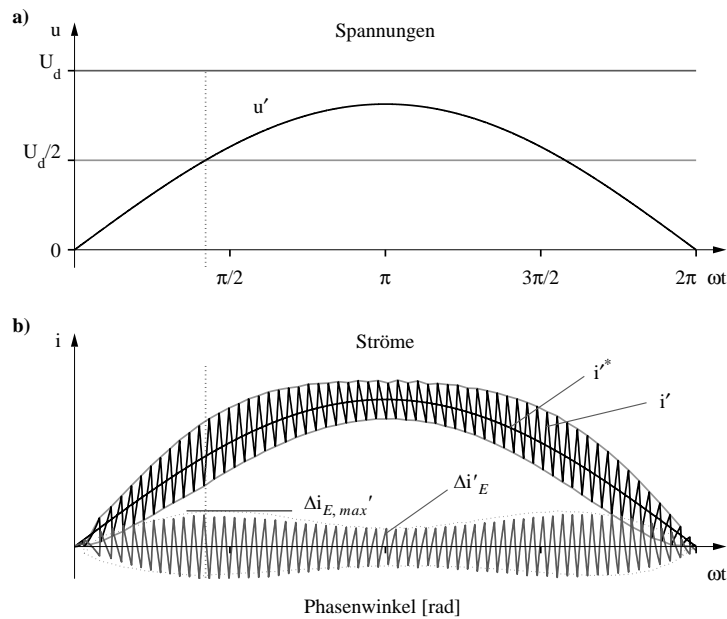


Bild 3.17: Verlauf der Einhüllenden des Rippels $\Delta i'_E$ und des Eingangsstromes i' des 'Boost Converters' innerhalb einer Netzspannungshalbschwingung. Weiter sind dargestellt: Eingangsspannung u' und Ausgangsspannung $u_d \approx U_d$ des Hochsetzstellers

Da der Rippel der Breite $\Delta i'_{pp}$ symmetrisch um den Sollwert i'^* liegt, sind die Einhüllenden des Rippels durch

$$\Delta i'_E = \pm \frac{1}{2} \cdot \Delta i'_{pp} \quad (3.68)$$

bestimmt. Für das durch den Stromregler eingestellte Tastverhältnis d gilt unter der Voraussetzung kontinuierlicher Stromführung:

$$d(t) = 1 - \frac{1}{M} \cdot \sin(\omega t) \quad (3.69)$$

Die Gleichung (3.69) stimmt mit dem Ergebnis von Gleichung (3.37) überein! Damit gelangt man für den Rippel zu den in Bild 3.17 b) gezeigten Kurvenverläufen:

$$\Delta i'_E = \pm \frac{1}{2} \cdot \frac{U_d \cdot T_T}{L} \cdot \frac{1}{M} \cdot \sin(\omega t) \cdot \left[1 - \frac{1}{M} \cdot \sin(\omega t) \right] \quad (3.70)$$

Die Amplitude des Rippels $\Delta i'_E$ wird für $u' = 1/2 \cdot U_d$ beziehungsweise bei $d(t) = 0.5$ maximal und beträgt dann:

$$\Delta i'_{E,max} \Big|_{M \leq 2} = \frac{U_d \cdot T_T}{4L} \quad (3.71)$$

Gleichung (3.71) gilt nur für $U_d/2 \leq \hat{U}_1$ beziehungsweise für $M \leq 2$. Für den in der Praxis wegen der hohen Sperrspannungsbeanspruchung der Diode D_H und des Leistungstransistors T_H wenig relevanten Fall $U_d/2 > \hat{U}_1$ tritt das Maximum $\Delta i'_{E,max}$ im Maximum von u' auf und beträgt:

$$\Delta i'_{E,max} \Big|_{M > 2} = \frac{U_d \cdot T_T}{L} \cdot \frac{(M-1)}{M^2} \quad (3.72)$$

Es sei nochmals darauf hingewiesen, dass Gleichung (3.69) und demzufolge auch Gleichung (3.70) nur für kontinuierliche Stromführung gelten. Kritisch ist hier der Stromnulldurchgang; kontinuierlicher Stromfluss ist dann gegeben, wenn die Stromgrundschiwingung i'^* im Nulldurchgang eine höhere Steigung als die negative Einhüllende $-1/2 \cdot \Delta i'_{pp}$ des Rippels aufweist. Dies ist, wie man leicht überlegt für

$$\hat{i}'^* \geq \frac{\hat{U}_1 \cdot T_T}{2L} \quad (3.73)$$

der Fall. Ist Gleichung (3.73) nicht erfüllt, wird durch den Stromregler ein von Gleichung (3.69) abweichendes Tastverhältnis d eingestellt, das im diskontinuierlichen Betrieb die gewünschte Führung des lokalen Mittelwertes von i' entlang i'^* sicherstellt

3.6 Ausgangsspannungsregelung

Ziel der Gleichrichterschaltung ist die Erzeugung einer konstanten Ausgangsspannung, unabhängig von Änderungen der Belastung und der Netzspannungsamplitude. Demgemäß ist, wie in Bild 3.16 gezeigt, der Regelung $H(s)$ des Eingangsstromes i' eine Ausgangsspannungsregelung $G(s)$ zu überlagern, welche die Amplitude des Netzstromes beziehungsweise die aus dem Netz aufgenommene und letztlich an den Ausgang gelieferte Leistung bei Absinken der

Ausgangsspannung u_d unter den Sollwert U_d^* aufgrund einer Erhöhung der Belastung erhöht und bei zu hoher Ausgangsspannung u_d verringert. Weiter ist bei Erhöhung der Amplitude der Netzspannung u_1 die Netzstromamplitude \hat{I}_1 zu verringern und bei Absinken der Netzspannungsamplitude zu erhöhen um den von der an konstanter Spannung U_d liegenden Last R_d benötigten Leistungswert zu liefern.

Diese Überlegungen können schaltungstechnisch einfach bei Bildung des Stromsollwertes i'^* durch Multiplikation der Ausgangsspannung u' der Diodenbrücke mit einem Leitwert

$$G^* = (i_{Cd}^* + i_d) \cdot \frac{U_d}{2\hat{U}_1^2} \quad (3.74)$$

realisiert werden. Das Blockschaltbild der gesamten Regelungsanordnung ist in Bild 3.16 dargestellt. Hier bezeichnet i_{Cd}^* den vom Ausgangsspannungsregler $G(s)$ zur Korrektur einer Abweichung der Spannung u_d vom Sollwert U_d^* angeforderten Nachladestrom, und $(i_{Cd}^* + i_d) \cdot U_d$ die insgesamt an die Parallelschaltung von C_d und Last R_d (Laststrom i_d) zu liefernde Leistung. Diese Leistung wird dann aus dem Netz aufgenommen, wenn das System einen Ersatzeingangswiderstand $1/G^*$ aufweist beziehungsweise die Netzstromgrundschwingung des Hochsetzstellers einen Spitzenwert

$$\hat{I}^* = \hat{I}_1^* = \hat{U}_1 \cdot G^* \quad (3.75)$$

zeigt. Die Dynamik der Ausgangsspannungsregelung ist durch entsprechende Tiefpasscharakteristik von $G(s)$ so zu wählen, dass i_{Cd}^* nur langsam über mehrere Netzperioden geändert wird beziehungsweise der entsprechend

$$i'^*(t) = u'(t) \cdot G^*(t) \quad (3.76)$$

resultierende Netzstrom einen sinusförmigen Verlauf zeigt (nur geringfügige Änderung bzw. näherungsweise Konstanz von $G^*(t)$ über eine Netzperiode). Insbesondere darf die prinzipbedingt auftretende Schwankung von u_d beziehungsweise die Regelabweichung $U_d^* - u_d$ zu keiner Änderung von G^* mit zweifacher Netzfrequenz führen, die entsprechend Gleichung (3.76) in einer Verzerrung von i'^* und damit des Netzstromes i_1 resultieren würde. Die Dimensionierung der Gleichrichterschaltung wird in Kapitel 3.8 ausführlich behandelt.

3.7 Eingangersatzwiderstand der Gleichrichterschaltung

Wie vorgehend beschrieben wird der Ersatzeingangswiderstand des Gleichrichtersystems bei Beschränkung auf die Betrachtung der Grundschwingung $i_{1G} = i_1^*$ des Eingangstromes durch den folgenden Leitwert G^* definiert:

$$R^* = \hat{U}_1 / \hat{I}_1^* = 1/G^* \quad (3.77)$$

Der Widerstand R^* wird in der Literatur als 'Loss-Free Resistor' bezeichnet, um zu betonen, dass die dem Widerstand R^* entsprechende Eingangsleistung

$$p1(t) = \frac{u_1^2}{R^*} \quad (3.78)$$

nicht in Verlustwärme umgesetzt, sondern durch die Diodenbrücke und den Hochsetzsteller an den Ausgang, das heisst in den Ausgangskondensator C_d beziehungsweise an die Last R_d geliefert wird. R^* respektive G^* werden, wie zuvor beschrieben, durch den Ausgangsspannungsregler $G(s)$ bestimmt. Liegt nun eine definierte Belastung des Ausgangs in Form eines Lastwiderstandes R_d vor, wird bei konstanter Ausgangsspannung $u_d = U_d^* = U_d$ konstante Leistung P_d an die Last abgegeben. Unter Vernachlässigung der Verluste des Konverters heisst das, dass auch die aus dem Netz aufgenommene Leistung einen konstanten Wert aufweist:

$$P_{1}^* = \frac{1}{2} \cdot \hat{U}_1 \cdot \hat{I}_1^* = \frac{U_d^{*2}}{R_d} = P_d^* \quad (3.79)$$

Daraus lässt sich die Netzgrundschwingungsamplitude \hat{I}_1^* leicht berechnen:

$$\hat{I}_1^* = \frac{2P_d^*}{\hat{U}_1} \quad (3.80)$$

Sinkt nun die Amplitude der Netzspannung \hat{U}_1 , wird durch den Ausgangsspannungsregler G^* und damit \hat{I}_1^* erhöht um P_{1}^* gleich P_d^* zu halten; entsprechend findet bei Ansteigen der Spannungsamplitude \hat{U}_1 eine Verringerung von \hat{I}_1^* statt. Dieses Konstantleistungsverhalten ist in Bild 3.18 b) leicht zu erkennen.

Das Konstantleistungsverhalten am Gleichrichtereingang entspricht folgendem negativen differentiellen Leitwert

$$g^* = \frac{d\hat{I}_1^*}{d\hat{U}_1} = \frac{P_d^*}{\frac{1}{2} \cdot \hat{U}_1^2} = \frac{\hat{U}_1 \cdot \hat{I}_1^*}{\hat{U}_1^2} = \frac{\hat{I}_1^*}{\hat{U}_1} = -\frac{1}{R^*} \quad (3.81)$$

Das Gleichrichtersystem weist somit einerseits einen positiven Wert des Ersatzeingangswiderstandes R^* auf, zeigt jedoch andererseits hinsichtlich langsamer, das heisst über mehrere Netz-

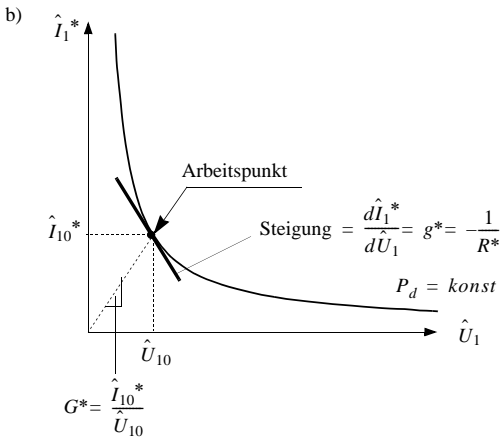
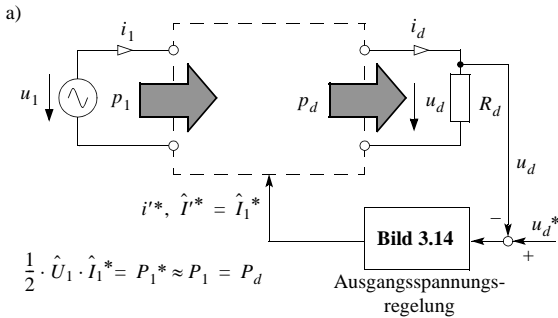


Bild 3.18: Abhängigkeit des Sollwertes \hat{I}_1^* der Eingangsstromamplitude \hat{I}_1 von der Amplitude \hat{U}_1 der Netzspannung u_1 unter der Voraussetzung idealer Ausgangsspannungsregelung $u_d = u_d^* = U_d$ beziehungsweise konstanter Ausgangsleistung P_d . Im Strom-Spannungs-Diagramm sind ferner der absolute Eingangsleitwert G^* und der differentielle Eingangsleitwert g^* eingetragen

perioden T_1 erfolgender Änderungen des Spitzenwertes \hat{U}_1 der Netzspannung u_1 beziehungsweise für wesentlich unter der Netzfrequenz f_1 liegende Frequenzen eine negative differentielle Eingangsimpedanz:

$$r^* = \frac{1}{g^*} = -R^* \tag{3.82}$$

Der Betrag der differentiellen Eingangsimpedanz r^* ist gleich R^* !