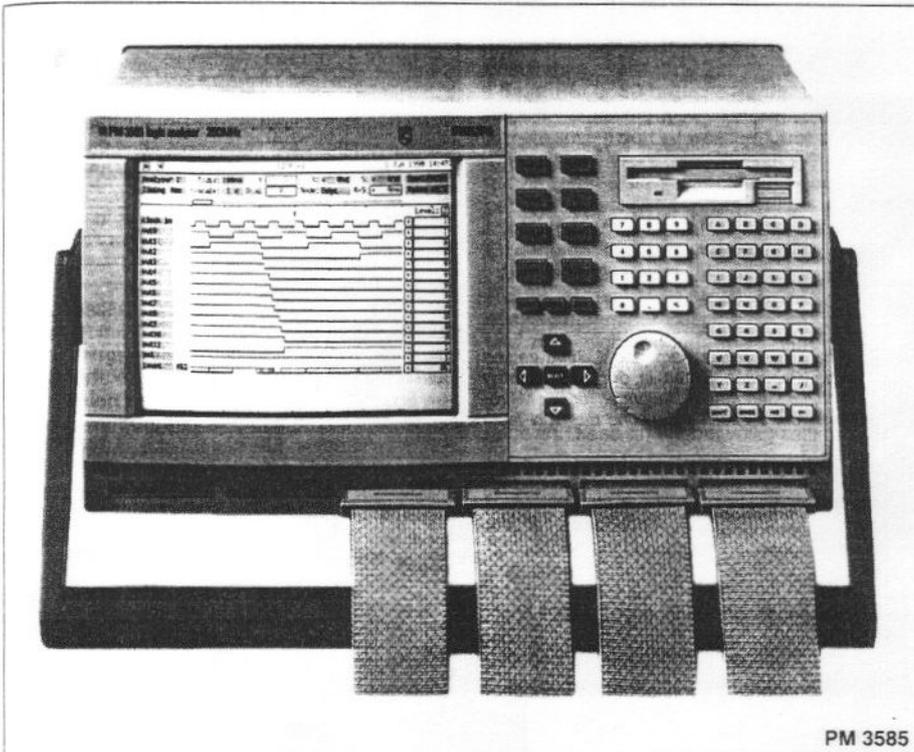


With compliments
Helmut Singer Elektronik
 www.helmut-singer.de info@helmut-singer.de
 fon +49 241 155 315 fax +49 241 152 066
 Feldchen 16-24 D-52070 Aachen Germany



PM 3585

PM 3580 Logikanalysator-Familie mit Dual-Analyse-Architektur

Gleichzeitige Zustands- und Timing-Analyse in einem Erfassungslauf

Integrierte Triggermöglichkeiten

Zustands- und Timing-data gleichzeitig auf allen Kanälen

200 MHz Abtastrate für Timing-Analyse

50 MHz Abtastrate für Zustandsanalyse

Glitch-Erkennung bis 3 Nanosekunden

Time-stamp von Zustands- und Timing-Informationen mit 5 ns Auflösung

Versionen mit 32, 64 und 96 Kanälen

Symbolics

RS 232- und IEEE-Optionen

MS/DOS-Utilities für Graphik und Nachverarbeitung

Boundary-Scan-Testoptionen mit automatischer Testmuster-Generierung

Doppelte Information bei halber Arbeit

Die Logikanalysatoren der Serie PM 3580 von Philips sind ein durchgreifender Schritt in die Zukunft. Als leistungsfähige Allzweckgeräte stellen Sie neue Möglichkeiten in der Timing- und Zustandsanalyse bereit, mit denen sogar die neueste 32-Bit-Technik effektiv behandelt werden kann. Das wesentliche jedoch ist, daß diese Geräte Ihnen einen völlig neuen, erstaunlich

effektiven Weg zur Arbeit mit dem Prüfling eröffnen. Damit sind Sie ab sofort in der Lage, Ihre Hardware und Software schnell und problemlos zu analysieren.

Logikanalysatoren dienen zum Debuggen von digitalen Designs, und zwar sehr oft in einer der letzten Phasen des Designzyklus, wenn Software und Hardware zum ersten Mal zusammen verwendet werden. Wenn ein Fehler auftritt, kann dies an der Software (Zustandsanalyse) oder an der Hardware (Timing-Analyse) liegen. Um die

Fehlerursache zu lokalisieren, muß der Analytiker sowohl Daten über die Software als auch über die Hardware bereitstellen.

Bei älteren Logikanalysatoren stehen Ihnen generell nur getrennte Systeme für die Timing- und Zustandsanalyse zur Verfügung, so daß zur Untersuchung von Hardware- und Software-Problemen immer zwischen den Tastköpfen umgeschaltet werden muß.

Die Logikanalysatoren der Familie PM 3580 bieten Ihnen jedoch die Möglichkeit, alle Daten mit einem Tastkopf, einem Setup und einem gemeinsamen Interface zu erfassen. Damit haben Sie die doppelte Information mit der halben Arbeit und vermeiden die üblichen Schwierigkeiten.

Zustands- und Timing-Daten auf bis zu 96 Kanälen gleichzeitig

Die Logikanalysatoren der Familie PM 3580 können mit ihrer exklusiven Architektur der Dual-Analyse per Pin gleichzeitig Zeit- und Zustandsverläufe für bis zu 96 Kanäle bei einer einzigen Messung speichern. Das heißt: keine doppelten Messungen, keine wiederholten Messungen.

Darüber hinaus verfügen die Geräte über eine deutlich gestiegene Leistungsfähigkeit. Die Abtastrate für Timing-Analysen kann bis zu 200 MHz und für Zustandsanalysen bis zu 50 MHz für alle Kanäle betragen. Damit gehört die Einschränkung der Kanalzahl zugunsten der Geschwindigkeit der Vergangenheit an. Die Grenze für erkennbare Störimpulse (Glitches) ist auf 3 ns gesenkt worden. Auch das gilt für alle Kanäle und ohne Einschränkung der Zeitauflösung.

Außerdem arbeiten die Geräte schneller, selbständiger und ihre Bedienung ist leichter erlernbar als je zuvor. Dafür garantiert eine moderne, bedienerfreundliche Benutzerschnittstelle.

Ein neues Konzept in der Logikanalyse

Die revolutionäre Architektur der Serie PM 3580 eröffnet neue Möglichkeiten für eine schnelle, effektive Logikanalyse. Ein Beispiel: Sie müssen eine Zustandsanalyse zur Überwachung der Busse und Signale zu dem Zeitpunkt durchführen, an dem die Daten in Buffer, Register oder Speicher des Prüflings eingetaktet werden. Und Sie müssen gleichzeitig eine Timing-Analyse durchführen, um den zeitlichen Zusammenhang der Signale zwischen dem externen Takt zu erfassen.

Dies war mit der herkömmlichen Logikanalyse immer nicht ganz einfach. Ältere Logikanalysatoren verfügten nur über getrennte Systeme zur Zeit- und Zustandsanalyse, und für jedes System gab es gesonderte Tastköpfe. Es ist schon kompliziert genug, einen Satz von Zustands-Tastköpfen anzuschließen. Sollen aber für eine Anzahl von Zustandssignalen die Zeitverläufe aufgenommen werden, so müssen außerdem Timing-Tastköpfe angebracht werden. Das ist doppelte Arbeit - mit dem Risiko, daß die Tastköpfe während der Messung abfallen und daß die zusätzliche kapazitive Last die Signale eventuell verfälscht.

Logikanalysatoren

Familie PM 3580

Es folgte eine Gruppe von Logikanalysatoren, bei denen eine Anzahl von Kanälen zwischen der Aufnahme von Zustands- und Zeitverläufen umgeschaltet werden konnte. Damit war es möglich, zunächst Zustandsvorläufe zu messen, und nach der Rekonfiguration konnten die Zeitverläufe mit denselben Tastköpfen aufgenommen werden. Das war ein großer Fortschritt – solange Sie nicht dieselben Zustandsinformationen zur Definition des Triggerpunktes benötigten. Das ist aber gewöhnlich der Fall. Falls Ihr Logikanalysator über genügend Kanäle verfügte, konnten Sie sich also diese Informationen beschaffen. Aber wieder müssen Sie doppelt anschließen.

Die neuen Logikanalysatoren von Philips verhelfen Ihnen nun zu einer schnellen Lösung Ihrer Probleme. Mit ihrer neuen Architektur der Dual-Pin-Analyse stellen Sie die bisher engste Kopplung zwischen Zeit- und Zustandsanalyse bereit. Ein einziger Satz einfach anzuschließender leichter Tastköpfe bzw. Adapter versorgt Sie bei einer Messung mit allen Informationen zu Zeit- und Zustandsverläufen, die Sie brauchen. Damit gehören zeitaufwendige und fehleranfällige Doppelmessungen, Wiederholungsmessungen und die Unsicherheit bezüglich der Zuverlässigkeit der Verbindungen der Vergangenheit an. Kurz gesagt, die Dual-Analysis-Architektur bietet Ihnen die Meßdaten, die Sie brauchen – schnell, einfach und zuverlässig.

Dual-Analyse-Kanäle, die deutlich mehr bieten

Wenn Sie einen Logikanalysator der Serie PM 3580 von Philips nutzen, kommen Sie mit weniger Kanälen aus als bei einem herkömmlichen Gerät. Haben Sie z.B. ein System zu untersuchen, das durch einen 80286 gesteuert wird, so benötigen Sie bei Verwendung herkömmlicher Logikanalysatoren 48 Kanäle für die Zustandsanalyse und weitere 32 Kanäle für die Zeitanalyse. Insgesamt sind das 80 Kanäle.

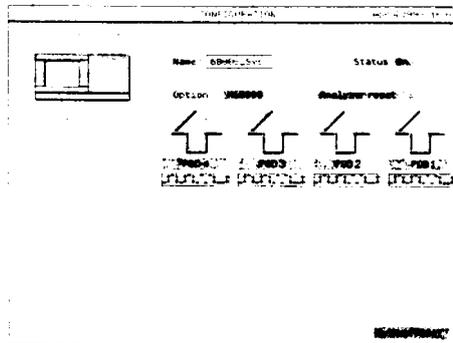
Dagegen genügen Ihnen mit den PM 3580 64 Kanäle bzw. mit dem PM 3585 48 Kanäle für die Zustands- und Zeitanalyse des 80286. So stehen Ihnen die restlichen 16 Kanäle für andere Zwecke zur Verfügung. Sie können damit z.B. Folgelogik oder Zeit- und Zustandsverläufe eines externen Busses analysieren. Mit einem 96-Kanal-PM 3585 können Sie sogar alle Informationen zu Zeit- und Zustandsverläufen aufnehmen, die Sie – z.B. für die Reassemblierung und die Kontrolle des Zeitverlaufs der Bussignale – von einem der neuesten 32-Bit-Mikroprozessoren benötigen. Und es bleiben Ihnen noch 16 Kanäle für andere Aufgaben zur Verfügung.

Vier Modelle stehen zu Ihrer Wahl

Ob Sie eine einfache digitale Schaltung debuggen oder modernste Systeme entwickeln, ein Logikanalysator aus der Familie PM 3580 paßt immer für Ihre Applikation:

PM 3580/30 – 32 Dual-Analysekanäle mit 100 MHz Abtastrate für Timing und 50 MHz Abtastrate für State

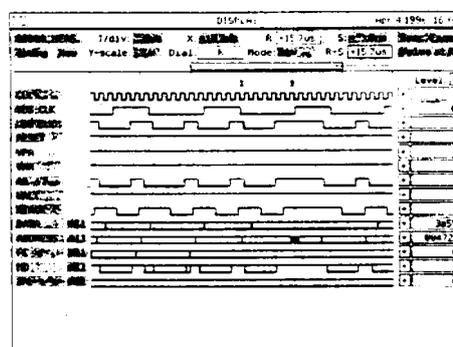
Logikanalyse zu einem erschwinglichen Preis. Die Grundmodelle bieten effiziente Timing-Messungen und eignen sich für 8-Bit-Mikroprozessor-Applikationen.



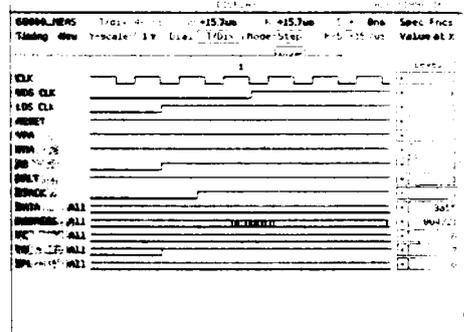
Die Logikanalysatoren der Familie PM 3580 zeigen Ihnen die gewünschten Daten in der gewünschten Form. Einfach die Standardeinstellungen für den Mikroprozessor von der Diskette laden und die RUN-Taste drücken.

Startnr	Wahl	Umschalt	Y	Wahl	R	Wahl	R	Wahl	R	Wahl	R
0001	4	6	000726	4ef2	3FF	++14 PC		000714			+08 Bus
0002	4	6	000722	11f2							+02 Bus
0003	4	6	000714	1212	MOV E	(A2)DI					+06 Bus
0004	4	6	000716	30d1	MOV E	DI,MS					+06 Bus
0005	4	6	004001	3d55		er Luvrel					+06 Bus
0006	4	6	000718	3415		er Luvrel					+06 Bus
0007	4	6	000718	7f55		er Luvrel					+06 Bus
0008	4	6	000718	16d1		er Luvrel					+06 Bus
0009	4	6	000718	7f55		er Luvrel					+06 Bus
0010	4	6	000718	7f55		er Luvrel					+06 Bus
0011	4	6	000718	7f55		er Luvrel					+06 Bus
0012	4	6	000718	7f55		er Luvrel					+06 Bus
0013	4	6	000718	7f55		er Luvrel					+06 Bus
0014	4	6	000718	7f55		er Luvrel					+06 Bus
0015	4	6	000718	7f55		er Luvrel					+06 Bus
0016	4	6	000718	7f55		er Luvrel					+06 Bus
0017	4	6	000718	7f55		er Luvrel					+06 Bus
0018	4	6	000718	7f55		er Luvrel					+06 Bus

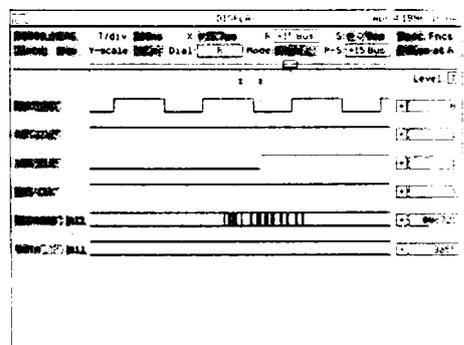
Alle Standard-Labels für den 68000 erscheinen auf dem Bildschirm. Finden Sie einen Fehler ...



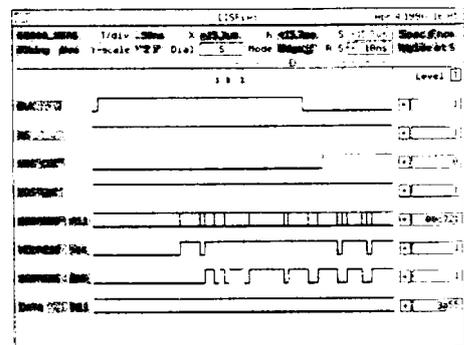
... schalten Sie einfach um zur Zeitdarstellung. Nun sehen Sie die Zeitverläufe derselben Signale – hier einen verrauschten Adreßbusübergang.



Wählen Sie den verrauschten Übergang an und vergrößern Sie ihn ...



... setzen Sie die relevanten Zeitverläufe ein und löschen Sie den Rest. In diesem Fall stellt sich heraus, daß der Adreßbus instabil arbeitet, wenn er getaktet wird.



Arbeiten Sie sich zur Fehlerquelle vor, indem Sie die einzelnen Datenleitungen durchschalten, um zu sehen, welche von ihnen verrauscht ist. Diese hier zeigt eine Schwingung von 10 ns.

PM 3580/60 – 64 Dual-Analysekanäle mit 100 MHz Abtastrate für Timing und 50 MHz Abtastrate für State

Mit mehr Kanälen können Sie kompliziertere Schaltungen testen. Dieses Modell eignet sich für die Logik-Timing-Analyse sowie für 8- und 16-Bit-Mikroprozessor-Applikationen.

PM 3585/60 – 64 Dual-Analysekanäle mit 200 MHz Abtastrate für Timing und 50 MHz Abtastrate für State

Dieses leistungsfähige Gerät enthält zwei logisch getrennte Analysatoren mit 16-Kanal-

Bereichen – und bietet Ihnen sämtliche Möglichkeiten zur Multiprozessor-Analyse. Dieses Modell eignet sich für Logik-Timing-Messungen mit hoher Auflösung sowie für 8- und 16-Bit-Mikroprozessor-Applikationen.

PM 3585/90 – 96 Dual-Analysekanäle mit 200 MHz Abtastrate für Timing und 50 MHz Abtastrate für State

Dieses Spitzenmodell bietet die gleichen Funktionen wie der PM 3585/60 und zusätzliche Möglichkeiten zur Behandlung von 32-Bit-Prozessoren.

Schnelles Setup

Dadurch, daß nur ein Tastkopf für alle Daten angeschlossen zu werden braucht, können Sie viel Zeit sparen. Außerdem ist das Risiko, daß die Tastköpfe während der Messung abfallen oder die zusätzliche kapazitive Last die Signale verfälscht wesentlich geringer. Die meisten schnell anschließbaren Adapter für diese neue Architektur haben eine Kapazität von nur 15 pF pro Kanal und reduzieren damit das Anschlußproblem auf einen Schritt - den Meßclip anzuschließen.

Herkömmliche Logikanalysatoren mit Schnellanschlüssen für State-Daten belasten jeden Kanal oft mit 100 pF. Durch doppelten Anschluß von Timing-Tastköpfen wird das Problem noch verschärft. Wenn durch diese Belastung die Fehler maskiert werden, müssen einzelne Clips verwendet werden. Im Fall eines 80286 z.B. würde dies den Anschluß von 48 Kanälen für die Zustandsdaten, den weiteren Anschluß von 32 Kanälen für die Timing-Daten sowie 10 Masse-Anschlüsse und 4 Taktsignale, das heißt insgesamt 94 Anschlüsse, bedeuten.

Die Schwierigkeit, mehrere Tastköpfe sicher anzuschließen, macht eine Messung mit doppeltem Tastkopfanschluß unzuverlässig und bringt dabei das Risiko mit sich, daß der Prüfling übermäßig belastet wird.

Durch die Möglichkeit, nur einen Anschluß mit geringer Kapazität für State und Timing vorzunehmen und dabei für beide Datenarten nur eine Einstellung zu verwenden, kann der Logikanalysator sehr schnell eingerichtet werden. Durch den Mikroprozessor-Support beschränkt sich die Bedienung des Analysators auf Anschließen des Meßclips, Einschalten des Gerätes (der Analysator konfiguriert sich automatisch entsprechend dem verwendeten Mikroprozessor) und Drücken der RUN-Taste, um sowohl disassemblierte State-Daten als auch komplette Timing-Daten zu erhalten. Wählen Sie eine Triggerbedingung für die Timing- oder Zustandsanalyse oder für beide, und sehen Sie sich die Zeit- und Zustandsverläufe an, um den Fehler zu lokalisieren.

Schnell zu erlernen

Die grundsätzliche Bedienung der Logikanalysatoren PM 3580 kann in weniger als 30 Minuten erlernt werden. State- und Timing-Ergebnisse sind logisch in einer Benutzerschnittstelle integriert. Wenn Sie lernen, wie man ein Timing-Triggerwort einstellt, wissen Sie auch, wie ein State-Triggerwort eingestellt wird. Beide werden im gleichen Popup-Menü gewählt.

Die Popup-Menüs führen Sie durch die Einstellung des Gerätes. Wenn Sie mit der Bedienung vertrauter sind, gibt es auch logische Abkürzungen: Um z.B. den Cursor zum Triggerpunkt zu bewegen, brauchen Sie nur „T“ einzugeben.

Schnelle Analyse

In den meisten Fällen möchten Sie die Datenverarbeitung auf Ihre speziellen Bedürfnisse zuschneiden. Das kann durch Namen für einzelne Kanäle, die sich speziell auf Ihre Schaltung beziehen (Definition von Takt, Interrupt-Leitun-

gen und Bussen) oder durch genauere Betrachtung von bestimmten Zuständen mit Hilfe der Triggermöglichkeiten des Logikanalysators geschehen.

Beim PM 3580 braucht für die Daten-Labels nur der Name eingegeben und ein oder mehrere Kanäle spezifiziert zu werden. Über die vollständige alphanumerische Tastatur können sogar ganze Label-Listen schnell und bequem eingegeben werden. Mit den als Option erhältlichen Mikroprozessor-Support-Paketen erfolgt die Eingabe der Labels vollautomatisch.

Die Definition eines synchronen (Zustands-)Taktes ist genauso einfach. Externe Takte können von einem der Zustandskanäle ausgewählt und zusätzlich von jedem einzelnen Takt oder von allen Kanälen qualifiziert werden. Jedesmal, wenn ein solcher Takt definiert wird, zeigt der Logikanalysator automatisch die Zustandsverläufe an. Diese sind dabei völlig zeitkorreliert mit den Zeitanalyse- und Zustandsdaten gespeichert.

Einmal definierte Kanal-Labels werden sowohl in der Zustands- als auch in der Zeitdarstellung angezeigt. Das geht auch gleichzeitig, indem Sie den Bildschirm teilen (split screen). Labels können darüber hinaus auch nachdefiniert werden, wenn die Datenaufnahme bereits abgelaufen ist. Das ist z.B. nützlich, wenn Sie einen Bus aufteilen wollen.

Neben der gleichzeitigen Bereitstellung von Zustands- und Zeitverläufen auf allen Kanälen bietet die neue Dual-Architektur von Philips auch eine einfachere Triggersteuerung für einzelne Kanäle. Herkömmliche Logikanalysatoren hatten für die Zustands- und die Zeitanalyse getrennte Steuerungen, zwischen denen nur sehr schwache Verbindungen bestanden. Der PM 3580 hingegen bietet Triggersequenzen bis zu 8 Ebenen, wobei auch Zustands- und Timing-Triggerereignisse miteinander verknüpft werden können. Die Triggerworte können in derselben Art wie die Kanäle mit Labels gekennzeichnet werden.

Eine Triggereinstellung könnte nicht einfacher sein. Wählen Sie aus einer Liste der gebräuchlichen Triggerfolgen Ihre aus, geben Sie die Triggerworte ein und drücken Sie die RUN-Taste.

Eine noch komplexere Triggerung ist im benutzerdefinierten Modus möglich. Benutzen Sie als Startpunkt einen Triggerimpuls oder eine vordefinierte Triggerfolge. Die Auswahl von Bit-Mustern, Bereichen, Zeitfiltern usw. ist innerhalb einer einzigen Folge möglich. Außerdem kann jede Ebene sowohl auf einen externen Triggerimpuls warten als auch selbst einen Triggerimpuls senden.

Einfach zu bedienen und dabei enorm leistungsstark

Einfachheit in der Bedienung muß nicht mit einer geringeren Leistung des Gerätes einhergehen. Der Beweis dafür sind die Logikanalysatoren der Serie PM 3580 von Philips. Sehen Sie sich die technischen Daten genauer an: Zum Beispiel die Abtastrate von 100 bzw. 200 MHz für die Zeitanalyse mit ständiger Transitional-Speicherung für alle Kanäle. Gleichzeitig steht für die Zustandsanalyse eine Abtastrate von 50 MHz zur Verfügung. Dieser Wert ist unabhängig

von der momentan durchgeführten Operation. Hinzu kommt für alle Kanäle die Glitch-Erkennung bis 3 ns ohne Einbußen bei der Zeitauflösung.

Als Datenspeicher stehen Ihnen beim PM 3580 volle 2 K pro Kanal zur Verfügung (1 K beim PM 3580), um Zustands- und/oder Zeitinformationen je nach Wunsch zu speichern. Der Zeitmarken-Speicher ist davon getrennt. Die Zeit- und Zustandsdaten sind jederzeit zum Triggern des Analysators verfügbar, unabhängig davon, ob sie gespeichert oder nicht gespeichert wurden.

Damit werden von Philips mit der neuen Dual-Architektur zwei leistungsfähige Logikanalysatoren in einem einzigen Gerät der Serie PM 3580 geboten, ein Gerät mit doppelter Leistungsfähigkeit.

Diese Leistung reicht bis an die Spitzen der Meßclips, wobei durch die leichten Adapter und Tastköpfe mit geringer kapazitiver Last die Belastung der Schaltkreise minimiert wird. Das ist besonders wichtig bei Platinen mit den modernsten Mikroprozessoren oder beim Betrieb von Komponenten in Grenzbereichen.

Leistungsfähige Funktionen für das Software-Debugging

Mit echter Bereichserkennung, selektiver Speicherung (global oder pro Ebene) und acht Ebenen für die Triggerung können Sie sämtliche Aktivitäten eines Systems erfassen. Nach der Datenaufnahme können Sie sich die Mnemonik anzeigen lassen und durch die Disassemblierung erhalten Sie einen Überblick über die einzelnen Vorgänge. Für die meisten Prozessoren bietet der Disassembler zwei Betriebsarten. Bus-Disassemblierung oder die Disassemblierung des tatsächlichen Programmablaufs unter Berücksichtigung der Pipeline-Aktivität. Hierbei werden Anweisungen weggelassen, die übersprungen und nicht ausgeführt werden. Die Mnemonik-Tabelle ist eine MS/DOS-Datei, die Sie auf einem MS/DOS-PC vorbereiten können.

Um einen Überblick über die Software-Aktivität zu erhalten, können Sie den Graphik-Modus für die Zustandsdaten einstellen und sich Zustandsverläufe zusammen mit Zeitverläufen plotten lassen. Wenn Sie z.B. den Adreßbus-Wert einer Subroutine plotten, können Sie schnell sehen, an welcher Stelle das Programm aus der Subroutine springt. Oder verwenden Sie den Graphik-Modus, um die Aktivität eines DSP oder A/D-Umsetzers in Abhängigkeit von der Zeit zu plotten.

Transitional Timing

Alle Logikanalysatoren der Familie PM 3580 arbeiten mit dem Transitional Timing-Prinzip von Philips, das eine optimale Nutzung des Speichers bei der Erfassung von Timing-Daten sicherstellt. Hierbei werden die Daten nicht kontinuierlich und unabhängig davon aufgenommen, ob eine Zustandsänderung vorliegt oder nicht, sondern nur dann, wenn tatsächlich eine Zustandsänderung erfolgt. Gleichzeitig wird hierbei eine Zeitreferenz gespeichert, die den Zeitpunkt der Zustandsänderung angibt.

Bei Transitional Timing wird die Speichertiefe automatisch an die Geschwindigkeit der

Familie PM 3580

aufgenommenen Signale angepaßt, wobei immer die höchstmögliche Auflösung (5 ns für die Logikanalysatoren PM 3585) verwendet wird. Auch bei sehr schnellen Signalen garantiert Transitional Timing mindestens die gleiche Aufzeichnungslänge wie ein herkömmlicher Timing-Analysator mit der gleichen Speichergröße. Bei langsameren Signalen liegen die Vorteile von Transitional Timing auf der Hand: Der verfügbare Speicher wird effizienter genutzt.

Adapter mit geringer Kapazität

Zusätzlich zu Ihrer hohen Leistung in der Logikanalyse verfügt die Familie PM 3580 über eine neue Adapter-Technologie, die speziell für die ständig zunehmenden Chip-Geschwindigkeiten entwickelt wurde und mit der es möglich ist, sowohl State- als auch Timing-Daten gleichzeitig aufzunehmen. Für diese Geräte wurde eine neue Reihe von passiven und halb passiven Adaptern mit einer äußerst geringen Kapazität - typisch nur 15 pF pro Pin - entwickelt. Zu diesen Schnelladaptern gehören in den meisten Fällen entsprechende bauelementspezifische Software-Disassembler. Für Spezialfälle wie beim Prozessor 80386, dessen Takt-Timing eine aktive Adapter-Schaltung erfordert, sind getrennte Adapter für reine Timing-Informationen verfügbar.

Zwei Logikanalysatoren in einem

Ein besonderes Feature der Logikanalysator-Modelle PM 3585: Sie können in zwei logisch getrennte Analysatoren aufgeteilt und die 16-kanaligen Tastköpfe den beiden Logikanalysatoren beliebig zugewiesen werden. Jeder der beiden Logikanalysatoren erfaßt Zustandsdaten mit einem eigenen externen Takt, während gleichzeitig die entsprechenden Timing-Daten aufgenommen werden. Zustands- und Timing-Daten sind mit einer Auflösung von bis zu 5 ns eng zeitkorreliert.

Beide Analysatorbereiche funktionieren unabhängig voneinander, erfassen sowohl Zustands- als auch Timing-Daten auf jedem Kanal und haben eigene Triggersequenzen. Bei jedem Triggerpegel kann ein Analysatorbereich auf die Triggerung vom anderen Analysator warten oder selber ein Triggersignal für den anderen Analysator generieren. Zustands- und Timing-Erfassung der beiden Logikanalysator-Bereiche können sogar unabhängig voneinander gestoppt werden, ohne die Zeitkorrelation zu verlieren. Dies ist eine besonders nützliche Funktion für die Erfassung von Ereignissen, die zeitlich weit auseinander liegen.

Die Vorteile dieser Sonderfunktion kommen vor allem bei der Fehleranalyse von Multibus-Systemen zum Ausdruck, z.B. bei der Untersuchung eines Mikroprozessors und eines Peripherie-Busses. Wenn die Antwort von der Peripherie auf eine Sequenz vom Mikroprozessor nicht dem erwarteten Wert entspricht, kann mit den beiden logisch getrennten Analysatoren des PM 3585 die gesendete und empfangene Sequenz in allen Einzelheiten betrachtet werden. Mit einer relativ einfachen, transparenten Prozedur kann also festgestellt werden, ob die Fehlerursache beim Mikroprozessor-Board oder bei der Peripherie liegt.

Einfacher Anschluß an andere Geräte

Wenn zusätzliche Daten benötigt werden, ist es oft praktisch, wenn weitere Geräte an den Logikanalysator angeschlossen werden können. Zum Beispiel können dann mit einem digitalen Speicheroszilloskop analoge Daten auf einem oder mehreren Signalen erfaßt werden. Für die Untersuchung der internen Funktion eines Mikroprozessors wäre ein In-Circuit-Emulator ganz nützlich, denn er bietet die Möglichkeit, die Ausführung des Programms zu unterbrechen.

An die Logikanalysatoren der Familie PM 3580 können diese externen Geräte einfach angeschlossen werden. Bei jeder Triggerebene kann ein TTL-Impuls an der BNC-Buchse generiert werden, und eine beliebige Triggerebene kann so programmiert werden, daß auf einen externen Triggerimpuls gewartet wird.

Ein Emulator kann z.B. verwendet werden, um eine bestimmte Software-Bedingung zu simulieren, die anscheinend zu einem intermittierenden Echtzeit-Problem führt. Dabei kann der Ausgang des Emulators verwendet werden, um einen Anfangspegel im Logikanalysator zu triggern. Sobald das Problem auftritt, triggert der Analysator, der im Auto-Repeat-Betrieb arbeitet, sich selber und ein DSO. Mit dieser Technik stehen sowohl die digitalen als auch die analogen Daten zur Verfügung, die erforderlich sind, um die Fehlerursache zu lokalisieren.

Eingänge und Ausgänge

Die Logikanalysatoren der Familie PM 3580 verfügen neben dem BNC-Triggeranschluß auch über einen parallelen Drucker-Port für den Hardcopy-Ausdruck, über einen seriellen RS-232-Anschluß für Diagnose und optionale Kommunikations-Software, über einen optionalen IEEE 488-Anschluß und Software, die Talker/Listener-Modi unterstützt, sowie über einen Video-Ausgang für den Anschluß eines externen VGA-Monitors. Auch ein 1,44-MB-Diskettenlaufwerk ist vorgesehen, um Logikanalysator-Daten und -Einstellungen im MS-DOS-Format zu speichern. Hiermit ist es möglich, die Daten einfach auf einem MS-DOS-PC aufzubereiten.

Spezifikationen

Technische Daten

Eingang

Impedanz der Tastköpfe: 200 k Ω /7pF (typisch)
Schwellwert für je 8 Kanäle: TTL, ECL oder variabel (-3,0 V bis +12,0 V)

Schwellwertgenauigkeit: $\pm 2,5\%$ von $V_m \pm 150$ mV

Schwellwert-Übersteuerung: 150 mV

Minimaler Swing: 2 x (300 mV + 2,5% von V_m), zentriert auf V_m (V_m = gewählte Schwellwertspannung)

Maximale Eingangsspannung: ± 50 V Spitze
Skew: < 4 ns

Konfigurationen

Logikanalysatoren der Serie PM 3580 haben einen Analysator mit Dual-Analyse-per-Pin-Architektur. Logikanalysatoren der Serie PM 3585 beinhalten zwei getrennte Logikanalysatoren. Jedem Logikanalysator können die 16-kanaligen Tastköpfe beliebig zugeordnet werden, und Zustands- sowie Zeitdaten werden gleichzeitig aufgezeichnet.

Timing-Analysator

Abtastrate: 5 ns (10 ns für PM 3580)

Genauigkeit der Abtastrate: 0,005 %

Genauigkeit der Zeitintervalle: \pm (Abtastrate + Kanal-zu Kanal-Skew + 0,005% des aufgenommenen Zeitintervalls)

Kleinster erkennbarer Impuls: 6 ns (typisch) (11 ns für PM 3580), 7 ns (garantiert) (12 ns für PM 3580)

Speicherverfahren: Transitional-Speicher

Glitch-Erfassung

Kleinster erkennbarer Glitch: 3 ns (typisch), 4 ns (garantiert)

Zustands-Analysator

Anzahl der externen Takte: 4¹

Taktflanken: Steigend, fallend, beliebig

Minimale Taktimpulslänge: 5 ns

Taktwiederholrate: Maximal 50 MHz

Einstell- und Haltezeit: Daten- und Taktqualifizierer müssen ≥ 10 ns vor und ≥ 0 ns nach dem externen Taktsignal vorhanden sein.

Maximaler Zeitmarken-Fehler: \pm (5 ns + 0,005% des aufgenommenen Zeitintervalls)

¹ Von jedem Kanal aus anwählbar. Taktqualifizierer können durch UND-Verknüpfungen beliebiger oder aller Eingangskanäle definiert werden. Bis zu vier solcher Ausdrücke können auch ODER-verknüpft werden.

Datenspeicher-Betriebsarten

Der Datenspeicher der Serie PM 3580 ist vom Zeitspeicher getrennt. Zustandsdaten werden immer mit Zeitmarken versehen.

	PM 3585		PM 3580	
	Anzahl der Zustände	Meßdauer ²	Anzahl der Zustände	Meßdauer ²
Timing/State ³	1024	5,12 μ s/ 12 h	512	5,12 μ s/ 6 h
Nur State	2048	-	1024	-
Nur Timing ⁴	-	10,24 μ s/ 24 h	-	10,24 μ s/ 12 h
Timing/Glitch	-	5,12 μ s/ 12 h	-	5,12 μ s/ 12 h

² Die minimale Meßdauer gilt für Signalfrequenzen über 25 MHz, die maximale Meßdauer gilt für langsame Eingangssignale. Zustandsdaten können maximal über zwei Tage zeitkorreliert aufgenommen werden.

³ Timing/State-Speicher: Standardvorgabe, wenn ein externer Takt definiert ist.

⁴ Timing-Speicher: Standardvorgabe, wenn kein externer Takt definiert ist.

Triggerfolgen

Triggerfolgen gelten für den einen Logikanalysator im PM 3580 und jeden der beiden Logikanalysatoren im PM 3585. Es ist zu beachten, daß stets auf alle Timing- und State-Triggererkenner zugegriffen werden kann, selbst wenn der entsprechende Datentyp nicht gespeichert wird.

Sequenztypen: Vordefiniert, benutzerdefiniert, Neustart

Vordefinierte Sequenzen: Auswahl aus einer Standardliste gebräuchlicher Folgen

Benutzerdefinierte Sequenzen: 8 Triggerebenen mit je 2 Bedingungen (IF, ELSE IF)

Neustart-Sequenzen: 8 einfache Triggerebenen mit jeweils einer Bedingung zum globalen Neustart

Zeitverzögerung zwischen Ebenen: Keine
Triggerbedingungen: Beliebige ODER-Verknüpfung von entweder Zustands- oder Zeit-Triggererkenntern (NOT-Elemente werden zunächst UND-verknüpft) oder Time-out-Zählern. Bei Erfüllung einer Bedingung wird die Steuerung an jede beliebige andere Triggerebene übergeben.

Datenaufnahmestopp: Die Aufnahme von Zeit- oder Zustandsdaten kann bei Erfüllung einer Triggerbedingung unabhängig voneinander gestoppt werden.

Zähler: Es sind insgesamt 4 Zähler (1 - 65535) als Ereignis- oder Time-out-Zähler für beliebige Triggerbedingungen verfügbar.

Triggererkenner

Jeder Erkener (außer Glitch und Flanke) verwendet UND-Verknüpfungen von Bitwerten (0, 1 oder X) für alle definierten Labels.

Timing-Analyse

Timing-Worte: 1 Wort mit 5 ns Auflösung (10 ns für PM 3580); 2 Worte mit Timing-Filtern (20 ns bis 1,31 ms)

Flankendetektor: Beliebige ODER-Verknüpfung jeder Flanke

Glitch-Detektor: Beliebige ODER-Verknüpfung von Glitches

Glitch-/Flankentriggerung: Einzelnen oder innerhalb eines gültigen Musters, das in der Mindestdauer vorliegt.

Zustandsanalyse

Zustandsworte: 8 Worte (oder 6 Worte, wenn Timing-Filterworte benutzt werden)

Bereichserkenner: Bereich oder NICHT-Bereich. Ein Bereich ist für eine bestimmte Anzahl von Labels als UND-Verknüpfung von Bereichserkennern definiert. Bis zu 32 Bits pro Label sind zulässig.

Unmittelbarer Erkener: Jedes Paar von Zustandsworten (w1:w2, w3:w4, usw.) kann zur Erkennung benachbarter Worte benutzt werden.

Time-out-Zähler: 20 ns bis 65536 ms

Triggerpositionen: Vordefinierte Positionen: Anfang, Anfang + 25%, Mitte, Ende - 25% oder Ende der aufgenommenen Zeit- und Zustandsdaten. Zusätzlich können die Zeit- und die Zustandsanalyse bezüglich des Triggerpunktes gesondert und beliebig verzögert werden. Die Angabe erfolgt in Prozent des Speicherbereichs, der Zeit (maximal 65536 ms) oder der Takte (nur für Zustandsanalyse).

Externe Triggerung: Jede Triggerebene triggert oder kann von einem externen Gerät über BNC oder einen anderen Logikanalysator in PM 3585 getriggert werden.

Selektive Datenaufnahme

Eine selektive Datenaufnahme kann vor dem Triggerpunkt unterschiedlich spezifiziert werden, und zwar sowohl global als auch für individuelle Triggerebenen, indem beliebige ODER-Verknüpfungen folgender Elemente verwendet werden: Beliebiger Zustand, kein Zustand, Zustandswort, negiertes Zustandswort, Bereich, negierter Bereich, definierter externer Takt.

Funktionen zur Datenaufnahme

Einzelnen: RUN-Taste startet, Triggerfolge oder STOP-Taste stoppt.

Auto-Repeat: RUN-Taste startet. Die Datenaufnahme wird ununterbrochen in vorgegebenen Intervallen wiederholt.

Auto-Repeat-Stop: STOP-Taste, compare/non compare

Auto-Repeat-Verzögerung: 1 s bis 65535 s
Statusanzeige: Triggert der Logikanalysator nicht innerhalb 1 s nach dem Beginn der Datenaufnahme, so erscheint eine Popup-Anzeige, in der der Ablauf anhand der Triggerebenen dargestellt wird.

Hinweis: Jede Messung wird mit einer Zeitmarke versehen; dazu dient der absolute Meßzeitpunkt (Triggerpunkt).

Logik-Messung

Dynamische Anzeige des Signalstatus: H, L oder Wechsel

Label-Formate und -Attribute

Label-Namen: Bis zu 8 Zeichen lang, für Signalle oder logische Signalgruppen (Busse)

Max. Anzahl Kanäle/Label: 32

Max. Anzahl der Label: 120

Label-Attribute: Gültigkeit für Takte, Unterbindung der Timing-Datenaufnahme, Symboldefinition (Muster oder Bereich), Symbolattribute

Datenanzeige

Anzeigearten: Einfacher oder geteilter Bildschirm. Auf jedem Teilbildschirm können Daten eines beliebigen Typs aus einer beliebigen Quelle angezeigt werden.

Datentyp: Timing/State Signalform/Liste

Signalform-Anzeige: Refresh (neue Daten ersetzen alte) oder akkumulierend (neue Daten werden der vorhandenen Signalform-Anzeige überlagert)

Datenquelle: Neue Messung, Referenzmessung oder Vergleich von neuen Daten und Referenzdaten

Darstellung der Labels: Beliebige Label, die im Format-Menü definiert werden, in jeder beliebigen Reihenfolge. Ebenso können auch Zeit bezüglich Triggerpunkt und/oder Zeitdifferenzen und Takte (Takt nur für Zustandslisten) verwendet werden.

Bus-Labels: Anzeige von BUS (alle Kanäle überlagert), einzelnen Kanälen oder Graphik der Bus-Werte zwischen wählbaren Ober- und Untergrenzen.

Label-Basis: Binär, oktäl, dezimal, hexadezimal, ASCII, Mnemonik (Listendarstellung)

Ebenenanzeige: Anzeige der aktuellen Ebenen in der Triggerfolge

Cursor: R und S

Cursor-Einheiten: Zeitangabe oder Sample-Nummer

Drehknopf-Funktionen: Rollen, Setzen von R- und S-Cursor, Einstellung von Zeit/Teilung, Einstellung der vertikalen Skala

Drehknopf-Modus: Bewegung bei jedem Rastpunkt: Schritt, Flanke, Triggerebene, Teilung, Seite, Glitch, Mustersuche

Mustersuche: Beliebige, durch Label definierte Bitmuster

Zeit/Teilung (Timing): 3 Schritte pro Dekade im Bereich von 5 ns bis 50 ks

Modell-Übersicht

Modell-Nummer	PM 3580/3x ²	PM 3580/6x ²	PM 3585/6x ²	PM 3585/9x ²
State-/Timing-Kanäle	32	64	64	96
16-Kanal-Tastköpfe	2	4	4	6
Timing-Abtastrate (MHz)	100	100	200	200
Zustands-Abtastrate (MHz)	50	50	50	50
Datenspeicher (KB/Kanal)	1	1	2	2
32-Kanal-Aufrüstung	PF8652/20	-	PF8652/25	-
2 Jahre zusätzliche Depot-Garantie	PM 3580/39	PM 3580/69	PM 3585/69	PM 3585/99

Hinweise:

1. Die Hauptgeräte werden mit einem kompletten Satz Logik-Tastköpfe und Frontabdeckung mit integrierter Zubehörtasche sowie Handbüchern geliefert.

2. X = 0 für Standard-Gerät, X = 1 für Hauptgerät einschließlich IEEE-488-Schnittstelle

Familie PM 3580

Synchrones Scrollen/Mitbewegung: Bei geteilter Bildschirmanzeige können die Daten als Zeitangabe oder Samples synchron mit einem benutzerdefinierten Offset gescrollt werden.

Speicherung von Daten/Einstellungen

3,5"-Disketten im 1,44 MB DOS-Format (Kapazität 2,0 MByte). Extern formatierte 720 KByte-Disketten (Kapazität 1,0 MByte) werden ebenfalls akzeptiert.

Hardcopy-Ausdruck

Über eine parallele Centronix-Schnittstelle oder auf Diskette. Die meisten Epson-kompatiblen Drucker werden unterstützt. Andere Drucker über die User-Konfigurationsdatei. Mitgelieferte Utility für die Konvertierung auf Standard-GIF™-Format (GIF ist ein Warenzeichen von Alchemy Mindworks Inc.) für die Eingabe in Protokolle usw.

Externer Videoausgang

Monochrom-VGA-kompatibler Videoausgang

Externer Triggereingang (BNC)

Aktiver Triggerpegel: High
Eingangswiderstand: 100 k Ω
Minimale Impulsbreite: 25 ns (typisch)

Externe Triggerausgang

Aktiver Triggerpegel: High
Ausgangsimpedanz: 50 Ω
Impulsbreite: 20 ns (typisch)
Triggerimpulsverzögerung: Ca. 430 ns von der Bedingung TRUE (am Tastkopf) bis zur Triggierung TRUE

Allgemeine Daten

Bildschirm: 9"-Monochrom-Bildschirm mit 4 Graustufen, wählbare Bildschirm-Abschaltung

Abmessungen

Ohne Griff: 220 mm x 420 mm x 360 mm (H x B x T) (8,7" x 16,6" x 14,2")
Griff in Trageposition: 220 mm x 462 mm x 482 mm (H x B x T) (8,7" x 18,2" x 19")
Gewicht: 12 kg (26,5 lb)
Leistungsaufnahme: 140 VA Spitze/VA Ruhe

Umgebungsdaten

Normen: MIL-T-28800 D, Typ III, Klasse 5, Style E

Temperatur:

Nennbereich: 5 °C bis 40 °C
Betriebsbereich: 0 °C bis 55 °C
Lagerung und Transport: -40 °C bis 70 °C
Relative Luftfeuchte: Betrieb: 15% bis 90% ohne Kondensation; Lagerung und Transport: 5% bis 95% ohne Kondensation
Höhe über NN: Betrieb: 4.500 m (15.000 ft); Lagerung und Transport: 12.000 m (40.000 ft)
Vibration: Gierfsinus-Resonanzprüfung bei 5 bis 55 Hz bis zu 2 g (effektiv), 15 Minuten pro Achse, 10 Minuten Resonanzdauer

EMI: VDE 0871 Klasse B, FCCA
Sicherheit: IEC 348 Klasse 1, VDE 0411, CSA 556 B

Hinweis: Diese Daten gelten nicht für Disketten.

Bestellinformation

Zubehör

PF 8600/20 16-Kanal-Tastkopf, komplett
PF 8600/21 Kabel für 16-Kanal-Tastkopf
PF 8600/22 16-Kanal-Tastkopfsatz mit Umman-
telung
PF 8600/24 40 Mikroklemmen (grau, Flachprofil)
PF 8603/20 10 16-Kanal-Adapter, RC-kompensiert
PF 8603/25 20/40-Pin-Adapter, 16 Kanal
PF 8653/20 IEEE-488-Fernsteuerung (Nach-
rüstatz)
PF 8653/30 RS-232-Fernsteuerungs-Software
PF 8666/20 Frontabdeckung mit integrierter
Zubehörtasche
PF 8669/20 Testobjekt zum Üben
PF 8690/00 Zusätzliche englische Bedienungs-
anleitung + System-Software
PF 8690/10 Zusätzliche französische Bedie-
nungsanleitung + System-Software
PF 8690/20 Zusätzliche deutsche Bedienungs-
anleitung + System-Software
PM 8819/20 35 Meßklemmen (schwarz, normale
Größe)
PM 8819/30 50 Mikroklemmen (rot, Doppelpin)
PM 8902/001 12-V-DC/AC-Wandler
PM 8903/003 Stromwandler-Paket (12-V-DC/
AC-Wandler, Batterie, Lasten und Bügel)
TC 100 Wagen für den Logikanalysator
TC 100-01 Optionaler Stromanschluß
TC 100-02 Optionale Schublade
TC 100-03 Optionaler CPU-Einschub
TC 100-04 Stromkabel, Schublade und CPU-
Einschub als Option

Familie PM 3580

Mikroprozessor-Unterstützung

Original-Hersteller	Hauptprozessor-Typ	Gehäuse	Bestellnummer	Max. Freq. ¹⁾	Tastkopfle ¹⁾ Disa. Disa/Zeit	Betriebsarten ²⁾	Unterstützte Prozessoren ³⁾	Elektrische Last auf Prozessor-Pins: 200 kΩ/15pF außer bei:	Erweiter-Socket	
32-bit										
Intel	386DX	PGA-socket (132 pins)	PF 8634/23	80 MHz (CLK2)	-/6	n	T	i386DX	CLK2 > 200 kΩ / 15 pF (typ.); other signals 200 kΩ / 25 pF	PF 8635/83
		PGA-socket (132 pins)	PF 8635/33	80 MHz (CLK2)	5/5	y	S/-	idem	all pins > 200 kΩ / 15 pF (typ.)	PF 8635/83
	486DX/SX	PGA-socket (168 pins)	PF 8636/23	50 MHz	-/6	n	T	486DX, 486SX	all pins 200 kΩ / 17 pF (typ.)	PF 8637/83
		PGA-socket (168 pins)	PF 8637/33	45 MHz	5/5	y ¹¹⁾	S/-	idem	all pins > 200 kΩ / 15 pF (typ.)	PF 8637/83
Motorola	68020	PGA-socket (114 pins)	PF 8630/33	35 MHz	5/6	y	S/T	68020	AD, A1: 200 kΩ / 20 pF (typ.)	PF 8630/83
	68030 ¹⁰⁾	PGA-socket (128 pins)	PF 8631/33	35 MHz (Ia)	5/6	y	S/T	68030, 68EC030 (124 pins)	ECS: 200 kΩ / 20 pF (typ.)	PF 8631/83
	68040 ¹⁰⁾	PGA-socket (179 pins)	PF 8632/33	25 MHz	6/7	y ¹¹⁾	S/T	68040, 68040	BG, BB, RSTO, TCK, TMS: 200 kΩ / 20 pF (typ.); MOIS, CDIS: 200 kΩ / 30 pF (typ.)	PF 8632/83
RISC										
Intel	i960CA	PGA-socket (168 pins)	PF 8644/23	33 MHz	-/6	n	T	i960CA	all pins: 200 kΩ / 25 pF (typ.)	PF 8645/83
		PGA-socket (168 pins)	PF 8645/33	33 MHz	5/5	y	S/-	idem	A26-A31, W/R: > 500 kΩ / 25 pF (typ.); other pins: > 500 kΩ / 15 pF (typ.)	PF 8645/83
AMD	29030/35 ¹²⁾	PGA-socket (145 pins)	PF 8647/33 ¹¹⁾	40 MHz (MENCLK)	6/7	y	S/T	29030	REQ, RDY, BURST, RDN, MEMCLK, RESET: 200 kΩ / 25 pF (typ.)	PF 8647/83
DSP										
Texas Ins.	TMS 32020/C2x	PLCC-socket (68 pins)	PF 8670/32	50 MHz (CLKOUT1)	3/4	y	S/T	TMS32020, TMS320C25, TMS320C26, TMS320E25	DS, SYNC, MP/MC: 200 kΩ / 20 pF (typ.)	PF 8670/83
		PGA-socket (68 pins)	PF 8670/33	50 MHz (CLKOUT1)	3/4	y	S/T	idem	none	PF 8670/83
	TMS 320C3x	PGA-socket (181 pins)	PF 8671/33 ¹¹⁾	35 MHz (Xtal)	6/8	y	S/T	TMS320C30	n.y.a.	PF 8671/83
Motorola	56000/1	PGA-socket (88 pins)	PF 8675/33	30 MHz (Xtal)	3/5	y	S/T	56000, 56001	none	PF 8675/83
Bus										
	IEEE 488		PF 8680/36	Max.	1/1	y	S/T		n.y.a.	
	SCSI/SCSI2 ¹³⁾		JF-SCSI-...	Max.	3/5	y	S/T		n.y.a.	
	RS 232C RS449		PF 8682/36 ¹¹⁾	n.y.a.	n.y.a.	y	S/T		n.y.a.	
	JTAG ¹¹⁾ IEEE 1149.1		PF 8683/36 ¹¹⁾	n.y.a.	1/2	y	S/T		n.y.a.	
Kundenspezifische Disassembler-Entwicklungssoftware										
	PF 8629/30	Für schnelle, einfache Entwicklung von Disassemblern für Mikroprozessoren (bis zu 32-bit-Busse) und äquivalente Applikationen (näheres siehe Datenblatt)								

n.y.a. = noch nicht verfügbar

¹⁾ Bitte informieren Sie sich in unseren Verkaufsbüros über den aktuellen Stand.

²⁾ Keine Disassembler-Software für diesen Prozessor.

³⁾ Max. Frequenz: Die Maximalfrequenz ist die maximale Prozessorfrequenz, die zum Zeitpunkt des Drucks durch die Logikanalysatoren PM 358X und den entsprechenden Prozessor-Adapter unterstützt wird. Bitte informieren Sie sich in unseren Verkaufsbüros über den aktuellen Stand.
Tastkopfanschlüsse Disa/Zeit: Diese Angaben beziehen sich auf die erforderliche Anzahl der Kanäle (1 Tastkopf = 16 Kanäle), die für die Disassemblierung und für eine vollständige Timing-Analyse erforderlich sind.

⁵⁾ Betriebsarten: In dieser Spalte ist angegeben, ob die Adapter sowohl Zustands- als auch schnelle Zeitdaten (S/T), Zustandsdaten und langsame Zeitdaten (S) oder nur schnelle Zeitdaten (T) aufnehmen können.

⁶⁾ Unterstützt nur Prozessor-Versionen mit Multiplexer-Adress-/Daten-Bus

⁷⁾ Unterstützt nur Prozessor-Versionen mit Nicht-Multiplexer-Adress-/Daten-Bus

⁸⁾ Unterstützt nicht 80C196KR (unterschiedliche Pinbelegung)

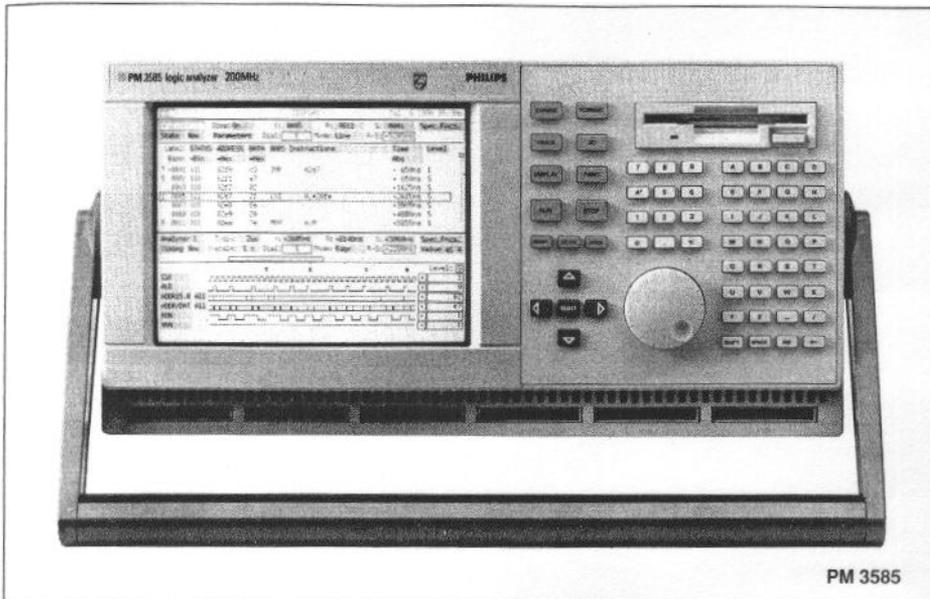
⁹⁾ Burst-Modus wird nicht voll unterstützt

¹⁰⁾ Zugriff auf Boundary-Scan-Testbus des Prozessors über den Adapter

¹¹⁾ Entspricht JTAG/IEEE Std. 1149.1

¹²⁾ Erhältlich von Emulation Technologies Inc.

¹³⁾ Wenden Sie sich an Ihr Verkaufsbüro, wenn Ihr spezielles Bauelement nicht in dieser Liste enthalten ist.



PM 3585

How about changing your mind about logic analyzers?

The new Philips dual-analysis-per-pin architecture

The Philips PM 3580 Family represents a radical - yet affordable - step forward in logic analysis. These efficient general-purpose instruments offer state and timing capabilities powerful enough to tackle even the latest 32-bit technology. But more importantly, they give you a whole new, amazingly more effective way to work with the device under test. And that's what makes all the difference in your ability to quickly analyze your hardware and software.

Tough problems...

Consider: the classical problem in digital design. Your hardware and software both work on their own, but when you get to system integration they won't work together. The classic solution is to use a logic analyzer to check the program flow and the precise signal timing.

With old analyzers, you generally had separate state and timing sections, each with its own set of probes. Connecting one set of state probes was bad enough. But to measure the timing of a number of state signals, you had to connect a set of timing probes as well - resulting in dual probing. You had to hope they would all stay connected. And that the increased capacitive load wouldn't change the operation of your circuit.

Then came a group of logic analyzers that could switch sets of channels between state and timing analysis, allowing you to measure state, then reconfigure and measure timing for the same signals. That was great, unless you needed that same state data to define the trigger point - which is exactly usually do need. So if your analyzer had enough extra channels, you could get the information, but only by connecting a separate set of timing channels. Once again, dual probing.

PM 3580 Family dual-analysis-per-pin logic analyzers

Unique dual-analysis-per-pin architecture

Combined state and timing data in a single acquisition

New user interface makes operation easier than ever

Timing analysis up to 200 MHz

State analysis up to 50 MHz

Glitch capture down to 3 ns

Choice of 32, 64 or 66 channels

Twice the information, half the work

These days, most logic analyzers seem to add to your digital analysis problem instead of helping you to solve it. They're tough to learn, and tedious to set up and operate. And if you need both state and timing data on a set of pins, you usually have to dual probe. So probes fall off. Connections loosen. And when you finally get your data, you're not even sure you can trust it. All too often, you end up thinking you'd be better off without the analyzer. So why can't the analysis of today's complex digital problems be faster and friendlier?

From now on, it can be, with the Philips PM 3580 Family. Logic analyzers that give you twice the information, half the work and none of the usual frustration.

With an exclusive dual-analysis-per-pin architecture, these instruments store state *and* timing data on each of up to 96 channels - in a single acquisition! No more dual probing. No more repeat measurements.

What about performance? How about timing acquisition at up to 200 MHz and state acquisition to 50 MHz, on *all* channels (no more trading speed for width). How about glitch capture down to 3 ns

pulses on *all* channels (without trading off timing resolution). Power for all your day-to-day needs - and then some for the future. And how about operation that's faster, more intuitive and easier than ever to learn. With a modern human interface borrowing from the best of the PC industry.



Logic Analyzers

PM 3580 Family

...fast solutions

Philips' new-generation logic analyzers help you solve your digital problems - fast! Their unique dual-analysis-per-pin architecture results in the tightest coupling ever between state and timing data. One set of easy-to-connect, lightweight passive probes or adapters gives you all the state and timing information you need - in a single acquisition. Eliminating the need for time-consuming, error-prone dual probing, reprobng and uncertainty about your connections.

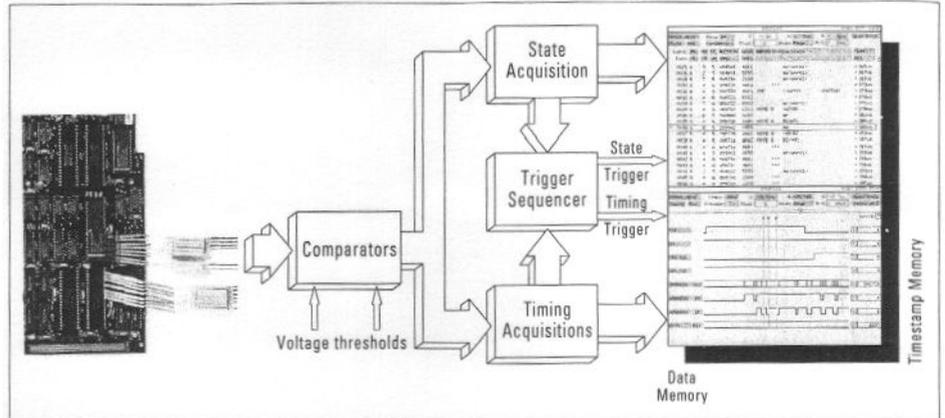
Tough problems...

Consider: the classical problem in manufacturing or service. The design works but you have a board that doesn't. And with a scope and a multimeter you can find no obvious reason why not. In an environment driven by productivity, quality and customer satisfaction, it's tempting to scrap the board. But that's a costly alternative. So as a last resort you turn to a logic analyzer.

First you have to learn, or relearn, how the instrument works. And hope you're lucky enough to have found all the manuals. Then you connect up all the probes, and try to set up the analyzer to capture the data you need. When you find a program error, you need to see the exact timing data between the state clocking moments. So you move the probes, set up the analyzer again, and so on and so on. Altogether, a long and frustrating task.

...fast solutions

It doesn't have to be so difficult. By truly integrating state and timing analysis, the basic operation of the PM 3580 Family logic analyzers is so simplified that it can be learned in less than 30 minutes. Then, within minutes, you can set up the analyzer, make a single acquisition and be analyzing your data - all the state and timing data you need. And with built-in floppy disk drive and



The 'dual-analysis-per-channel' architecture, repeated for each logical analyzer in PM 3585 systems.

functions like compare for Go/NoGo testing, the PM 3580 logic analyzer is no longer an instrument of the last resort but an essential tool for manufacturing and service.

In brief, Philips' unique dual-analysis-per-pin architecture gets you up and running faster. And gives you data you can rely on. All with less fuss and frustration. Now that's new!

Dual-analysis channels go further

When you choose a Philips PM 3580 Family logic analyzer, remember that you need fewer channels than with a conventional logic analyzer. For example, if you were working with an 80286-based system using a conventional analyzer, you would need 48 channels for state analysis plus, say, another 32 for timing analysis - a total of 80 channels.

With a 64-channel PM 3580, 48 channels are all you need for the essential state and timing analysis of an 80286. You'd still have another 16

channels for acquiring other data - timing analysis of glue logic, for example. Or for state and timing analysis of an external bus!

With a 96-channel PM 3585, you can acquire all the state and timing information you need (for example, for disassembly and bus timing) from most advanced 32-bit microprocessors, and still have 16 channels left over for the glue logic!

The Philips new-generation logic analyzers

Whether you are debugging simple digital circuits or developing state-of-the-art systems, one of the PM 3580 Family analyzers will help you solve your problems:

PM 3580/30 - 32 dual-analysis channels with 100 MHz timing and 50 MHz state

Logic analysis at its affordable best. The base model offers efficient handling of basic logic timing measurements and 8-bit microprocessor applications.

PM 3580/60 - 64 dual-analysis channels with 100 MHz timing and 50 MHz state

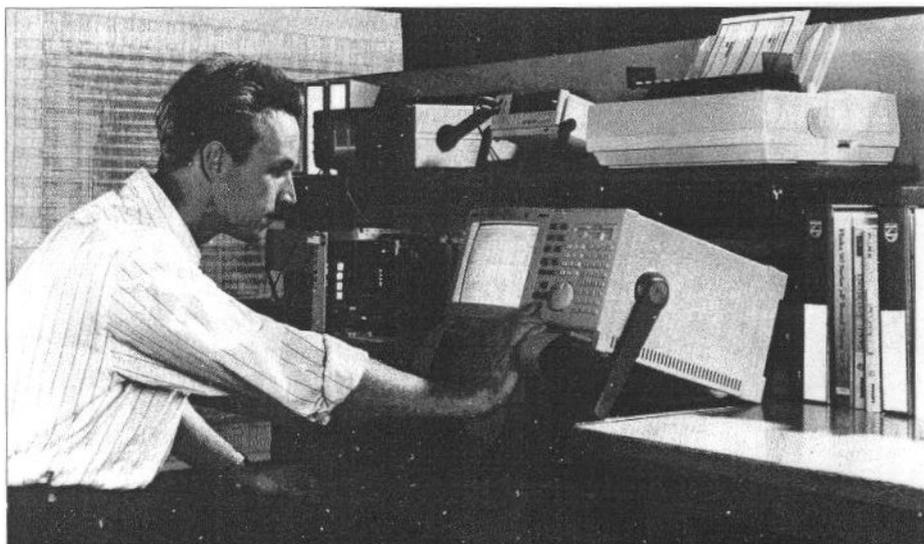
More channels let you test more sophisticated circuitry. This model is suitable for logic timing measurements on 8- and 16-bit microprocessors.

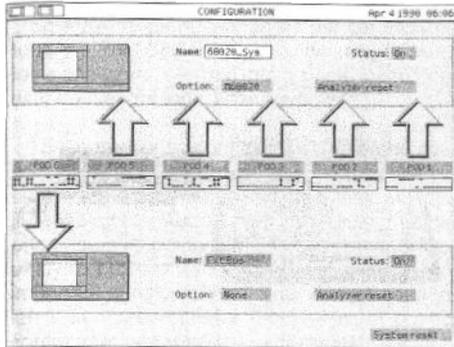
PM 3585/60 - 64 dual-analysis channels with 200 MHz timing and 50 MHz state

This high-performance instrument can be divided into two logically separate analyzers with 16-channel sections - giving you multiprocessor analysis capability. Use this model for high-resolution logic timing measurements or 8- and 16-bit microprocessor applications.

PM 3585/90 - 96 dual-analysis channels with 200 MHz timing and 50 MHz state

This top-of-the-line model offers the same capabilities as the PM 3585/60, plus the additional capability to handle 32-bit processors.





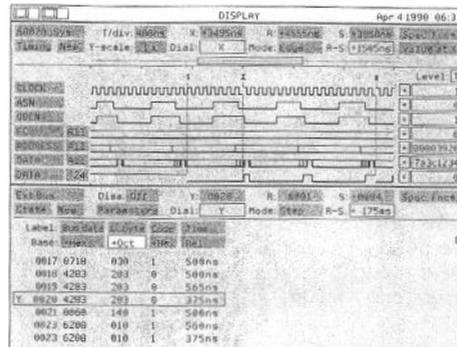
Assign any of the available pods to either logical analyzer or the PM 3585.

Four analyzers in one

With PM 3585 models, you get state and timing analysis on every channel. Plus, the ability to split the instrument at any 16-channel section into two logically separate analyzers.

Each analyzer can measure state data using a full set of external clocks. And, of course, record all the associated timing data on the same channels. All tightly correlated down to 5 ns accuracy. That's four discrete analyzers in one instrument!

Each analyzer contains its own data labels and its own fully functional trigger sequencer. The

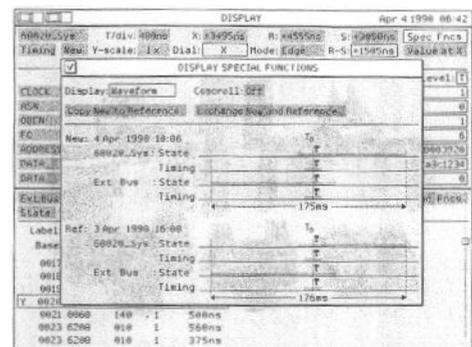


Display any combination of state and timing information from either analyzer.

links between the sequencers are so tight that they can trigger or wait for each other (or for an external signal) at any trigger level.

State and timing can even be stopped independently without losing time correlation - particularly useful if you want to capture events widely separated by time.

Suppose you have a multi-bus system - a microprocessor and a peripheral bus. The processor sends a sequence to the peripheral, then waits for a response. When it comes, the response isn't quite what you expected. What next?

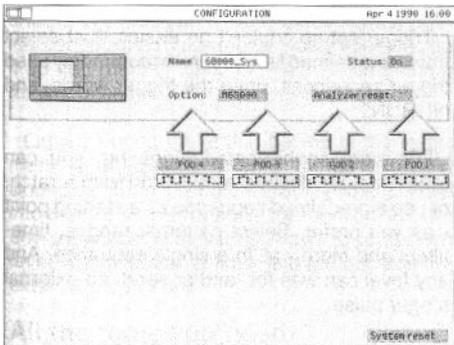


An overview is available showing the time relationships between the various sets of data acquired.

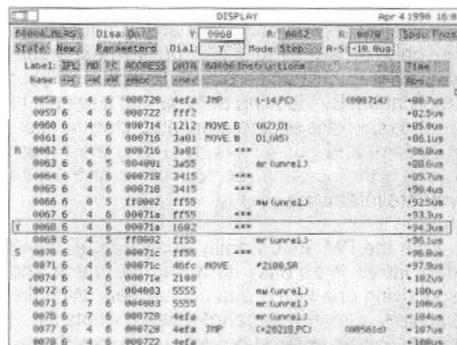
With a PM 3585/90, you could select 64 dual-channels to monitor the microprocessor and the remaining 32 to track the peripheral bus. You have two logically separate analyzers to follow the sequence being sent and received at each stage of the complex data transfers, which can help you determine whether it's the board or the peripheral that has the problem.

The logical analyzers

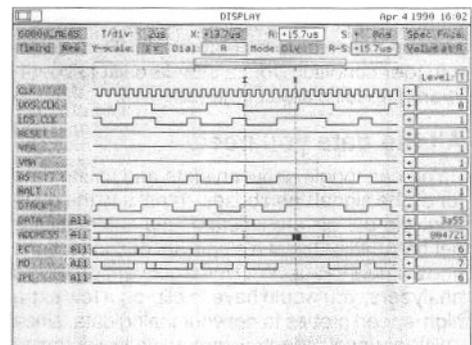
In logic analysis, you're the real 'analyzer'. The main function of the 'logic analyzer' is to provide you with the data you need, in the form in which you need it. And it should perform that task



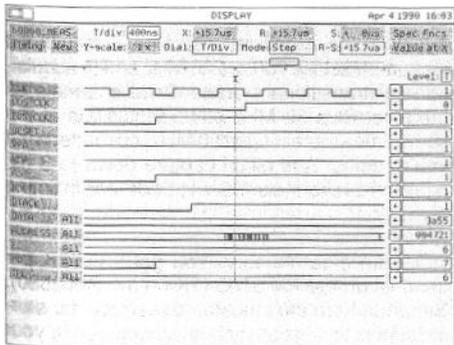
Just read-in the standard microprocessor set-up from floppy disk, and press RUN.



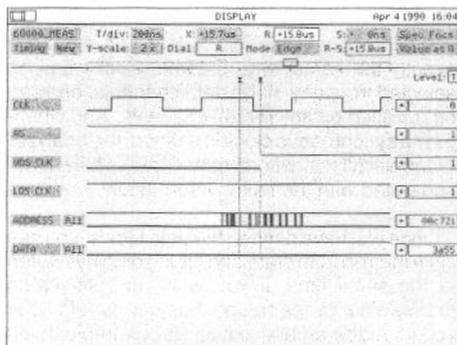
All the standard 68000 labels are visible on the display. All you see something wrong...



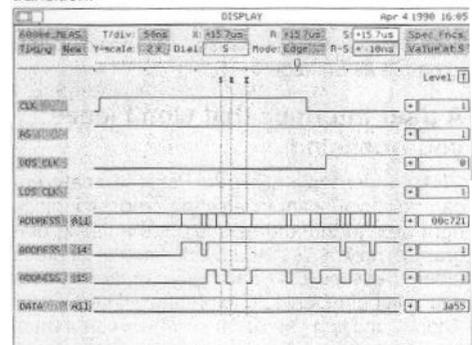
...just switch-over to see the actual signal timing for the same labels. This display shows a noisy address bus transition.



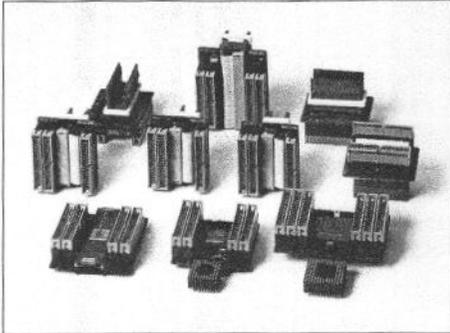
Then scroll to the noisy bus transition and zoom to fill the display...



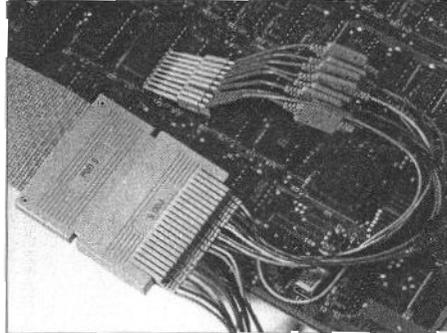
So zero-in on the source of the problem by simply toggling through the address lines to see which ones are noisy. This display reveals a 10 ns oscillation.



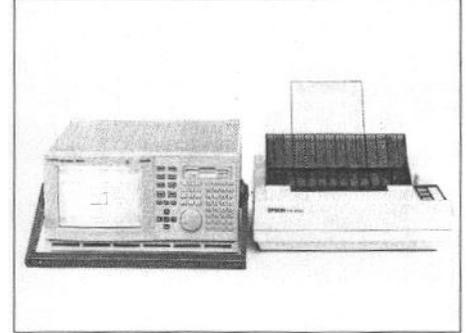
So zero-in on the source of the problem by simply toggling through the address lines to see which ones are noisy. This display reveals a 10 ns oscillation.



Quick-connect microprocessor pods have eliminated the 50 or 80 separate connections which formerly had to be made manually to connect the logic analyzer to the target system.



Lightweight passive probes and low-capacitance microprocessor adapters minimize loading of your test circuit - a factor that can often affect its behaviour with conventional logic analysis probes.



With a built-in Centronics parallel printer port, it's easy to make hard-copy output from the PM 3580 Family logic analyzers.

quickly, competently and efficiently. Leaving you free to study the data, not the operating manuals.

The PM 3580 Family logic analyzers give you unprecedented flexibility to display the data you need in the form you need it. Without requiring you to be a keyboard wizard.

Getting started quickly

For example, if you're working with a 68000 microprocessor, you just clip onto the chip, load the standard channel settings from a floppy disk and press 'RUN'. The analyzer triggers on a default 'Don't care' condition and your data appear on the screen. It's that simple. Then select a trigger condition from a standard list to zoom-in on a specific area of interest.

All the data you need

You can toggle between state and timing data for all the signals and buses - thanks to the dual-analysis-per-pin architecture, you automatically get both. All with just a single set of connections and a single set-up. With most conventional logic analyzers, you would have to clip-on a few extra high-speed probes to get your timing data, since quick-connect adapters are usually limited to state analysis.

Now, when your state list shows something unexpected, you can switch right to the timing data to look for the cause, as shown in the example as on page 6 - 5

A user interface that won't leave you guessing

Here's just how intuitive the PM 3580 analyzers can be. If you want to view the processor clock right next to the address bus in the timing diagram, simply move the cursor down to the address label, press INSERT and a pop-up menu offers you a list of labels to choose from. Type 'C' for 'Clock', and you have it. Right where you want it. Or if you want to delete a signal, just press DELETE.

Whenever you need them, pop-up menus will remind you of the available choices. So even if you don't use a logic analyzer regularly, you won't be left guessing.

And when you know exactly where you want to be, you'll find the PM 3580 short cuts are even faster. For example, you can type 'T' to move the display directly to the trigger point, without needing to call-up a menu.

Setting-up measurements has never been so simple

Powerful and friendly data analysis functions are only part of the PM 3580 story. In most cases, you want to customize data acquisition to your application. By labelling data so that it relates to your circuit - for example defining clocks, interrupt lines and buses. And by using the trigger power of the logic analyzer to zoom-in on the data you are interested in.

With the PM 3580 Family analyzers, entering data labels is as easy as typing the name and specifying one or a group of channels. With the full alphanumeric keyboard, even a whole list of labels can be entered quickly and conveniently. While with the optional microprocessor support packages, labelling is handled fully automatically.

Synchronous (state) clock definition is done in exactly the same way. External clocks can be selected from any of the data channels, and can be qualified by any (or all) channels. And whenever a synchronous clock is defined, the analyzer automatically monitors state data - fully time-correlated with the timing information.

Once you have defined the data labels, you can view them in both state and timing displays. Even at the same time, if you want, in split-screen mode. You can also 'post-define' labels after you've made an acquisition (for example if you want to split a bus).

As well as acquiring state and timing data on all channels at once, Philips' new dual-analyzer-per-channel architecture also gives you a simpler, single trigger sequencer. Traditional analyzers have separate sequencers for state and timing data acquisitions, with only loose links, if any, between them. The sequencers of the PM 3580 Family offer 8 levels, which may contain a mixture of state and timing trigger events, all organized in a easy-to-read, English-language style. Trigger words are arranged in the same way as your data labels, for easy interpretation of your results.

Trigger set-up couldn't be easier. Just select from a predefined list of the most commonly used trigger sequences, enter the trigger words, and hit 'RUN'.

For more sophisticated triggering, you can switch to 'user-defined' mode. Start from scratch, or use a predefined sequence as a starting point - as you prefer. Select patterns, ranges, time-filters and more - all in a single sequence. And any level can wait for, and/or send, an external trigger pulse.

Easy-to-use no longer means compromising on performance

With the PM 3580 Family analyzers, easy-to-use doesn't mean limited performance. Just take a look at the specifications of these advanced instruments. Like 100 or 200 MHz timing acquisition with transitional storage. On all channels, all the time. Plus 50 MHz state acquisition at the same time - remaining at 50 MHz, no matter what you're doing. And glitch capture down to 3 ns, again on all channels. With no trade-offs in timing resolution.

Or take data memory. You get a full 2K per channel on the PM 3585 (1K on the PM 3580). Separate from the timestamp memory, for storing states, timing data or both as required by your application. With both state and timing data - whether stored or not - available at all times for triggering the analyzer.

So with Philips dual-analysis-per-pin architecture, the PM 3580 Family provides two powerful logic analyzers. Merged into a single instrument, with double the logic analysis power.

That power goes right down to the probe tips - with all-new lightweight, passive probes and low-capacitance microprocessor adapters. Minimizing loading of your test circuit - a factor that can often affect its behaviour with conventional logic analysis probes. Circuit loading is a particularly important consideration if your design uses the latest in microprocessor technology, or pushes component performance to the limits.

Increasing the confidence factor

The PM 3580 Family logic analyzers are built for the long-term reliability you demand from your instrumentation. The use of semi-custom ASIC technology means a reduced parts count, and more value-for-money. The entire logic analyzer circuitry resides on a single board - even for the most advanced 96-channel/200 MHz version - complete with CPU, parallel printer interface, connector for an external VGA monitor and an RS232 port for diagnostics (and future options). And it's all assembled using the latest in production technology.

Each model also performs an automatic self-test sequence and a de-skew procedure on all channels, each time you power it up. And if it should ever develop a fault, its 'design-for-service' construction helps the service engineer to get it up and running again in minimum time and at minimum cost.

Quality during the entire lifetime of the instrument is guaranteed thanks to the extensive Boundary Scan Test (BST) facility which is built into every unit. This enables the functioning of the entire analyzer to be verified down to component level, in a minimum of time, and without requiring external equipment.

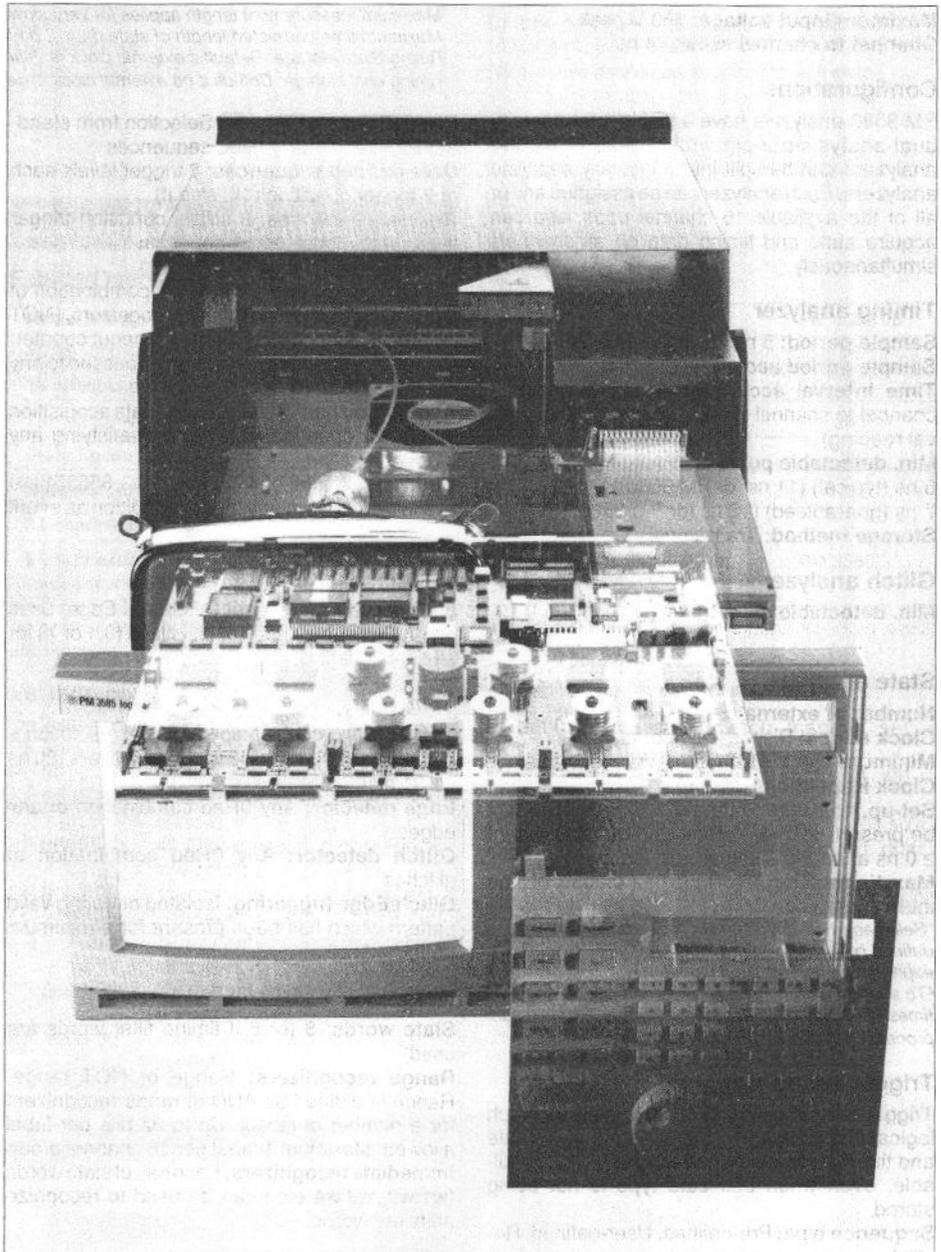
All the tools you need

The PM 3580 analyzers are supplied as standard with a full set of lightweight 200 k Ω , 7 pF passive probes. These can be disconnected at various stages from probe tip through to the front panel connector on the analyzer. Like when you want to leave a set of probes connected to one target while you are working with another. To help you make those connections to the target, a wide range of clips is available.

The PM 3580 also comes with a whole new range of optional microprocessor adapters with the lowest capacitance you'll find anywhere (in fact, they're the first quick connection adapters for measuring both high speed timing and state signals simultaneously. So if your circuit works, it'll continue to work when you connect your PM 3580 analyzer. And if it doesn't work, connecting the analyzer won't conceal the problem.

An ever-increasing range of easy-to-use disassembly software is also available, covering most popular microprocessors.

For maximum convenience, all probes, together with a set of user documentation, fit easily into the attractive accessory pouch (supplied as standard), which is integrated with the front cover of the analyzer. And while the PM 3580 analyzers are in themselves extremely light and portable, an optional cart makes it even easier to move them around the lab, together with a printer and paper, for example.



Specifications

Technical Specifications

Input Section

Probe impedance: 200 k Ω /7 pF (Typ.)
Thresholds per 8 ch.: TTL, ECL or variable (-3.0 V, +12.0 V)
Threshold accuracy: 150 mV or 3% of selected threshold value, whichever is greater
Minimum input overdrive: 250 mV or 25% of swing, whichever is greater
Minimum swing: 500 mV
Maximum input voltage: \pm 50 V peak
Channel to channel skew: <4 ns

Configurations

PM 3580 analyzers have a single analyzer with dual-analysis-per-pin architecture. PM3585 analyzers can be split into 2 logically separate analyzers. Each analyzer can be assigned any or all of the available 16 channel pods, and can acquire state and timing data on all channels simultaneously.

Timing analyzer

Sample period: 5 ns (10 ns for PM 3580)
Sample period accuracy: 0.005%
Time interval accuracy: \pm (Sample period + channel to channel skew + 0.005% of time interval reading)
Min. detectable pulse:
 6 ns (typical) (11 ns for PM 3580)
 7 ns (guaranteed) (12 ns for PM 3580)
Storage method: Transitional

Glitch analyzer

Min. detectable glitch: 3 ns (typical)
 4 ns (guaranteed)

State analyzer

Number of external clocks: 4¹
Clock edges: Rising, falling or any
Minimum clock width: 5 ns
Clock Repetition Rate: 50 MHz maximum
Set-up, hold time: Data and clock qualifiers must be present >10² ns before, and remain present \geq 0 ns after, the external clocking signal.
Max. time-stamp error: \pm (5 ns + 0.005% of time interval reading)

¹ Selectable from any channel. Clock qualifier expressions defined by ANDing any/all input channels; up to 4 such expressions can be ORed together.

² To support individual microprocessors, set-up and hold times are adapted as necessary to support the maximum processor speed.

Trigger sequencer

Trigger sequencer for PM 3580 and for each logical analyzer in PM 3585. Note that all state and timing trigger recognizers are always available, even when that data type is not being stored.

Sequence type: Pre-defined, User-defined, Restart.

Data Memory Storage Modes

Data memory on the PM 3580 Family is separate from the timing memory. State data are always time-stamped.

	PM 3585		PM3580	
	No. of states	Timing data length ³	No. of states	Timing data length ³
Timing/State ⁴	1024	5.12 μ s/12 hrs	512	5.12 μ s/6 hrs
State only	2048	–	1024	–
Timing only ⁵	–	10.24 μ s/24 hrs	–	10.24 μ s/12 hrs
Timing/Glitch	–	5.12 μ s/12 hrs	–	5.12 μ s/12 hrs

³ Minimum measurement length applies for signal rates > 25 MHz
 Maximum measurement length applies for very slow input signals.

Maximum time-correlated length of state data: 2 days

⁴ Timing/State storage: Default if external clock is defined

⁵ Timing only storage: Default if no external clock is defined

Pre-defined sequences: Selection from standard list of commonly used sequences

User-defined sequences: 8 trigger levels each of 2 trigger conditions (If, else if)

Restart sequences: 8 single condition trigger levels with global restart condition

Level to level delay: None

Trigger conditions: Any ORed combination of either state or of timing trigger recognizers, (NOT recognizers are first ANDed) or timeout counter. On satisfying a condition, control is passed to any other trigger level.

Acquisition halt: State or timing data acquisition can be independently halted on satisfying any trigger condition.

Counters: A total of 4 counters (1 - 65535) are available for use in any trigger condition as event or timeout counter.

Trigger recognizers

Each recognizer (except Glitch and Edge) uses an ANDed combination of bit values (0,1 or X) for all defined labels.

Timing

Timing words: 1 high speed word (resolution = sample period + skew); 2 with timing filters (20 ns - 1.31 ms)

Edge detector: Any ORed combination of any edges

Glitch detector: Any ORed combination of glitches

Glitch/Edge triggering: Isolated or during valid pattern which has been present for a minimum period

State

State words: 8 (or 6 if timing filter words are used)

Range recognizers: Range or NOT range. Range is defined as AND of range recognizers for a number of labels. Up to 32-bits per label allowed. Maximum 1 label per 16 channel group

Immediate recognizers: Each pair of state words (w1:w2, w3:w4 etc.) can be used to recognize adjacent words

Timeout counter: 20 ns - 65535 ms

Trigger positions: Predefined positions: Beginning, Beginning +25%, Center, End-25% or End of acquired state and timing data. Additionally, state and timing can each be arbitrarily delayed with respect to the trigger point in percent of memory, time (to a maximum of 65536 ms) or clocks (state only).

External triggering: Each trigger level can trigger and/or be triggered by an external instrument (via BNC) or the other logical analyzer in the PM 3585.

Selective State Storage

Selective State Storage can be specified, either globally or per individual level, prior to the trigger point, using any ORed expressions of the following: Anystate, Nostate, State word, NOT state word, Range, NOT range, Qualified external clock.

Acquisition Functions

Single: RUN key starts, Trigger sequencer or STOP key stops.

Auto-repeat: RUN key starts. Acquisitions repeated indefinitely at programmed intervals.

Auto-repeat stop: STOP key, Compare/Non-compare

Auto-repeat delay: 1 s to 65535 s

Status display: If the analyzer does not trigger within 1 sec of starting an acquisition, a status pop-up appears indicating the progression through the trigger levels.

Note: Each acquisition is time stamped with the absolute time of the measurement (trigger point)

Logic Probing

Dynamic indication of signal status on all lines: High, low or changing

Label formatting and attributes

Label names: Up to 8 character name defining signals or logical groups of signals (busses)

Max. no. channels/label: 32

Max. no. labels: 120

Label attributes: Validity for clocks, Inhibit timing data acquisition

PM 3580 Family

Microprocessor Support

Microprocessor adaptors plus disassembly software						
Ordernumber	Processor	Package	Max.Freq. ¹ MHz	Pods ² Disa/Full	Modes ³ S/T	Accessories
PF 8610/30	8085	DIP-clip	6	2/3	S/T	
PF 8614/30	Z80	DIP-clip	10	2/3	S/T	
PF 8620/30	68000/10	DIP-clip	16.67	3/4	S/T	
PF 8620/31	68000/10	DIP-skt.	16.67	3/4	S/T	PF 8620/81
PF 8620/32	68000/10	PLCC	16.67	3/4	S/T	PF 8620/82
PF 8620/33	68000/10	PGA	16.67	3/4	S/T	PF 8620/83
PF 8624/30	8086/88	DIP-clip	10	2/3	S/T	
PF 8625/33 ⁵	80186/88	PGA	16	2/4	S/T	PF 8625/83
PF 8626/32	80286	PLCC	25	3/4	S/T	PF 8626/82
PF 8626/33	80286	PGA	25	3/4	S/T	PF 8626/83
PF 8627/32 ⁵	80186/88EB	PLCC	16	2/5	S/T	PF 8627/82
PF 8630/33	68020	PGA	33.33	5/6	S/T	PF 8630/83
PF 8635/33 ⁵	386™ DX	PGA	33.33	5/5	S	PF 8635/83
Microprocessor adaptors plus format settings						
Ordernumber	Processor	Package	Max.Freq. ¹ MHz	Pods ² /Full	Modes ³ S/T	Accessories
PF 8611/20	6800/02/08	DIP-clip	2	3	S/T	
PF 8612/20	6809/E	DIP-clip	2	3	S/T	
PF 8615/20	8031/51	DIP-clip	18	3	S/T	
PF 8616/22	68HC11	PLCC	2.1	3	S/T	PF 8616/82
PF 8620/20	68000/10	DIP-clip	16.67	4	S/T	
PF 8620/21	68000/10	DIP-skt.	16.67	4	S/T	PF 8620/81
PF 8620/22	68000/10	PLCC	16.67	4	S/T	PF 8620/82
PF 8620/23	68000/10	PGA	16.67	4	S/T	PF 8620/83
PF 8626/22	80286	PLCC	25	4	S/T	PF 8626/82
PF 8626/23	80286	PGA	25	4	S/T	PF 8626/83
PF 8634/23 ⁵	386™ DX	DXPGA	33.33	6	T	PF 8635/83
PF 8636/23 ⁵	i486™	PGA	33.33	6	T	PF 8637/83
PF 8644/23 ⁵	i960 CA	PGA	33.33	6	T	PF 8645/83

Adaptor loading is typically 15 pF. For the 68000/10, 68HC001, 68HC11, 68020, 6800, 6809, 8085, 80286, and Z80 all signals are 200 K Ω /15 pF except: 68000/10, 68HC001: UDS, LDS - 100 K Ω /25 pF (Typical)
 68001: A0 - 67 K Ω
 80286: S0, S1, RESET, PEACK 150 K Ω , 25 pF (Typical)
 68HC11: NOT LIR - 67 K Ω
 6809: All address lines - 20 pF (Typical)

Final values for other processors were not available at the time of printing. Consult factory for the latest data.

Microprocessor adaptor accessories

Order number	Description
PF 8616/82	68HC11 PLCC 15 mm extension socket
PF 8620/81	68000/10 DIP 4 mm extension sockets (set of 3)
PF 8620/82	68000/10 PLCC 15 mm extension socket
PF 8620/83	68000/10 PGA 4 mm extension sockets (set of 3)
PF 8625/83 ⁵	80186/88 PGA 4 mm extension sockets (set of 3)
PF 8626/82	80286 PLCC 15 mm extension socket
PF 8626/83	80286 PGA 4 mm extension sockets (set of 3)
PF 8627/82 ⁵	80186/88EB PLCC 15 mm extension socket
PF 8630/83	68020 PGA 4 mm extension sockets (set of 3)
PF 8635/83	i386™ DX PGA 4 mm extension sockets (set of 3)
PF 8637/83	i486™ PGA 4 mm extension sockets (set of 3)
PF 8645/83 ⁵	i960™ PGA 4 mm extension sockets (set of 3)

Custom Disa Development Software

PF 8629/30⁵: Enables fast, simple generation of disassemblers for microprocessors (up to 32-bit busses) and equivalent applications (See separate datasheet for details).

Notes:

1. Maximum frequency is maximum processor frequency, available at time of printing, or the maximum frequency supported by the PM 3580 family, whichever is lower. Please consult sales office for latest information.
2. Pods Disa/Full refers to the number of channel required for disassembly only and for full timing analysis.
3. Modes: Adapters can acquire both state and high-speed timing data (S/T), state data and low-resolution timing data (S), or high-speed timing data only (T).
4. 386 DX and i486 are trademarks of the Intel Corp.
5. Available Feb. 1991.

Data display

Display modes: Single screen or dual screen. Each screen section can contain data of any type or source

Data type: Timing waveform or State list

Data source: New measurement, Reference measurement or comparison of New and Reference Measurement

Display labels: Any labels defined in FORMAT, displayed in any order. Also time relative to trigger point and/or time-difference and clock (state lists)

Level display: Current levels in trigger sequence are displayed

Measurement cursors: R and S

Dial functions: Scroll, set R-cursor, set S-cursor, set Time/division, set vertical scale

Dial mode: Movement on each dial-click: Scroll, Edge, Trigger level, Division, Page, Glitch, Find pattern

Find pattern (state): Any bit-mask, defined by label

Time/Division (timing): 3 steps per decade from 5 ns to 50 ks

Co-scroll: Data in dual screen display can be scrolled synchronously with user-defined time-offset

Data/Settings Storage

DOS-format 2.0 MByte (1.44 MByte formatted) 3.5" floppy disk. Will also accept externally formatted 720 kbyte disks.

Hardcopy Output

Epson and Epson compatible printers via Centronix parallel printer output

External Video Output

VGA compatible video output socket (monochrome)

External BNC Trigger

Active trigger level: High

Input resistance: 100 K Ω

Minimum pulse width: 25 ns (typical)

External BNC Trigger Out

Active trigger level: High

Output impedance: 50 Ω

Pulse width: 20 ns (typical)

Delay between trigger condition true (at probetip) to triggerout true: Approx. 430 ns

General Specifications

Display: 9" monochrome screen with 4-level greyscale

Dimensions: Excluding handle (8.7" x 16.6" x 14.2") 220 mm high x 420 mm wide x 360 mm deep. Handle in carrying position (8.7" x 18.2" x 19.0") 220 mm high x 462 mm wide x 482 mm deep

Weight (approx.): 13 kg (28.7 lbs)

Power: 140 VA (105 VA for PM 3580)

Environmental Data

Standards: MIL-T-28800 D, Type III, Class 5, Style E

Temperature:

- Rated range of use: 5°C to 40°C (41°F to 95°F)

- Limited range of operation: 0°C to 55°C (32°F to 104°F)

- range of storage and transport: -40°C to 70°C (-40°F to 158°F)

Relative Humidity: operating: 15% to 90% non condensing

- storage and transport: 5% to 95% non condensing

Altitude:

- operating: 4500 m (15,000 ft)

- storage and transport: 12000 m (40,000 ft)

Vibration: Swept sine resonance search, 5-55 Hz, 2g (peak), 15 minutes per axis, 10 minutes resonance dwell

EMI: VDE 0871 Class B, FCC A

Safety designed to meet: IEC 348 Class 1, VDE 0411, CSA 556B

Note: These data do not apply to the disk media.

Ordering Information

Family Overview

Model number	PM 3580/30	PM 3580/60	PM 3585/60	PM 3585/90
State/Timing channels	32	64	64	96
16 channel pods	2	4	4	6
Timing Speed (MHz)	100	100	200	200
State Speed (MHz)	50	50	50	50
Data memory (Kb/ch.)	1	1	2	2
32-channel upgrade	PF8652/20	-	PF8652/25	-
2 years extra return-to-depot warranty	PM 3580/39	PM 3580/69	PM 3585/69	PM 3585/99

Note: Mainframes are delivered with a complete set of logic pods and front cover with integrated accessory pouch and manuals.

Various options and accessories

Order number	Description		
PF 8600/20	16-channel Logic Pod, complete	PF 8690/10	Extra French manual set + system software
PF 8600/21	16-channel Pod cable	PF 8690/20	Extra German manual set + system software
PF 8600/22	16-channel probe set, including shroud	PM 8819/2035	Measuring clips (black, full-size)
PF 8600/24	40 Mini-measuring clips (grey, low-profile)	PM 8819/3050	Mini-measuring clips (red, dual pin)
PF 8603/20	16-channel RC compensated connectors (set of 10)(Enable direct connection of pod cable to circuit)	TC 100	Cart for PM 3580/PM 3585 with 2 extra shelves
PF 8666/20	Extra front cover with integrated accessory pouch	PM 8902/00	12 V DC/AC Converter
PF 8690/00	Extra English manual set + system software	PM 8903/00	12 V DC/AC Converter + accessories