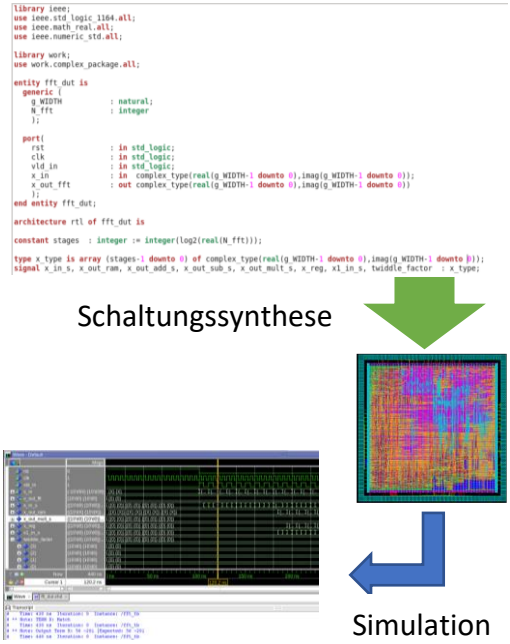
Universität der Bundeswehr München
Institute for Microelectronic and Integrated Circuits

Implementierung einer angepassten schnellen Fourier Transformation in VHDL/Verilog

Einleitung

Die schnelle Fourier Transformation (FFT) ist eine optimierte Variante der diskreten Fourier Transformation (DFT). Durch den intensiven Einsatz von Orthogonal Frequency Division Multiplexing (OFDM) in Mobilfunksystemen hat die FFT dort eine besondere Bedeutung. Zurzeit wird die Kanalschätzung im LTE/5G Mobilfunk mittels Pilot-Carriers im Frequenzbereich durchgeführt. Wir wollen den Kanal nun im Zeitbereich schätzen und benötigen eine Transformation der geschätzten Kanalimpulsantwort in den Frequenzbereich. Dafür werden die 10…20 geschätzten Kanalkoeffizienten mit „0“ auf eine Länge von 2048 erweitert („Zero-Padding“) und anschließend mittels FFT in den Frequenzbereich transformiert und zur Kanalkorrektur verwandt.



Kurzbeschreibung

Das Ziel dieses Projektes ist es, eine angepasste FFT/DFT für einen ASIC in Verilog oder VHDL zu simulieren, welche die geschätzte Impulsantwort eines Übertragungskanals in den Frequenzbereich transformiert. Weil Zero-Padding jedoch zu einer schlechten Hardware-ausnutzung führt, möchten wir eine optimierte Variante implementieren. Ihre Aufgabe ist es bestehende Ansätze zu recherchieren und ggf. auf Basis derer eine optimierte Variante zu entwickeln.

Voraussetzungen

- Interesse an digitaler Signalverarbeitung und Hardwaredesign (ASIC/FPGA)
- Grundwissen im Umgang mit Matlab ist vorteilhaft
- Grundwissen in VHDL- oder Verilog-Programmierung ist vorteilhaft
- Erste Erfahrungen im Umgang mit FPGAs sind vorteilhaft

Lernziele

In diesem Projekt werden Sie insbesondere lernen, wie man Hardware auf einem ASIC mittels Semi-Custom Synthese implementiert. Weiterhin werden Sie einen der wichtigsten Algorithmen moderner Mobilfunksysteme im Detail kennenlernen sowie die Zukunftstech-nologie 5G New Radio.

Kontakt

Daniel.Jendraszyk@unibw.de
Matthias.Korb@unibw.de